

Core-RK3562J 核心板

数据手册

V1.0



修订历史

日期	版本	核心板版本	更新原因	修订者
2022/7/29	V1.0	V1.0	Core-RK3562J 初版	

目 录

1. 注意事项	5
1.1 禁止事项	5
1.2 注意事项	5
2. 产品规格及订购信息	6
2.1 核心板命名规则	6
2.2 产品订购信息	6
3. 产品简介	7
3.1 核心板 RK3562J 系列参数比较	8
3.2 核心板接口硬件资源	10
4. 电气与性能参数	12
4.1 系统主要性能与配置	12
4.2 环境参数	12
4.3 电源电气参数	12
4.4 功耗测试	12
4.5 IO 电气参数	13
4.6 通信接口参数	13
5. 功能定义	14
5.1 核心板功能框图	14
5.2 核心板引脚定义说明	14
5.3 核心板引脚使用说明	30
5.3.1 电源引脚	30
5.3.2 复位开关机控制引脚	30
5.3.3 时钟输入输出接口引脚	31
5.3.4 UART 接口控制引脚	31
5.3.5 USB 接口控制引脚(USB3.0 RX/TX 组信号线已被 PCIE2.0 复用)	31
5.3.6 PCIE 接口控制引脚(底板 PCIE 网卡使用)	32
5.3.7 I2C 接口控制引脚	32
5.3.8 以太网接口控制引脚	33
5.3.9 MIPI_DSI 接口控制引脚(MIPI_DSI 与 LVDS 引脚为 Pin to Pin 复用)	33
5.3.10 LVDS 接口控制引脚(LVDS 与 MIPI_DSI 引脚为 Pin to Pin 复用)	34
5.3.11 MIPI 摄像头接口引脚 CSI0、CSI1	34
5.3.12 SDIO 接口控制引脚	35
5.3.13 SARADC 引脚	35
5.3.14 CAN 2.0 接口控制引脚	36
5.3.15 GPIO 接口控制引脚	36
6. 机械尺寸	37
6.1 核心板机械尺寸	37
6.2 核心板接口封装	37
7. 技术支持	39
7.1 基础技术支持	39
7.2 增值技术支持	39

7.3 技术支持联系方式	39
7.4 定制服务	39
8. 售后服务	40
8.1 保修条例	40
8.2 维修周期	40
8.3 维修费用	40
8.4 运输费用	40
8.5 送修地址	40
9. 免责声明	41

1. 注意事项

1.1 禁止事项

1. 禁止带电插拔核心板及外围模块！
2. 禁止在没有静电防护的措施下直接操作本产品！
3. 禁止使用有机溶剂或者腐蚀性液体清洗本产品！
4. 禁止进行敲打，扭曲等可能造成物理损伤的操作！



1.2 注意事项

1. 操作前请注意对人体进行静电释放后，并佩戴静电手环。
2. 操作前请确认底板的供电电压和适配器电压在允许范围内。
3. 设计前请务必阅读本文档以及工程文件中的注意事项。
4. 注意产品在高温、高湿、高腐蚀环境下使用要进行散热、排水、密封等特殊处理。
5. 请勿自行维修、拆解，否则将无法享受免费的售后服务。

2. 产品规格及订购信息

2.1 核心板命名规则

图 2.1 描述了 Core-RK3562J 核心板的命名规则，以确定核心板的配置信息。

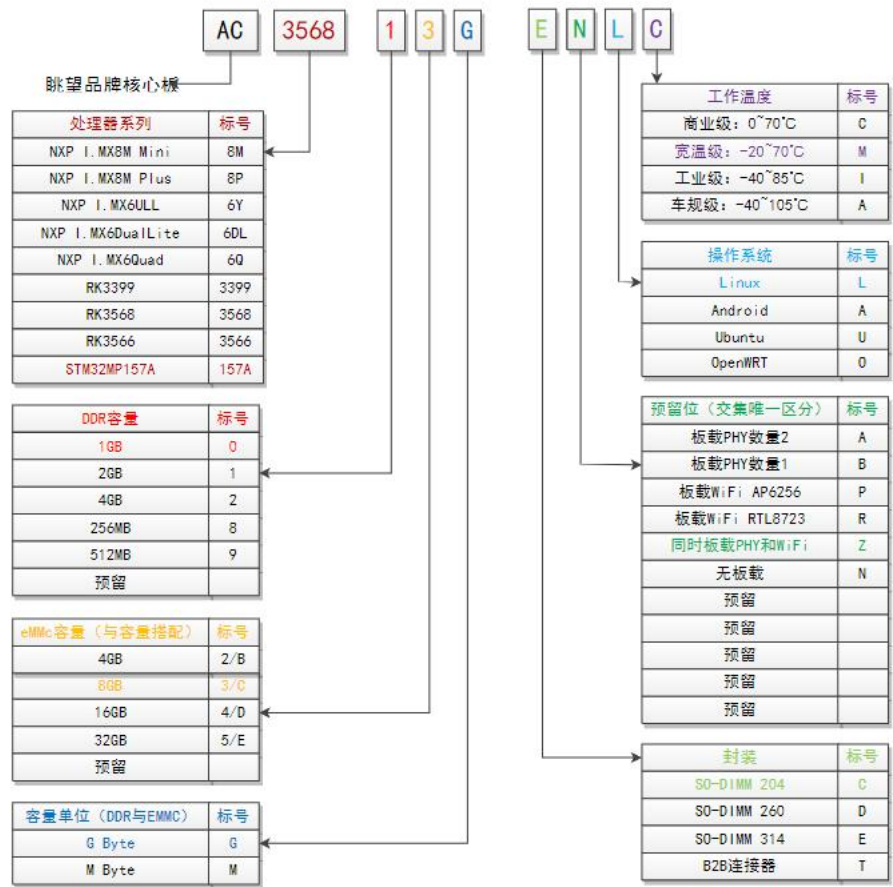


图 2.1 Core-RK3562J 核心板命名规则

2.2 产品订购信息

系列	核心板型号	CPU 主频	EMMC 容量	DDR 容量
Core-RK3562	AC3562-13G-TNLC	2GHz	8GB	2GB
Core-RK3562	AC3562-25G-TNLC	2GHz	32GB	4GB
Core-RK3562J	AC3562J-13G-TNLI	1.8GHz	8GB	2GB
Core-RK3562J	AC3562J-25G-TNLI	1.8GHz	32GB	4GB

上述为我司Core-RK3562J核心板标准版本命名信息，如需其它配置信息订购，可以联系我司销售人员进行咨询。

3. 产品简介

RK3562J 是瑞芯微专为工业自动化及消费类电子设备打造的一款高性能、低功耗国产化应用处理器，CPU 采用四核 64 位 ARM Cortex^M-A53 1.8GHz，Mali-G5 2-2EE 845MHz GPU，还有算力高达 1TOPS 的 NPU；嵌入式 3D GPU，可确保与 OpenGL ES 1.1/2.0/3.2、OpenCL 2.0 和 Vulkan 1.1 完全兼容；内置一个特殊的 2D 硬件引擎，以最大限度地提高显示性能并确保平稳运行；H.265 高清编解码，最高支持 4K 分辨率。

RK3562J 支持 LVDS、RGB、MIPI-DSI、MIPI-CSI 接口。支持多种高速总线接口，如 PCIe 2.0、USB3.0、RGMII/RMII(2 MAC)、SAI、I2C、等。

为了验证并使用 RK3562J 的强大功能，我司推出了 Core-RK3562J 核心板，核心板采用 3*80Pin BTB 连接器接口，集成了 CPU、LPDDR4/X、eMMC、PMIC 等电路，用户可以通过使用该核心板简化产品设计，开发验证阶段，建议配合核心板配套的评估底板进行性能及接口的快速验证以及应用软件的开发。



图 3.1 Core-RK3562J 核心板正面



图 3.2 Core-RK3562J 核心板背面

3.1 核心板 RK3562J 系列参数比较

Core-RK3562J 核心板兼容 RK3562J 系列，具体选型可联系我司销售人员进行确认，CPU 型号资源如表 3.1 所示。

表 3.1 RK3562J 系列选型

CPU 型号	系列	芯片核心差异	主频	温度范围
RK3562	RK3562	商业级（无 CAN）	2 GHz	0°C ~ +70°C
RK3562J	RK3562	工业级	1.8GHz	-40°C ~ +85°C

Core-RK3562J 标准核心板 CPU 型号为 RK3562/RK3562J，主芯片框图如图 3.3 所示：

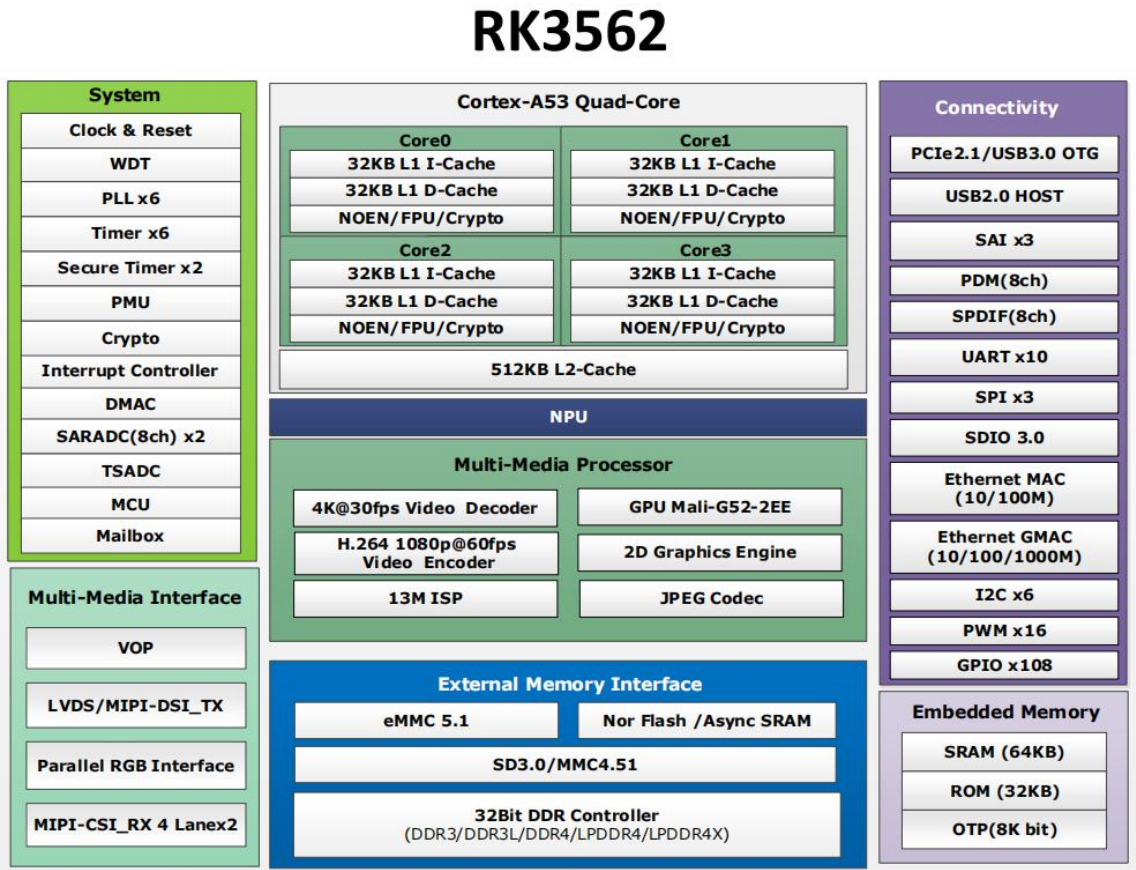


图 3.3 RK3562J 处理器框图

3.2 核心板接口硬件资源

Core-RK3562J 标准核心板将大部分引脚资源引出，部分引脚存在复用功能，设计时需考虑复用情况，硬件资源主要参数如表 3.2 所示：

表 3.2 Core-RK3562J 核心板关键参数表

产品名称	Core-RK3562J
操作系统	Linux、Android、Ubuntu
CPU	RK3562JJ
架构	64 位 Armv8-A
主频	4 x Cortex-A55 1.8GHz（可选商业及 2GHz）
GPU	Mali-G5 2-2EE 845MHz 支持 OpenGL ES 1.1/2.0/3.2、OpenCL 2.0、Vulkan 1.0 和 1.1
NPU	1 TOPS
内存 LPDDR4/X	标配 2GB/4GB（可选 1GB/8GB）
eMMC	标配 8GB/32GB（可选 4GB/16GB）
MIPI_DSI	● 兼容 MIPI V1.2 标准 ● 支持 1 通道 MIPI DSI TX ● 支持 4 lanes 数据通道 ● 每条通道支持最大速率 1.2Gbps ● 最高 2048x1080@60Hz ● 支持 RGB（最高 8 位）格式 ● 与 LVDS 引脚复用
LVDS	● 支持 TIA/EIA-644-A LVDS 标准 ● LVDS 接口支持 RGB888 和 RGB666 输入 ● 支持 VESA/JEIDA LVDS 数据格式传输 ● 最高 800x1280@60Hz 输出 ● 与 MIPI DSI 引脚复用
RGB	● 支持最高 2048x1080@60Hz ● Support RGB(最高 8bit)格式 ● 最高 150MHz 数据速率
MIPI_CSI	● 兼容 MIPI V1.2 标准 ● 2x 4lane，最高可工作 2.5 Gbps ● 支持两种模式： ① 4lane 模式，1 个时钟通道和 4 个数据通道的接口 ② 2 lane 模式，每个接口有 1 个时钟通道和 2 个数据通道
USB2.0	● 1 路 USB2.0 Host
OTG_USB3.0/PCIE 2.0	● 1 路 OTG USB3.0/PCIE 2.0 二选一
串口	● 10 路（最高）
GMAC/MAC	● 1 路 GMAC ● 1 路 MAC(与 GMAC 复用)
CAN	2 路（最高），CAN2.0 B（商业级无 CAN） 最高 1Mbps
Audio	通过 RK809 PMIC 采样与输出。

SDIO3.0	2 路 SDIO 接口，一路为 TF 卡，另一路为 WIFI
I2C	6 路（最高）
SAI	3 路（最高） 串行数字音频数据通信接口
SPI	6 路（最高）
ADC	2 路 8 通道 SARADC（SARADC0 & SARADC1）
PWM	16 路（最高）
GPIO	支持（复用）
供电电压	+3.3V
接口类型	连接器 3* 80Pin BTB 240pin

4. 电气与性能参数

注：核心板支持系列其它型号兼容 CPU，同时支持其他容量的内存和 Flash 存储配置、温度级别以适用不同的场景。因此本章节的参数不代表某一具体的配置，是系列的参数。

4.1 系统主要性能与配置

表 4.1 系统主频

项目	参数	规格				备注
		最小	典型	最大	单位	
Cortex-A55	Fclk	--	2000	--	MHz	商业级
Cortex-A55	Fclk	--	1800	--	MHz	工业级

表 4.2 配置参数

项目	规格				备注
	最小	典型	最大	单位	
LPDDR4	1	2/4	8	GB	可定制
eMMC	4	8	32	GB	可定制

4.2 环境参数

表 4.3 工作环境

项目	规格				备注
	最小	典型	最大	单位	
工作环境温度	-40	25	+85	℃	工业级
	0	25	+70	℃	商业级
工作环境湿度	10	-	90	%RH	无凝露
储存环境温度	-40	25	+105	℃	工业级
储存环境湿度	5	-	95	%RH	无凝露

4.3 电源电气参数

表 4.4 静态电气参数

项目	标号	规格				备注
		最小	典型	最大	单位	
系统电压	VCC3V3_SYS	3.3	3.3	3.4	V	

4.4 功耗测试

表 4.5 功耗测试

工作状态	电压典型值	电流典型值	功耗典型值
空闲状态	12.0V		
满负荷状态	12.0V		

备注：使用评估板 12V 供电，直接测试 12V 功耗数据，功耗测试数据与具体应用场景有关，同时跟系统、底板有关，测试数据仅供参考，设计时应给足够的余量。

空闲状态: linux 系统启动, 评估板不接入其它外设, 系统只执行基本程序, 无应用。

满负荷状态: 系统启动, 评估板不接入其它外设, 运行 DDR 压力读写测试程序 memtester, 4 个 Cortex-A55 ARM 核心的使用率约 100%。

4.5 IO 电气参数

表 4.5 GPIO 参数

项目		标号	规格				备注
			最小	典型	最大	单位	
3.3V IO	高电平输入电压	VIH	2.5	3.3	3.5	V	
	低电平输入电压	VIL	-0.3	0	0.3	V	
	高电平输出电压	VOH	2.5	3.3	--	V	
	低电平输出电压	VOL	--	0	0.3	V	
1.8V IO	高电平输入电压	VIH	1.7	1.8	1.95	V	
	低电平输入电压	VIL	-0.3	0	0.3	V	
	高电平输出电压	VOH	1.7	1.8	--	V	
	低电平输出电压	VOL	--	0	0.3	V	

4.6 通信接口参数

表 4.6 通信接口参数

项目	规格				备注
	最小	典型	最大	单位	
串口速度	--	115200	4M	bps	
SPI 速度	--	1	52	Mbps	
IIC 速度	--	100	1M	Kbps	
SD/MMC/SDIO 接口	--	25	800	Mbps	
CAN 速度			8	Mbps	
PCIe 速度			8	Gbps	
USB3.0 速度	--	--	5	Gbps	
USB2.0 速度	--	12	480	Mbps	

5. 功能定义

5.1 核心板功能框图

Core-RK3562J 工业级核心板集成了 PMIC、LPDDR4/X、EMMC 等, 采用 3* BTB 80Pin 连接器引出 240Pin。

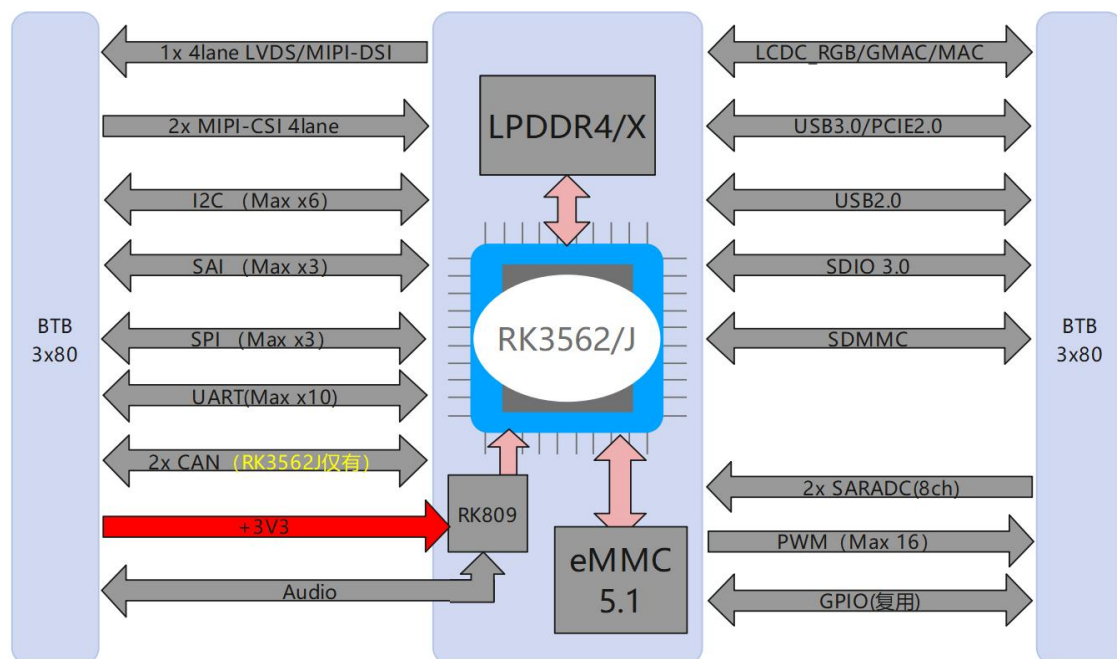
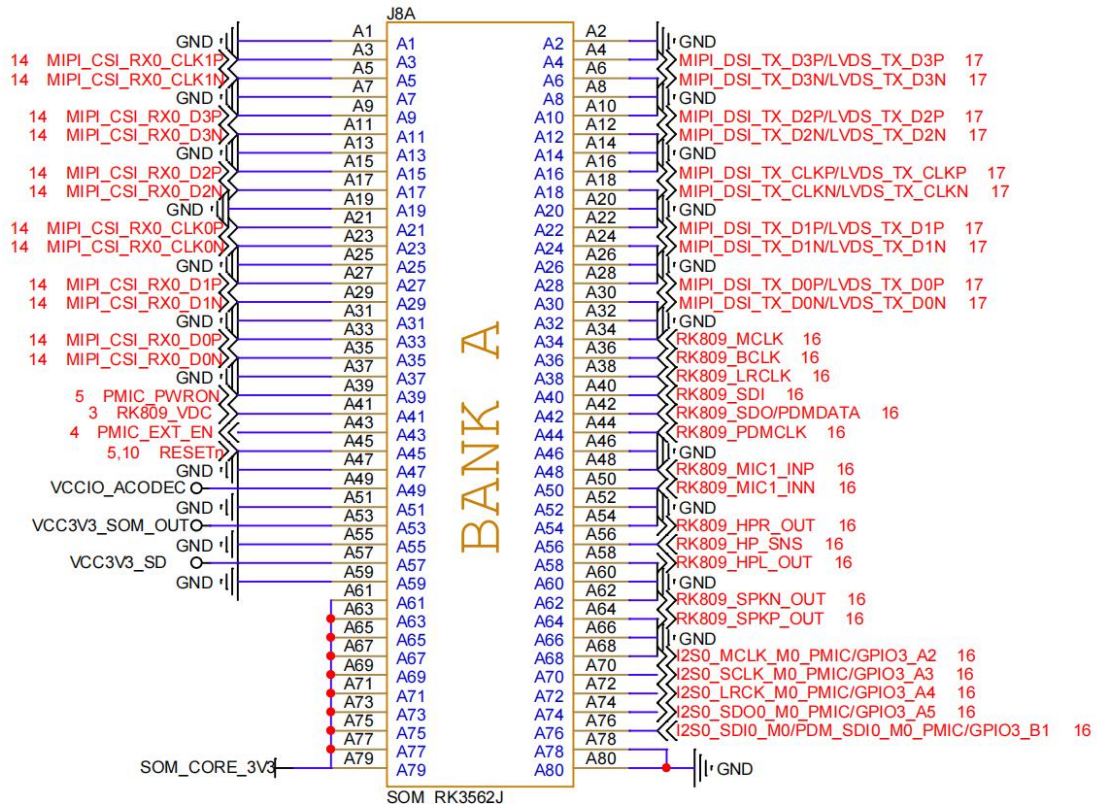


图 5.1 Core-RK3562J 核心板功能框图

5.2 核心板引脚定义说明

Core-RK3562J 工业级核心板遵循 RK3562J 处理器默认的引脚定义与功能复用, 用户可参考评估板进行二次开发, 设计时强烈建议参考核心板引脚第一功能(默认功能)使用, 以减少产品开发过程驱动的二次调试, 加快产品上市速度。为了保证产品设计具有良好的兼容性和稳定性, 未使用到的引脚资源请务必悬空处理。核心板通过 3 个 80pin 连接器引出。

注: Core-RK3562J 核心板所有引脚功能均按下表的“默认功能”作了设定, 请慎重修改, 否则可能与出厂驱动冲突。如需改动, 请与我们的技术人员确认。



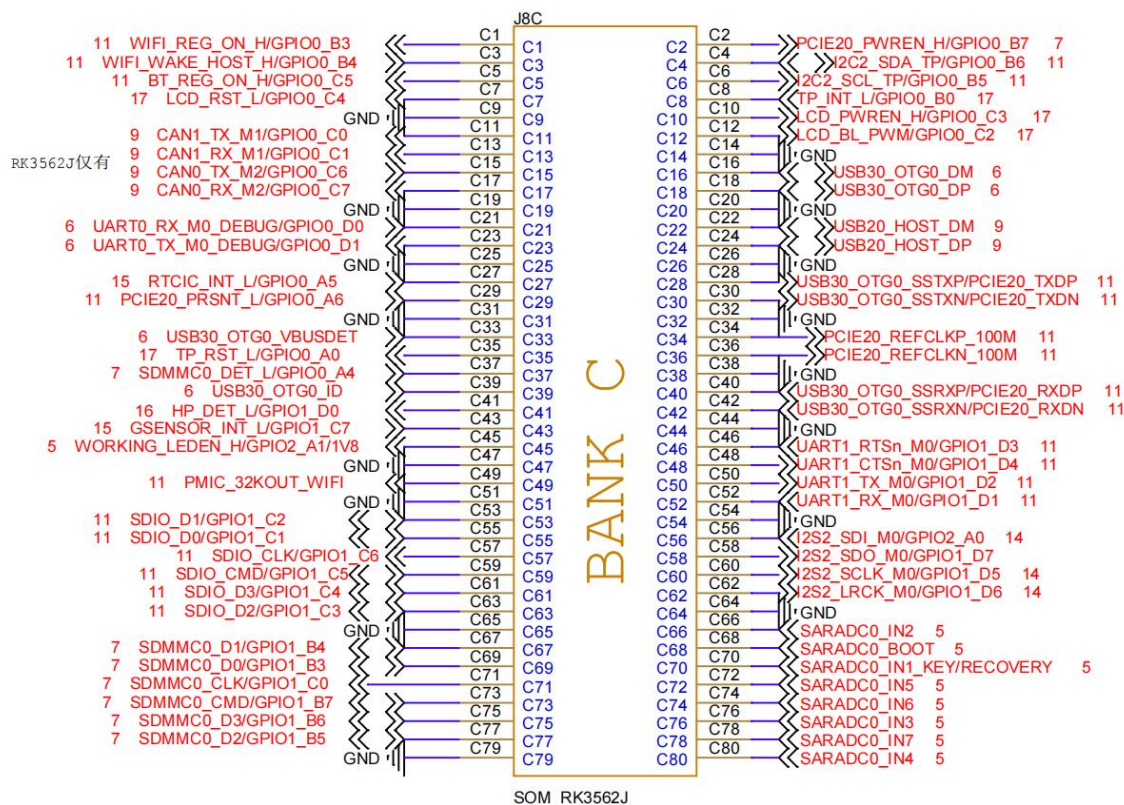


图 5.2 Core-RK3562J 核心板连接器引脚排列

表 5.1 核心板接口（J8A）奇数管脚定义

管脚号	连接器标号	GPIO	接口引脚描述	电平	底板默认功能	CPU 引脚
A1	GND	--	系统地	0	系统地	--
A3	MIPI_CSI_RX0_CLK1P	MIPI_CSI_RX0_CLK1P	MIPI_CSI0 差分时钟 1+	1.8V	MIPI_CSI_RX0_CLK1P	1P7
A5	MIPI_CSI_RX0_CLK1N	MIPI_CSI_RX0_CLK1P	MIPI_CSI0 差分时钟 1-	1.8V	MIPI_CSI_RX0_CLK1N	1R7
A7	GND	--	系统地	0	系统地	--
A9	MIPI_CSI_RX0_D3P	MIPI_CSI_RX0_D3P	MIPI_CSI_RX0_D3+	1.8V	MIPI_CSI_RX0_D3P	AF5
A11	MIPI_CSI_RX0_D3N	MIPI_CSI_RX0_D3N	MIPI_CSI_RX0_D3-	1.8V	MIPI_CSI_RX0_D3N	AG5
A13	GND	--	系统地	0	系统地	--
A15	MIPI_CSI_RX0_D2P	MIPI_CSI_RX0_D2P	MIPI_CSI_RX0_D2+	1.8V	MIPI_CSI_RX0_D2P	AF6
A17	MIPI_CSI_RX0_D2N	MIPI_CSI_RX0_D2N	MIPI_CSI_RX0_D2-	1.8V	MIPI_CSI_RX0_D2N	AG6
A19	GND	--	系统地	0	系统地	--

A21	MIPI_CSI_RX0_CLK0P	MIPI_CSI_RX0_CLK0P	MIPI_CSI0 差分时钟 0+	1.8V	MIPI_CSI_RX0_CLK0P	AF7
A23	MIPI_CSI_RX0_CLK0N	MIPI_CSI_RX0_CLK0N	MIPI_CSI0 差分时钟 0-	1.8V	MIPI_CSI_RX0_CLK0N	AG7
A25	GND	--	系统地	0	系统地	--
A27	MIPI_CSI_RX0_D1P	MIPI_CSI_RX0_D1P	MIPI_CSI_RX0_D1+	1.8V	MIPI_CSI_RX0_D1P	AF8
A29	MIPI_CSI_RX0_D1N	MIPI_CSI_RX0_D1P	MIPI_CSI_RX0_D1-	1.8V	MIPI_CSI_RX0_D1N	AG8
A31	GND	--	系统地	0	系统地	--
A33	MIPI_CSI_RX0_D0P	MIPI_CSI_RX0_D0P	MIPI_CSI_RX0_D0+	1.8V	MIPI_CSI_RX0_D0P	AF9
A35	MIPI_CSI_RX0_D0N	MIPI_CSI_RX0_D0N	MIPI_CSI_RX0_D0-	1.8V	MIPI_CSI_RX0_D0N	AG9
A37	GND	--	系统地	0	系统地	--
A39	PMIC_PWRON	PWRON	电源开/关机		PMIC_PWRON	PMIC/R K809
A41	RK809_VDC	VDC	PMIC 启动触发方式	-	RK809_VDC (悬空, 引出测试点)	
A43	PMIC_EXT_EN	EXT_EN	使能外部输出	3.3V	底板电源使能	
A45	nPOR	nPOR	CPU 复位 (低电平有效)	3.3V	RESETn	1P12
A47	GND	--	系统地	0	系统地	--
A49	VCCIO_ACODEC	--	音频处理辅助供电 (不建议做其他负载供电)	3.3V	VCCIO_ACODEC	--
A51	GND	--	系统地	0	系统地	--
A53	VCC3V3_SOM_OUT	--	核心板 3.3V 输出 (辅助供电)	3.3V	VCC3V3_SOM_OUT (悬空)	--
A55	GND	--	系统地	0	系统地	--
A57	VCC3V3_SD	--	3.3V TF/SD 卡供电 (不建议做其他负载供电)	3V3	VCC3V3_SD	--
A59	GND	--	系统地	0	系统地	--
A61~A79	SOM_CORE_3V3	--	核心板供电输入	3V3	SOM_CORE_3V3	--

表 5.2 核心板接口 (J700A) 偶数管脚定义

管脚号	连接器标号	GPIO	接口引脚描述	电平	底板默认功能	CPU 引脚
A2	GND	--	系统地	0	系统地	--
A4	MIPI_DSI_TX_D3P/LVD S_TX_D3P	MIPI_DSI_TX_D3P/LVDS_TX_D3P	MIPI/LVDS 显示接口 D3+	1.8V	MIPI_DSI_TX_D3P	AG10
A6	MIPI_DSI_TX_D3N/LVD S_TX_D3N	MIPI_DSI_TX_D3N/LVDS_TX_D3N	MIPI/LVDS 显示接口 D3-	1.8V	MIPI_DSI_TX_D3N	AF10

A8	GND	--	系统地	0	系统地	--
A10	MIPI_DSI_TX_D2P/LVD S_TX_D2P	MIPI_DSI_TX_ D2P/LVDS_TX_ D2P	MIPI/LVDS 显示接口 D2+	1.8V	MIPI_DSI_TX_D2P	AF11
A12	MIPI_DSI_TX_D2N/LVD S_TX_D2N	MIPI_DSI_TX_ D2N/LVDS_TX_ _D2N	MIPI/LVDS 显示接口 D2-	1.8V	MIPI_DSI_TX_D2N	AG11
A14	GND	--	系统地	0	系统地	--
A16	MIPI_DSI_TX_CLKP/LV DS_TX_CLKP	MIPI_DSI_TX_ CLKP/LVDS_T X_CLKP	MIPI/LVDS 差分时钟+	1.8V	MIPI_DSI_TX_CLKP	AG12
A18	MIPI_DSI_TX_CLKN/LV DS_TX_CLKN	MIPI_DSI_TX_ CLKN/LVDS_T X_CLKN	MIPI/LVDS 差分时钟-	1.8V	MIPI_DSI_TX_CLKN	AF12
A20	GND	--	系统地	0	系统地	--
A22	MIPI_DSI_TX_D1P/LVD S_TX_D1P	MIPI_DSI_TX_ D1P/LVDS_TX_ D1P	MIPI/LVDS 显示接口 D1+	1.8V	MIPI_DSI_TX_D1P	AF13
A24	MIPI_DSI_TX_D1N/LVD S_TX_D1N	MIPI_DSI_TX_ D1N/LVDS_TX_ _D1N	MIPI/LVDS 显示接口 D1-	1.8V	MIPI_DSI_TX_D1N	AG13
A26	GND	--	系统地	0	系统地	--
A28	MIPI_DSI_TX_D0P/LVD S_TX_D0P	MIPI_DSI_TX_ D0P/LVDS_TX_ D0P	MIPI/LVDS 显示接口 D0+	1.8V	MIPI_DSI_TX_D0P	AG14
A30	MIPI_DSI_TX_D0N/LVD S_TX_D0N	MIPI_DSI_TX_ D0N/LVDS_TX_ _D0N	MIPI/LVDS 显示接口 D0-	1.8V	MIPI_DSI_TX_D0N	AF14
A32	GND	--	系统地	0	系统地	--
A34	RK809_MCLK	RK809_MCLK	RK809_I2S 主时钟	3.3V	RK809_MCLK	PMIC/ RK809
A36	RK809_BCLK	RK809_BCLK	RK809_I2S 数据时钟	3.3V	RK809_BCLK	
A38	RK809_LRCLK	RK809_LRCLK	RK809_I2S 左右声道管 理时钟	3.3V	RK809_LRCLK	
A40	RK809_SDI	RK809_SDI	RK809_I2S 数据输入	3.3V	RK809_SDI	
A42	RK809_SDO	RK809_SDO	RK809_I2S 数据输入	3.3V	RK809_SDO	
A44	RK809_PDMCLK	RK809_PDMCL K	RK809_I2S 麦克风调制时 钟	3.3V	RK809_PDMCLK	PMIC/ RK809
A46	GND	--	系统地	0	系统地	
A48	RK809_MIC1_INP	RK809_MIC1_I NP	RK809_MIC1_INP		RK809_MIC1_INP	
A50	RK809_MIC1_INN	RK809_MIC1_I NN	RK809_MIC1_INN		RK809_MIC1_INN	PMIC/ RK809
A52	GND	--	系统地	0	系统地	

A54	RK809_HPR_OUT	RK809_HPR_OUT	耳机右声道输出		RK809_HPR_OUT	
A56	RK809_HP_SNS	RK809_HP_SNS	耳机地	0	RK809_HP_SNS	
A58	RK809_HPL_OUT	RK809_HPL_OUT	耳机右声道输出		RK809_HPL_OUT	
A60	GND	--	系统地	0	系统地	--
A62	RK809_SPKN_OUT	RK809_SPKN_OUT	扬声器+		RK809_SPKN_OUT	PMIC/ RK809
A64	RK809_SPKP_OUT	RK809_SPKP_OUT	扬声器-		RK809_SPKP_OUT	
A66	GND	--	系统地	0	系统地	--
A68	I2S0_MCLK_M0/UART2_CTSN_M1/PDM_CLK1_M0/GPIO3_A2_d	GPIO3_A2_d	通过用 GPIO	3.3V	I2S0_MCLK_M0	K2
A70	I2S0_SCLK_M0/UART2_RTSN_M1/GPIO3_A3_d	GPIO3_A3_d	通过用 GPIO	3.3V	I2S0_SCLK_M0	L3
A72	I2S0_LRCK_M0/PWM8_M0/GPIO3_A4_d	GPIO3_A4_d	通过用 GPIO	3.3V	I2S0_LRCK_M0	L1
A74	I2S0_SDO0_M0/PWM9_M0/GPIO3_A5_d	GPIO3_A5_d	通过用 GPIO	3.3V	I2S0_SDO0_M0	K3
A76	I2S0_SDI0_M0/PDM_SDI0_M0/GPIO3_B1_d	GPIO3_B1_d	通过用 GPIO	3.3V	I2S0_SDI0_M0	J2
A78	GND	--	系统地	0	系统地	--
A80	GND	--	系统地	0	系统地	--

表 5.3 核心板接口（J8B）奇数管脚定义

管脚号	连接器标号	GPIO	接口引脚描述	电平	底板默认功能	CPU 引脚
B1	SARADC1_IN7	SARADC1_IN7	SARADC1 模数转换输入 7	1.8V	SARADC1_IN7	1E1
B3	SARADC1_IN1	SARADC1_IN1	SARADC1 模数转换输入 1	1.8V	SARADC1_IN1	1J1
B5	SARADC1_IN3	SARADC1_IN3	SARADC1 模数转换输入 3	1.8V	SARADC1_IN3	1J2
B7	SARADC1_IN0	SARADC1_IN0	SARADC1 模数转换输入 0	1.8V	SARADC1_IN0	1F1
B9	VO_LCDC_D12/I2S1_SD13_M0/UART7_RTSN_M0/SPI2_MOSI_M0/I2C2_SDA_M1/GPIO3_D3_d	GPIO3_D3_d	底板 MIPI_CSI1 省电模式控制引脚 CAM_PDN0 (注意电压转换)	3.3V	CAM_RST1_L/GPIO3_D3	T3
B11	I2S0_SDO3_M0/I2S0_SDI1_M0/PDM_SDI1_M0/PC	GPIO3_B0_d	底板 Type-C 芯片中断接收	3.3V	PCIE20_PERSTn_M1/GPIO3_B0	1M2

	IE20_PERSTN_M1/GPIO3_B0_d					
B13	VO_LCDC_D16/RGMII_RXER_M0/UART1_CTSN_M1/PDM_SDI1_M1/UART6_RX_M1/GPIO4_B0_d	GPIO4_B0_d	底板 OTG 供电使能	3.3V	USB_HOST_PWREN_H/GPIO4_B0	V3
B15	I2S1_SDI0_M1/ISP_FLASH_TRIGIN/UART3_RTSN_M1/GPIO3_C1_d	GPIO3_C1_d	底板 UART4-485 收/发控制	3.3V	CAM_PDN2_L/GPIO3_C1	E2
B17	GND	--	系统地	0	系统地	--
B19	I2C5_SDA_M0/ISP_FLASH_TRIGOUT/UART9_RX_M1/GPIO3_C3_d	GPIO3_C3_d	MIPI_CSI1 摄像头 I2C 数据 (注意电压转换)	3.3V	I2C5_SDA_M0/GPIO3_C3	D3
B21	I2C5_SCL_M0/ISP_PRELIGHT_TRIGOUT/UART9_TX_M1/GPIO3_C2_d	GPIO3_C2_d	MIPI_CSI1 摄像头 I2C 时钟 (注意电压转换)	3.3V	I2C5_SDA_M0/GPIO3_C3	E1
B23	GND	--	系统地	0	系统地	--
B25	I2S1_SDO2_M1/I2S1_SDI2_M1/UART3_TX_M1/SPI0_CSN0_M1/I2C4_SDA_M0/GPIO3_B7_d	GPIO3_B7_d	底板 I2C4_SDA_M0	3.3V	I2C4_SDA_M0/GPIO3_B7	G2
B27	I2S1_SDO1_M1/I2S1_SDI3_M1/UART3_CTSN_M1/SPI0_CSN1_M1/I2C4_SCL_M0/GPIO3_B6_d	GPIO3_B6_d	底板 I2C4_SCL_M0	3.3V	I2C4_SCL_M0/GPIO3_B6	G3
B29	GND	--	系统地	0	系统地	--
B31	I2S1_SDO3_M1/I2S1_SDI1_M1/UART3_RX_M1/SPI0_MISO_M1/GPIO3_C0_d	GPIO3_C0_d	底板 MIPI_CSI0 省电模式控制引脚 CAM_PDN1 (注意电压转换)	3.3V	CAM_PDN0_L/GPIO3_C0	H2
B33	I2S0_SDO1_M0/I2S0_SDI3_M0/PDM_CLK0_M0/CIE20_CLKREQN_M1/UART5_TX_M1/GPIO3_A6_d	GPIO3_A6_d	底板 UART5-232 发送	3.3V	UART5-232-TX	J1
B35	I2S0_SDO2_M0/I2S0_SDI2_M0/PDM_SDI2_M0/PCIE20_WAKEN_M1/UART5_RX_M1/GPIO3_A7_d	GPIO3_A7_d	底板 UART5-232 接收	3.3V	UART5-232-RX	L2
B37	GND	--	系统地	0	系统地	--
B39	VO_LCDC_HSYNC/I2S1_SDO1_M0/UART9_CTSN_M0/SPI2_CSN1_M0/I2	GPIO4_B4_d	底板 UART3-485 发送 UART3-485-RX	3.3V	CAM_PWREN0_H/GPIO4_B4	M2

	C1_SCL_M1/UART3_TX_M0/GPIO4_B4_d					
B41	VO_LCDC_VSYNC/I2S1_SDO2_M0/UART9_RTSN_M0/SPI2_CSN0_M0/I2C1_SDA_M1/UART3_RX_M0/GPIO4_B5_d	GPIO4_B5_d	底板 UART3-485 接收 UART3-485-TX	3.3V	CAM_RST2_L/GPIO4_B5	M3
B43	GND	--	系统地	0	系统地	--
B45	VO_LCDC_D17/ETH_CLK_25M_OUT_M0/CAM_CLK0_OUT_M1/I2S2_SCLK_M1/PDM_CLK1_M1/GPIO4_B1_d	GPIO4_B1_d	提供网口芯片 25MHz 输出; 底板默认主机唤醒蓝牙控制	3.3V	ETH_CLK_25M_OUT_M0/GPIO4_B1	T2
B47	VO_LCDC_CLK/RGMII_CLK_M0/CAM_CLK1_OUT_M1/PDM_CLK0_M1/GPIO4_B7_d	GPIO4_B7_d	RGMII 收/发时钟; 默认底板 MIPI_CS10 复位 RST0 (注意电压转换)	3.3V	RGMII_CLK_M0/GPIO4_B7	U1
B49	GND	--	系统地	0	系统地	--
B51	VO_LCDC_D21/RGMII_RXCLK_M0/I2S2_LRCLK_M1/PWM12_M0/GPIO4_A1_d	GPIO4_A1_d	RGMII 接收时钟	3.3V	RGMII_RXCLK_M0/GPIO4_A1	U2
B53	VO_LCDC_D9/RGMII_RXDV_M0/UART1_RTSM_M1/PDM_SDI0_M1/UART6_TX_M1/GPIO4_A7_d	GPIO4_A7_d	RGMII 接收有效	3.3V	RGMII_RXDV_M0/GPIO4_A7	V2
B55	VO_LCDC_D1/RGMII_RXD0_M0/UART1_TX_M1/PDM_SDI2_M1/I2C3_SCL_M1/GPIO4_A5_d	GPIO4_A5_d	RGMII 接收数据位 0	3.3V	RGMII_RXD0_M0/GPIO4_A5	W3
B57	VO_LCDC_D20/RGMII_RXD3_M0/UART8_RTSM_M1/SPI1_CSN1_M0/GPIO4_A0_d	GPIO4_A0_d	RGMII 接收数据位 3	3.3V	RGMII_RXD3_M0/GPIO4_A0	Y3
B59	VO_LCDC_D8/RGMII_RXD1_M0/UART1_RX_M1/PDM_SDI3_M1/I2C3_SDA_M1/GPIO4_A6_d	GPIO4_A6_d	RGMII 接收数据位 1	3.3V	RGMII_RXD1_M0/GPIO4_A6	W1
B61	VO_LCDC_D19/RGMII_RXD2_M0/UART8_CTSN_M1/SPI1_CSN0_M0/GPIO3_D7_d	GPIO3_D7_d	RGMII 接收数据位 2	3.3V	RGMII_RXD2_M0/GPIO3_D7	W2
B63	VO_LCDC_D0/RGMII_TXEN_M0/GPIO4_A4_d	GPIO4_A4_d	RGMII 发送允许	3.3V	RGMII_TXEN_M0/GPIO4_A4	AA3

	XEN_M0/PWM13_M0/GP IO4_A4_d				IO4_A4	
B65	VO_LCDC_D15/RGMII_ TXCLK_M0/I2S2_MCLK _M1/SPI1_CLK_M0/GPI O3_D6_d	GPIO3_D6_d	RGMII 发送时钟	3.3V	RGMII_TXCLK_M0/ GPIO3_D6	Y2
B67	VO_LCDC_D22/RGMII_ TXD0_M0/UART6_CTSN _M1/SPI1_MOSI_M0/GPI O4_A2_d	GPIO4_A2_d	RGMII 发送数据位 0	3.3V	RGMII_TXD0_M0/GP IO4_A2	AA1
B69	VO_LCDC_D23/RGMII_ TXD1_M0/UART6_RTSN _M1/SPI1_MISO_M0/GPI O4_A3_d	GPIO4_A3_d	RGMII 发送数据位 1	3.3V	RGMII_TXD1_M0/GP IO4_A3	AA2
B71	VO_LCDC_D13/RGMII_ TXD2_M0/UART8_TX_ M1/I2S2_SDI_M1/GPIO3 _D4_d	GPIO3_D4_d	RGMII 发送数据位 2	3.3V	RGMII_TXD2_M0/GP IO3_D4	AB3
B73	VO_LCDC_D14/RGMII_ TXD3_M0/UART8_RX_ M1/I2S2_SDO_M1/GPIO3 _D5_d	GPIO3_D5_d	RGMII 发送数据位 3	3.3V	RGMII_TXD3_M0/GP IO3_D5	AB2
B75	GND	--	系统地	0	系统地	--
B77	VO_LCDC_D2/RGMII_M DC_M0/UART9_TX_M0/ GPIO4_B2_d	GPIO4_B2_d	RGMII 数据传输管理	3.3V	RGMII_MDC_M0/GPI O4_B2	AC1
B79	VO_LCDC_D18/RGMII_ MDIO_M0/UART9_RX_ M0/GPIO4_B3_d	GPIO4_B3_d	RGMII 管理数据输入输 出	3.3V	RGMII_MDIO_M0/GP IO4_B3	AC2

表 5.4 核心板接口（J8B）偶数管脚定义

管脚号	连接器标号	GPIO	接口引脚描述	电平	底板默认功能	CPU 引 脚
B2	SARADC1_IN4	SARADC1_IN4	SARADC1 模数转换 输入 4	1.8V	SARADC1_IN4	1H1
B4	SARADC1_IN2	SARADC1_IN2	SARADC1 模数转换 输入 21.8V	1.8V	SARADC1_IN2	1F2
B6	SARADC1_IN5	SARADC1_IN5	SARADC1 模数转换 输入 5	1.8V	SARADC1_IN5	1L2
B8	SARADC1_IN6	SARADC1_IN6	SARADC1 模数转换 输入 6	1.8V	SARADC1_IN6	1K1
B10	GND	--	系统地	0	系统地	--

B12	VO_LCDC_D7/I2S1_SDI0_M0/UART4_TX_M0/GPIO3_D0_d	GPIO3_D0_d	底板UART4-485发送 UART4-485-TX	3.3V	CAM_PDN3_L/GPIO3_D0	R3
B14	I2S1_SDO0_M1/CAM_CLK3_OUT/UART8_RTSN_M0/SPI0_CLK_M1/PWM13_M1/GPIO3_B5_d	GPIO3_B5_d	MIPI_CSI1 时钟 MCLK1 (注意电压转换)	3.3V	CAM_CLK3_OUT/GPIO3_B5	D1
B16	I2S1_LRCK_M1/CAM_CLK2_OUT/UART8_CTSN_M0/SPI0_MOSI_M1/PWM12_M1/GPIO3_B4_d	GPIO3_B4_d	MIPI_CSI1 时钟 MCLK0 (注意电压转换)	3.3V	CAM_CLK2_OUT/GPIO3_B4	F2
B18	GND	--	系统地	0	系统地	--
B20	I2S1_SCLK_M1/CAM_CLK1_OUT_M0/UART8_RX_M0/GPIO3_B3_d	GPIO3_B3_d	MIPI_CSI0 时钟 MCLK1 (注意电压转换)	3.3V	CAM_CLK1_OUT/GPIO3_B3	G1
B22	I2S1_MCLK_M1/CAM_CLK0_OUT_M0/UART8_TX_M0/GPIO3_B2_d	GPIO3_B2_d	MIPI_CSI0 时钟 MCLK1 (注意电压转换)	3.3V	CAM_CLK0_OUT/GPIO3_B2	H3
B24	GND	--	系统地	0	系统地	--
B26	VO_LCDC_D3/I2S1_MCLK_M0/UART7_TX_M0/GPIO3_C4_d	GPIO3_C4_d	底板	3.3V	RGMII_RSTn_M0/GPIO3_C4	N1
B28	VO_LCDC_D4/I2S1_SCLK_M0/UART4_CTSN_M0/PWM14_M0/GPIO3_C5_d	GPIO3_C5_d	RGMII 芯片复位	3.3V	RGMII_INT/PMEB_M0/GPIO3_C5	N2
B30	VO_LCDC_DEN/I2S1_SDO3_M0/UART3_CTSN_M0/SPI2_CLK_M0/GPIO4_B6_d	GPIO4_B6_d	MIPI_CSI0 省电控制 PDN0 (注意电压转换)	3.3V	CAM_RST0_L/GPIO4_B6	N3
B32	VO_LCDC_D6/I2S1_SDO0_M0/UART7_RX_M0/GPIO3_C7_d	GPIO3_C7_d	底板蓝牙唤醒主机	3.3V	CAM_PWREN2_H/GPIO3_C7	P2
B34	VO_LCDC_D5/I2S1_LRCK_M0/UART4_RTSN_M0/PWM15_M0/GPIO3_C6_d	GPIO3_C6_d	底板无原蜂鸣器 PWM	3.3V	PWM_FSYNC/GPIO3_C6	P3
B36	VO_LCDC_D10/I2S1_SDI1_M0/UART4_RX_M0/UART3_RTSN_M0/GPIO3_D1_d	GPIO3_D1_d	底板UART4-485接收 UART4-485-RX	3.3V	CAM_PDN1_L/GPIO3_D1	R1
B38	VO_LCDC_D11/I2S1_SDI2_M0/UART7_CTSN_M0/SPI2_MISO_M0/I2C2_SCL_M1/GPIO3_D2_d	GPIO3_D2_d	MIPI_CSI1 省电控制 PDN1 (注意电压转换)	3.3V	CAM_RST3_L/GPIO3_D2	R2
B40	GND	--	系统地	0	系统地	--

B42	I2C3_SDA_M0/UART2_RX_M1/SPDIF_TX_M0/UART5_RTSN_M1/GPIO3_A1_d	GPIO3_A1_d	底板 UART2-232 接收 UART2-232-RX	3.3V	I2C3_SDA_M0/GPIO3_A1	1L1
B44	I2C3_SCL_M0/UART2_TX_M1/PDM_SDI3_M0/UART5_CTSN_M1/GPIO3_A0_d	GPIO3_A0_d	底板 UART2-232 发送 UART2-232-TX	3.3V	I2C3_SCL_M0/GPIO3_A0	1M1
B46	GND	--	系统地	0	系统地	--
B48	MIPI_CSI_RX1_CLK1N	MIPI_CSI_RX1_CLK1N	MIPI_CSI1 接收时钟 1-	1.8V	MIPI_CSI_RX1_CLK1N	1R3
B50	MIPI_CSI_RX1_CLK1P	MIPI_CSI_RX1_CLK1P	MIPI_CSI1 接收时钟 1+	1.8V	MIPI_CSI_RX1_CLK1P	1P3
B52	GND	--	系统地	0	系统地	--
B54	MIPI_CSI_RX1_D3N	MIPI_CSI_RX1_D3N	MIPI_CSI1 差分接收 3-	1.8V	MIPI_CSI_RX1_D3N	AD2
B56	MIPI_CSI_RX1_D3P	MIPI_CSI_RX1_D3P	MIPI_CSI1 差分接收 3+	1.8V	MIPI_CSI_RX1_D3P	AD1
B58	GND	--	系统地	0	系统地	--
B60	MIPI_CSI_RX1_D2N	MIPI_CSI_RX1_D2N	MIPI_CSI1 差分接收 2-	1.8V	MIPI_CSI_RX1_D2N	AF1
B62	MIPI_CSI_RX1_D2P	MIPI_CSI_RX1_D2P	MIPI_CSI1 差分接收 2+	1.8V	MIPI_CSI_RX1_D2P	AE1
B64	GND	--	系统地	0	系统地	--
B66	MIPI_CSI_RX1_CLK0N	MIPI_CSI_RX1_CLK0N	MIPI_CSI1 接收时钟 0-	1.8V	MIPI_CSI_RX1_CLK0N	AG2
B68	MIPI_CSI_RX1_CLK0P	MIPI_CSI_RX1_CLK0P	MIPI_CSI1 接收时钟 0+	1.8V	MIPI_CSI_RX1_CLK0P	AF2
B70	GND	--	系统地	0	系统地	--
B72	MIPI_CSI_RX1_D1N	MIPI_CSI_RX1_D1N	MIPI_CSI1 差分接收 1-	1.8V	MIPI_CSI_RX1_D1N	AG3
B74	MIPI_CSI_RX1_D1P	MIPI_CSI_RX1_D1P	MIPI_CSI1 差分接收 1+	1.8V	MIPI_CSI_RX1_D1P	AF3
B76	GND	--	系统地	0	系统地	--
B78	MIPI_CSI_RX1_D0N	MIPI_CSI_RX1_D0N	MIPI_CSI1 差分接收 0-	1.8V	MIPI_CSI_RX1_D0N	AG4
B80	MIPI_CSI_RX1_D0P	MIPI_CSI_RX1_D0P	MIPI_CSI1 差分接收 0+	1.8V	MIPI_CSI_RX1_D0P	AF4

表 5.5 核心板接口（J8C）奇数管脚定义

管脚号	连接器标号	GPIO	接口引脚描述	电平	底板默认功能	CPU
-----	-------	------	--------	----	--------	-----

						引脚
C1	I2C1_SCL_M0/GPIO0_B3_d	GPIO0_B3_d	底板 WIFI 开关	3.3V	WIFI_REG_ON_H/GPIO0_B3	AE17
C3	I2C1_SDA_M0/GPIO0_B4_d	GPIO0_B4_d	底板 WIFI 唤醒主机	3.3V	WIFI_WAKE_HOST_H/GPIO0_B4	AF18
C5	UART6_RTSN_M0/PWM2_M0/SPI0_MISO_M0/GPIO0_C5_d	GPIO0_C5_d	底板蓝牙开关	3.3V	BT_REG_ON_H/GPIO0_C5	AE18
C7	UART6_CTSN_M0/PWM1_M0/SPI0_MOSI_M0/GPIO0_C4_d	GPIO0_C4_d	底板屏幕复位	3.3V	LCD_RST_L/GPIO0_C4	AG19
C9	GND	--	系统地	0	系统地	--
C11	UART2_TX_M0/PWM7_M0/GPU_AVS/GPIO0_C0_d	GPIO0_C0_d	CAN1_TX_M1 (商业及无 CAN)	3.3V	CAN1_TX_M1/GPIO0_C0	AF17
C13	UART2_RX_M0/PWM6_M0/NPU_AVS/GPIO0_C1_d	GPIO0_C1_d	CAN1_RX_M1 (商业及无 CAN)	3.3V	CAN1_RX_M1/GPIO0_C1	1R11
C15	UART6_TX_M0/GPIO0_C6_d	GPIO0_C6_d	CAN0_TX_M2 (商业及无 CAN)	3.3V	CAN0_TX_M2/GPIO0_C6	AF19
C17	UART6_RX_M0/GPIO0_C7_d	GPIO0_C7_d	CAN0_RX_M2 (商业及无 CAN)	3.3V	CAN0_RX_M2/GPIO0_C7	AE19
C19	GND	--	系统地	0	系统地	--
C21	UART0_RX_M0/JTAG_CPU_MCU_TMS_M0/GPIO0_D0_u	PIO0_D0_u	UART0_RX_M0 (核心板调试接收)	3.3V	UART0_RX_M0_DEBUG/GPIO0_D0	AF20
C23	UART0_TX_M0/JTAG_CPU_MCU_TCK_M0/GPIO0_D1_u	GPIO0_D1_u	UART0_TX_M0 (核心板调试发送)	3.3V	UART0_TX_M0_DEBUG/GPIO0_D1	AE20
C25	GND	--	系统地	0	系统地	--
C27	SDMMC0_PWREN/I2C4_SCL_M1/PMU_DEBUG/GPIO0_A5_d	GPIO0_A5_d	底板 4G 模块复位	3.3V	RTCIC_INT_L/GPIO0_A5	AE22
C29	PCIE20_CLKREQN_M0/GPIO0_A6_d	GPIO0_A6_d	底板 PCIE 网口芯复位	3.3V	PCIE20_PRSENT_L/GPIO0_A6	AG24
C31	GND	--	系统地	0	系统地	--
C33	USB30_OTG0_VBUSDET	USB30_OTG0_VBUSDET	USB30_OTG0 总线电源检测	3.3V	USB30_OTG0_VBUSDET	1P14
C35	REF_CLK_OUT/GPIO0_A0_d	GPIO0_A0_d	底板触摸屏复位	3.3V	TP_RST_L/GPIO0_A0	AE24
C37	SDMMC0_DET_N/I2C4_SDA_M1/GPIO0_A4_u	GPIO0_A4_u	底板 TF 卡插拔识别 (低有效)	3.3V	SDMMC0_DET_L/GPIO0_A4	1R15
C39	USB30_OTG0_ID	USB30_OTG0_ID	USB30_OTG0_ID 识别	1.8V/3.3V	USB30_OTG0_ID	1P15

C41	SDMMC1_DET/RGMII_MDIO_M1/PWM3_M1/I2C5_SDA_M1/RMII_MDIO/GPIO1_D0_d	GPIO1_D0_d	底板耳机插拔识别	3.3V	HP_DET_L/GPIO1_D0	V26
C43	SDMMC1_PWREN/RGMII_MDC_M1/PWM2_M1/I2C5_SCL_M1/RMII_MDC/GPIO1_C7_d	GPIO1_C7_d	底板 4G 模块电源控制	3.3V	GSSENSOR_INT_L/GPIO1_C7	1J14
C45	I2S2_MCLK_M0/ETH_CLK_25M_OUT_M1/CLK1_32K_OUT/SPI2_CLK_M1/I2S0_SDO3_M1/GPIO2_A1_d	GPIO2_A1_d	底板 LED 控制	3.3V	WORKING_LEDEN_H/GPIO2_A1/1V8	W25
C47	GND	--	系统地	0	系统地	--
C49	PMIC_32KOUT_WIFI	PMIC_32KOUT_WIFI	提供底板 WIFI 提供 32KHz 频率		PMIC_32KOUT_WIFI	PMIC/RK809
C51	GND	--	系统地	0	系统地	--
C53	SDMMC1_D1/RGMII_TXD3_M1/I2S0_SDI1_M1/PWM9_M1/GPIO1_C2_d	GPIO1_C2_d	底板 WiFi 模块 SDIO_D1	3.3V	SDIO_D1/GPIO1_C2	V25
C55	SDMMC1_D0/RGMII_TXD2_M1/I2S0_SDI0_M1/PWM8_M1/GPIO1_C1_d	GPIO1_C1_d	底板 WiFi 模块 SDIO_D0	3.3V	SDIO_D0/GPIO1_C1	U26
C57	SDMMC1_CLK/RGMII_RXCLK_M1/I2S0_MCLK_M1/PWM1_M1/GPIO1_C6_d	GPIO1_C6_d	底板 WiFi 模块 SDIO_CLK	3.3V	SDIO_CLK/GPIO1_C6	U25
C59	SDMMC1_CMD/RGMII_RXD3_M1/I2S0_SCLK_M1/PWM0_M1/GPIO1_C5_d	GPIO1_C5_d	底板 WiFi 模块 SDIO_CMD	3.3V	SDIO_CMD/GPIO1_C5	T27
C61	SDMMC1_D3/RGMII_RXD2_M1/I2S0_LRCK_M1/PWM11_M1/GPIO1_C4_d	GPIO1_C4_d	底板 WiFi 模块 SDIO_D3	3.3V	SDIO_D3/GPIO1_C4	T26
C63	SDMMC1_D2/RGMII_TXCLK_M1/I2S0_SDO0_M1/PWM10_M1/GPIO1_C3_d	GPIO1_C3_d	底板 WiFi 模块 SDIO_D2	3.3V	SDIO_D2/GPIO1_C3	T25
C65	GND	--	系统地	0	系统地	--
C67	SDMMC0_D1/UART0_TX_M1/UART7_TX_M1/SPI1_MISO_M1/DSM_AUD_LN/GPIO1_B4_u	GPIO1_B4_u	底板 SD/TF 卡 SDMMC0_D1	3.3V	SDMMC0_D1/GPIO1_B4	R26
C69	SDMMC0_D0/UART0_RX_M1/UART7_RX_M1/SPI1	GPIO1_B3_u	底板 SD/TF 卡 SDMMC0_D0	3.3V	SDMMC0_D0/GPIO1_B3	R25

	_MOSI_M1/DSM_AUD_L P/GPIO1_B3_u					
C71	SDMMC0_CLK/TEST_CLK_OUT/UART5_TX_M0/SPI1_CLK_M1/GPIO1_C0_d	GPIO1_C0_d	底板 SD/TF 卡 SDMMC0_CLK	3.3V	SDMMC0_CLK/GPIO1_C0	P27
C73	SDMMC0_CMD/SPDIF_TX_M2/UART5_RX_M0/GPIO1_B7_u	GPIO1_B7_u	底板 SD/TF 卡 SDMMC0_CMD	3.3V	SDMMC0_CMD/GPIO1_B7	P25
C75	SDMMC0_D3/JTAG_CPU_MCU_TMS_M1/UART5_RTSN_M0/SPI1_CSN0_M1/PWM11_M0/DSM_AUD_RN/GPIO1_B6_u	GPIO1_B6_u	底板 SD/TF 卡 SDMMC0_D3	3.3V	SDMMC0_D3/GPIO1_B6	N26
C77	SDMMC0_D2/JTAG_CPU_MCU_TCK_M1/UART5_CTSN_M0/SPI1_CSN1_M1/PWM10_M0/DSM_AUD_RP/GPIO1_B5_u	GPIO1_B5_u	底板 SD/TF 卡 SDMMC0_D2	3.3V	SDMMC0_D2/GPIO1_B5	N25
C79	GND	--	系统地	0	系统地	--

表 5.6 核心板接口（J8C）偶数管脚定义

管脚号	连接器标号	GPIO	接口引脚描述	电平	底板默认功能	CPU 引脚
C2	SPI0_CSN1_M0/PWM4_M0/CPU_AVS/SPDIF_TX_M1/GPIO0_B7_d	GPIO0_B7_d	底板风冷散热器控制	3.3V	PCIE20_PWREN_H/GPIO0_B7	AF15
C4	I2C2_SDA_M0/PCIE20_WAKEN_M0/GPIO0_B6_d	GPIO0_B6_d	底板 PCIE 网卡芯片 唤醒主机	3.3V	I2C2_SDA_TP/GPIO0_B6	AE15
C6	I2C2_SCL_M0/PCIE20_PERRSTN_M0/GPIO0_B5_d	GPIO0_B5_d	底板 PCIE 网卡芯片 复位	3.3V	I2C2_SCL_TP/GPIO0_B5	AF16
C8	CLK_32K_IN/CLK0_32K_OUT/PCIE20_BUTTON_RSTN/GPIO0_B0_d	GPIO0_B0_d	底板触摸屏中断接收	3.3V	TP_INT_L/GPIO0_B0	AF21
C10	UART2_RTSN_M0/PWM0_M0/SPI0_CLK_M0/GPIO0_C3_d	GPIO0_C3_d	底板屏幕背光使能	3.3V	LCD_PWREN_H/GPIO0_C3	AE16
C12	UART2_CTSN_M0/PWM5_M0/SPI0_CSN0_M0/GPIO0_C2_d	GPIO0_C2_d	底板屏幕背光亮度调节	3.3V	LCD_BL_PWM/GPIO0_C2	AG17
C14	GND	--	系统地	0	系统地	--
C16	USB30_OTG0_DM	USB30_OTG0_D	USB30_OTG0 数据-	1.8V/3.3V	USB30_OTG0_DM	AF26

		M				
C18	USB30_OTG0_DP	USB30_OTG0_D M	USB30_OTG0 数据+	1.8V/3.3V	USB30_OTG0_DP	AF27
C20	GND	--	系统地	0	系统地	--
C22	USB20_HOST1_DM	USB20_HOST1_D M	USB2.0 HOST1 数据-	1.8V/3.3V	USB20_HOST_DM	AE26
C24	USB20_HOST1_DP	USB20_HOST1_D P	USB2.0 HOST1 数据+	1.8V/3.3V	USB20_HOST_DP	AE27
C26	GND	--	系统地	0	系统地	--
C28	USB30_OTG0_SSTXP/PCI E20_TXDP	USB30_OTG0_SS TXP/PCIE20_TXD P	PCIE20_TXDP 底板 PCIE 2.0 网卡数 据发送+	1.8V/3.3V	USB30_OTG0_SSTXP/ PCIE20_TXDP	AD26
C30	USB30_OTG0_SSTXN/PC IE20_TXDN	USB30_OTG0_SS TXN/PCIE20_TXD N	PCIE20_TXDN 底板 PCIE 2.0 网卡数 据发送-	1.8V/3.3V	USB30_OTG0_SSTXN/ PCIE20_TXDN	AD27
C32	GND	--	系统地	0	系统地	--
C34	PCIE20_REFCLKP	PCIE20_REFCLKP	PCIE20_TXDP 底板 PCIE 2.0 网卡数 据时钟+		PCIE20_REFCLKP_100 M	AC26
C36	PCIE20_REFCLKN	PCIE20_REFCLK N	PCIE20_TXDN 底板 PCIE 2.0 网卡数 据时钟+		PCIE20_REFCLKN_10 0M	AC27
C38	GND	--	系统地	0	系统地	--
C40	USB30_OTG0_SSRXP/PCI E20_RXDP	USB30_OTG0_SS RXP/PCIE20_RXD P	PCIE20_TXDP 底板 PCIE 2.0 网卡数 据接收+	1.8V/3.3V	USB30_OTG0_SSRXP/ PCIE20_RXDP	AB26
C42	USB30_OTG0_SSRXN/PC IE20_RXDN	USB30_OTG0_SS RXN/PCIE20_RX DN	PCIE20_TXDN 底板 PCIE 2.0 网卡数 据接收-	1.8V/3.3V	USB30_OTG0_SSRXN/ PCIE20_RXDN	AB27
C44	GND	--	系统地	0	系统地	--
C46	UART1_RTSM0/RGMII _TXEN_M1/I2S0_SDI2_M 1/PWM6_M1/RMII_TXEN /GPIO1_D3_d	GPIO1_D3_d	UART1_RTSMn 底板蓝牙串口数据 接收流控	3.3V	UART1_RTSMn_M0/GPI O1_D3	AA25
C48	UART1_CTSN0/RGMII _RXD0_M1/I2S0_SDI3_M 1/PWM7_M1/RMII_RXD0 /GPIO1_D4_d	GPIO1_D4_d	UART1_CTSn 底板蓝牙串口数据 发送流控	3.3V	UART1_CTSn_M0/GPI O1_D4	Y27
C50	UART1_TX_M0/RGMII_T XD1_M1/I2S0_SDO2_M1/ PWM5_M1/RMII_TXD1/G PIO1_D2_d	GPIO1_D2_d	UART1_TX 底板蓝牙 串口数据发送	3.3V	UART1_TX_M0/GPIO1 _D2	Y26
C52	UART1_RX_M0/RGMII_T XD0_M1/I2S0_SDO1_M1/	GPIO1_D1_d	UART1_RX 底板蓝牙 串口数据接收	3.3V	UART1_RX_M0/GPIO1 _D1	Y25

	PWM4_M1/RMII_TXD0/GPIO1_D1_d					
C54	GND	--	系统地	0	系统地	--
C56	I2S2_SDI_M0/RGMII_RXER_M1/UART4_CTSN_M1/SPI2_MISO_M1/PWM15_M1/RMII_RXER/GPIO2_A0_d	GPIO2_A0_d	底板 MIPI_CSI0 摄像头使能 (注意电压转换)	3.3V	I2S2_SDI_M0/GPIO2_A0	1J15
C58	I2S2_SDO_M0/RGMII_RXD1_M1/UART4_RTSN_M1/SPI2_MOSI_M1/PWM14_M1/RMII_RXD1/GPIO1_D7_d	GPIO1_D7_d	未使用	3.3V	I2S2_SDO_M0/GPIO1_D7	1H15
C60	I2S2_SCLK_M0/RGMII_CLK_M1/UART4_RX_M1/SPI2_CSN1_M1/RMII_CLK/GPIO1_D5_d	GPIO1_D5_d	MIPI_CSI1 底板摄像头复位 0 (注意电压转换)	3.3V	I2S2_SCLK_M0/GPIO1_D5	W26
C62	I2S2_LRCK_M0/RGMII_RXDV_M1/UART4_TX_M1/SPI2_CSN0_M1/RMII_RXDV_CRIS/GPIO1_D6_d	GPIO1_D6_d	MIPI_CSI1 底板摄像头复位 0 (注意电压转换)	3.3V	I2S2_LRCK_M0/GPIO1_D6	V27
C64	GND	--	系统地	0	系统地	--
C66	SARADC0_IN2	SARADC0_IN2	SARADC0 模数转换 输入 2	1.8V	SARADC0_IN2	E25
C68	SARADC0_BOOT	SARADC0_BOOT	SARADC0 模数转换 输入 0 Maskrom 模式, 不建议做 ADC	1.8V	SARADC0_BOOT	D26
C70	SARADC0_IN1	SARADC0_IN1	SARADC0 模数转换 输入 1 RECOVERY 模式, 不建议做 ADC	1.8V	SARADC0_IN1_KEY/RECOVERY	F26
C72	SARADC0_IN5	SARADC0_IN5	SARADC0 模数转换 输入 5	1.8V	SARADC0_IN5	E26
C74	SARADC0_IN6	SARADC0_IN6	SARADC0 模数转换 输入 6	1.8V	SARADC0_IN6	E27
C76	SARADC0_IN3	SARADC0_IN3	SARADC0 模数转换 输入 3	1.8V	SARADC0_IN3	G26
C78	SARADC0_IN7	SARADC0_IN7	SARADC0 模数转换 输入 7	1.8V	SARADC0_IN7	F25
C80	SARADC0_IN4	SARADC0_IN4	SARADC0 模数转换 输入 4	1.8V	SARADC0_IN4	D25

注：详细引脚功能的复用关系，可参考资料《Core-RK3562J 引脚列表.xlsx》

5.3 核心板引脚使用说明

按功能划分，添加默认使用功能以及注意事项，如何使用等。

注 1：核心板所有引脚功能均按下表的“默认功能”作了规定，请勿修改，否则可能和出厂驱动冲突。如有疑问，请及时联系我们的销售或技术支持。

注 2：用户在有多种功能扩展需求时可参阅参考中《Core-RK3562J 核心板管脚功能分配表》，但若需了解更详细的信息，建议用户查阅相关资料文档及芯片数据手册及参考手册。

注 3：“连接器标号”一栏默认为核心板引脚名称。

5.3.1 电源引脚

注意：强烈建议用户设计底板时参考评估板上电时序设计，使用核心板输出的 Core_3V3 作为底板上电的使能，严格控制上电时序。否则可能会造成以下影响：

- 通电阶段电流过大；
- 设备无法启动；
- 最坏情况，对处理器造成不可逆转的损坏。

功能	连接器标号	输入/输出	默认功能	管脚号
电源	SOM_CORE_3V3	输入	核心板电源供电输入引脚 3.3V	奇数脚 (A61-A79)
	VCC3V3_SOM_OUT	输出	底板 3.3V 输出，轻负载	
	VCCIO_ACODEC	输出	音频辅助供电 3.3V	A49
	VCC3V3_SD	输出	用于底板 SD 卡供电 3.3V，不建议带其他负载	A57
	PMIC_EXT_EN	输出	核心板上电完成信号，用于控制底板上电时序，不可以为底板供电用	A43
	GND	电源地	核心板电源地，所有 GND 引脚都需要连接	---

5.3.2 复位开关机控制引脚

功能	连接器标号	输入/输出	默认功能	管脚号
核心板复位	RESETn	输入	核心板复位，低电平有效	A45
升级	SARADC0_IN1_KEY/RECOVERY	输入	RECOVERY 模式烧写	C70
升级	SARADC0_BOOT	输入	Maskrom 模式烧写	C68
开关机控制	PMIC_PWRON	输入	核心板开关机引脚，长按可实现开机、关机操作，不用可悬空	A39
特殊功能	RK809_VDC	输入	PMIC 启动触发方式	A41

5.3.3 时钟输入输出接口引脚

功能	连接器标号	输入/输出	默认功能	管脚号
CLK	PMIC_32KOUT_WIFI	输出	输出 32KHz 频率	C49

5.3.4 UART 接口控制引脚

底板默认使用 6 个串口, UART1 引出流控, 其中 UART0 作为核心板调试串口、UART1 作为 AP6256 串口, 这两个串口不建议作为普通串口使用, 如需使用更多串口, 建议通过扩展方式进行。

功能	连接器标号	输入/输出	默认功能	管脚号
UART0	UART0_TX_M0_DEBUG/GPIO0_D1	输出	UART0 (调试串口) 数据发送	C23
	UART0_RX_M0_DEBUG/GPIO0_D0	输入	UART0 (调试串口) 数据接收	C21
UART1	UART1_RTSn_M0/GPIO1_D3	输入	UART1_RTSn 串口数据接收流控	C46
	UART1_CTSn_M0/GPIO1_D4	输出	UART1_CTSn 串口数据发送流控	C48
	UART1_TX_M0/GPIO1_D2	输出	UART1_TX 串口数据发送	C50
	UART1_RX_M0/GPIO1_D1	输入	UART1_RX 串口数据接收	C52
UART2	I2C3_SCL_M0/GPIO3_A0	输出	UART2 数据发送	B44
	I2C3_SDA_M0/GPIO3_A1	输入	UART2 数据接收	B42
UART3	CAM_PWREN0_H/GPIO4_B4	输出	UART3 数据发送	B39
	CAM_RST2_L/GPIO4_B5	输入	UART3 数据接收	B41
UART4	CAM_PDN3_L/GPIO3_D0	输出	UART4 数据发送	B12
	CAM_PDN1_L/GPIO3_D1	输入	UART4 数据接收	B36
UART5	PCIE20_CLKREQn_M1/GPIO3_A6	输出	UART7 数据发送	B33
	PCIE20_WAKEn_M1/GPIO3_A7	输入	UART7 数据接收	B35

5.3.5 USB 接口控制引脚(USB3.0 RX/TX 组信号线已被 PCIE2.0 复用)

核心板提供 2 个 USB 接口, 1 个 USB3.0 和 1 个 USB2.0, USB3.0 中的 USB3_OTG0 底板默认做 typeC 烧写口, USB30_OTG0_SSTX/SSRX 以被复用为底板 PCIE2.0 网卡的 /PCIE20_TXD/RXD 数据传输, USB20_HOST 通过底板 USB HUB 芯片扩展 USB2.0 接口, 若想扩展等多 USB2.0 可更换 USB HUB 芯片进行扩展。

注意:

- USB3_OTG0_VBUSDET 是检测信号, 其施加的电压不能超过 3.6V, 不能直接与 USB 插座引入的 VBUS_5V 直接相连需加分压电阻;
- 如果使用 MicroUSB 插座实现 USB2.0 的 OTG 设计, 可以使用 GPIO 作为 ID 引脚识别身份;
- 为满足 USB 眼图要求, USB3.0 TX/RX 的 PCB, 过孔 ≤ 2 线长不应该超过 6 inches。

功能	连接器标号	输入/输出	默认功能	管脚号
USB20_HOST1	USB20_HOST_DP	输入/输出	USB20_HOST1 数据+	C24
	USB20_HOST_DM	输入/输出	USB20_HOST1 数据-	C22
USB30_OTG0	USB30_OTG0_VBUSDET	输入	USB3_OTG0_VBUS 检测	C33
	USB30_OTG0_ID	输入	USB3_OTG0_ID 检测	C39
	USB30_OTG0_DP	输入/输出	USB3_OTG0 数据+	C18
	USB30_OTG0_DM	输入/输出	USB3_OTG0 数据-	C16
	USB30_OTG0_SSRXP/PCIE20_RXDP	输入	USB3.0 接收+	C40
	USB30_OTG0_SSRXN/PCIE20_RXDN	输入	USB3.0 接收-	C42
	USB30_OTG0_SSTXP/PCIE20_TXDP	输出	USB3.0 发送+	C28
	USB30_OTG0_SSTXN/PCIE20_TXDN	输出	USB3.0 发送-	C30

5.3.6 PCIE 接口控制引脚(底板 PCIE 网卡使用)

功能	连接器标号	输入/输出	默认功能	管脚号
PCIE 2.0	PCIE20_REFCLKP_100M	输入/输出	PCIE2.0 0 时钟 0+	C34
	PCIE20_REFCLKN_100M	输入/输出	PCIE2.0 0 时钟 0-	C36
	USB30_OTG0_SSRXP/PCIE20_RXDP	输入	USB3.0 接收+	C40
	USB30_OTG0_SSRXN/PCIE20_RXDN	输入	USB3.0 接收-	C42
	USB30_OTG0_SSTXP/PCIE20_TXDP	输出	USB3.0 发送+	C28
	USB30_OTG0_SSTXN/PCIE20_TXDN	输出	USB3.0 发送-	C30

5.3.7 I2C 接口控制引脚

核心板内部有上拉，3.3V 电平，这里只列出底板默认使用的两路 I2C。

注意：I2C0 核心板使用与 PMIC 通信，I2C 总线上需要加上拉电阻，但不要使用多个电阻上拉；请注意核心板端的 I2C 和从设备的 I2C 做电平匹配。

功能	连接器标号	输入/输出	默认功能	管脚号
I2C4	I2C4_SCL_M0/GPIO3_B6	输出	I2C4 时钟	B27
	I2C4_SDA_M0/GPIO3_B7	输入/输出	I2C4 数据	B25
I2C5	I2C5_SCL_M0/GPIO3_C2	输出	I2C5 时钟	B21
	I2C5_SDA_M0/GPIO3_C3	输入/输出	I2C5 数据	B19

5.3.8 以太网接口控制引脚

核心板支持 RGMII/RMII 复用功能，以下仅列出底板 RGMII 使用引脚；

注：注意并行数据线 PCB 等长布线。

功能	连接器标号	输入/输出	默认功能	管脚号
RGMII	RGMII_TXD0_M0/GPIO4_A2	O	RGMII 数据发送 0	B67
	RGMII_TXD1_M0/GPIO4_A3	O	RGMII 数据发送 1	B69
	RGMII_TXD2_M0/GPIO3_D4	O	RGMII 数据发送 2	B71
	RGMII_TXD3_M0/GPIO3_D5	O	RGMII 数据发送 3	B73
	RGMII_TXEN_M0/GPIO4_A4	O	RGMII 发送控制	B63
	RGMII_TXCLK_M0/GPIO3_D6	O	RGMII 发送时钟	B65
	RGMII_RXD0_M0/GPIO4_A5	I	RGMII 接收数据 0	B55
	RGMII_RXD1_M0/GPIO4_A6	I	RGMII 接收数据 1	B59
	RGMII_RXD2_M0/GPIO3_D7	I	RGMII 接收数据 2	B61
	RGMII_RXD3_M0/GPIO4_A0	I	RGMII 接收数据 3	B57
	RGMII_RXDV_M0/GPIO4_A7	I	RGMII 接收控制	B53
	RGMII_RXCLK_M0/GPIO4_A1	I	RGMII 接收时钟	B51
	RGMII_MDC_M0/GPIO4_B2	O	RGMII 串行管理时钟	B77
	RGMII_MDIO_M0/GPIO4_B3	I/O	RGMII 串行管理数据	B79

5.3.9 MIPI_DSI 接口控制引脚(MIPI_DSI 与 LVDS 引脚为 Pin to Pin 复用)

注：注意 PCB 差分数据线差分等长布线。

功能	连接器标号	输入/输出	默认功能	管脚号
MIPI_DSI	MIPI_DSI_TX_D0N/LVDS_TX_D0N	输出	DSI 数据 0-	A30
	MIPI_DSI_TX_D0P/LVDS_TX_D0P	输出	DSI 数据 0+	A28
	MIPI_DSI_TX_D1N/LVDS_TX_D1N	输出	DSI 数据 1-	A24
	MIPI_DSI_TX_D1P/LVDS_TX_D1P	输出	DSI 数据 1+	A22
	MIPI_DSI_TX_CLKN/LVDS_TX_CLKN	输出	DSI 时钟-	A18
	MIPI_DSI_TX_CLKP/LVDS_TX_CLKP	输出	DSI 时钟+	A16
	MIPI_DSI_TX_D2N/LVDS_TX_D2N	输出	DSI 数据 2-	A12
	MIPI_DSI_TX_D2P/LVDS_TX_D2P	输出	DSI 数据 2+	A10
	MIPI_DSI_TX_D3N/LVDS_TX_D3N	输出	DSI 数据 3-	A6
	MIPI_DSI_TX_D3P/LVDS_TX_D3P	输出	DSI 数据 3+	A4

5.3.10 LVDS 接口控制引脚(LVDS 与 MIPI_DSI 引脚为 Pin to Pin 复用)

注：注意 PCB 差分据线差分等长布线。

功能	连接器标号	输入/输出	默认功能	管脚号
LVDS	MIPI_DSI_TX_D0N/LVDS_TX_D0N	输出	LVDS 数据 0-	A30
	MIPI_DSI_TX_D0P/LVDS_TX_D0P	输出	LVDS 数据 0+	A28
	MIPI_DSI_TX_D1N/LVDS_TX_D1N	输出	LVDS 数据 1-	A24
	MIPI_DSI_TX_D1P/LVDS_TX_D1P	输出	LVDS 数据 1+	A22
	MIPI_DSI_TX_CLKN/LVDS_TX_CLKN	输出	LVDS 时钟-	A18
	MIPI_DSI_TX_CLKP/LVDS_TX_CLKP	输出	LVDS 时钟+	A16
	MIPI_DSI_TX_D2N/LVDS_TX_D2N	输出	LVDS 数据 2-	A12
	MIPI_DSI_TX_D2P/LVDS_TX_D2P	输出	LVDS 数据 2+	A10
	MIPI_DSI_TX_D3N/LVDS_TX_D3N	输出	LVDS 数据 3-	A6
	MIPI_DSI_TX_D3P/LVDS_TX_D3P	输出	LVDS 数据 3+	A4

5.3.11 MIPI 摄像头接口引脚 CSI0、CSI1

- 注：注意 PCB 差分据线差分等长布线。
- 两个摄像头总线支持两种模式：
 - ① 4lane 模式，1 个时钟通道和 4 个数据通道的接口；
 - ② 2 lane 模式，每个接口有 1 个时钟通道和 2 个数据通道。

功能	连接器标号	输入/输出	默认功能	管脚号
CSI0	MIPI_CSI_RX0_CLK0N	输出	MIPI_CSI0 时钟 0-	A23
	MIPI_CSI_RX0_CLK0P	输出	MIPI_CSI0 时钟 0+	A21
	MIPI_CSI_RX0_D0N	输出	MIPI_CSI0 数据 0-	A35
	MIPI_CSI_RX0_D0P	输出	MIPI_CSI0 数据 0+	A33
	MIPI_CSI_RX0_D1N	输出	MIPI_CSI0 数据 1-	A29
	MIPI_CSI_RX0_D1P	输出	MIPI_CSI0 数据 1+	A27
	MIPI_CSI_RX0_CLK1N	输出	MIPI_CSI0 时钟 1-	A5
	MIPI_CSI_RX0_CLK1P	输出	MIPI_CSI0 时钟 1+	A3
	MIPI_CSI_RX0_D2N	输出	MIPI_CSI0 数据 2-	A17
	MIPI_CSI_RX0_D2P	输出	MIPI_CSI0 数据 2+	A15
	MIPI_CSI_RX0_D3N	输出	MIPI_CSI0 数据 3-	A11
	MIPI_CSI_RX0_D3P	输出	MIPI_CSI0 数据 3+	A9
CSI1	MIPI_CSI_RX1_CLK0N	输出	MIPI_CSI1 时钟 0-	B66
	MIPI_CSI_RX1_CLK0P	输出	MIPI_CSI1 时钟 0+	B68
	MIPI_CSI_RX1_D0N	输出	MIPI_CSI1 数据 0-	B78
	MIPI_CSI_RX1_D0P	输出	MIPI_CSI1 数据 0+	B80
	MIPI_CSI_RX1_D1N	输出	MIPI_CSI1 数据 1-	B72
	MIPI_CSI_RX1_D1P	输出	MIPI_CSI1 数据 1+	B74
	MIPI_CSI_RX1_CLK1N	输出	MIPI_CSI1 时钟 1-	B48
	MIPI_CSI_RX1_CLK1P	输出	MIPI_CSI1 时钟 1+	B50
	MIPI_CSI_RX1_D2N	输出	MIPI_CSI1 数据 2-	B60
	MIPI_CSI_RX1_D2P	输出	MIPI_CSI1 数据 2+	B62
	MIPI_CSI_RX1_D3N	输出	MIPI_CSI1 数据 3-	B54
	MIPI_CSI_RX1_D3P	输出	MIPI_CSI1 数据 3+	B56

5.3.12 SDIO 接口控制引脚

功能	连接器标号	输入/输出	默认功能	管脚号
SDMMC0	SDMMC0_D2/GPIO1_B5	输入/输出	SDMMC0 数据位 2	C77
	SDMMC0_D3/GPIO1_B6	输入/输出	SDMMC0 数据位 3	C75
	SDMMC0_CMD/GPIO1_B7	输入/输出	SDMMC0 命令信号	C73
	SDMMC0_CLK/GPIO1_C0	输出	SDMMC0 时钟	C71
	SDMMC0_D0/GPIO1_B3	输入/输出	SDMMC0 数据位 0	C69
	SDMMC0_D1/GPIO1_B4	输入/输出	SDMMC0 数据位 1	C67
	SDMMC0_DET_L	输出	TF/SD 卡插/拔检测	C37
SDMMC1	SDIO_D2/GPIO1_C3	输入/输出	SDIO1 数据位 2	C63
	SDIO_D3/GPIO1_C4	输入/输出	SDIO1 数据位 3	C65
	SDIO_CMD/GPIO1_C5	输入/输出	SDIO1 命令信号	C59
	SDIO_CLK/GPIO1_C6	输出	SDIO1 时钟	C57
	SDIO_D0/GPIO1_C1	输入/输出	SDIO1 数据位 0	C55
	SDIO_D1/GPIO1_C2	输入/输出	SDIO1 数据位 1	C53

5.3.13 SARADC 引脚

注：SARADC0_BOOT 为 Maskrom 模式进入引脚仅进入系统后才作为 ADC，不建议做普通 ADC 引脚使用。

功能	连接器标号	输入/输出	默认功能	管脚号
SARADC0	SARADC0_BOOT	输入	Maskrom 模式进入引脚	C68
	SARADC0_IN1_KEY/RECOVERY	输入	RECOVERY 模式进入引脚	C70
	SARADC0_IN2	输入	SARADC0_IN2	C66
	SARADC0_IN3	输入	SARADC0_IN3	C76
	SSARADC0_IN4	输入	SSARADC0_IN4	C80
	SARADC0_IN5	输入	SARADC0_IN5	C72
	SARADC0_IN6	输入	SARADC0_IN6	C74
	SARADC0_IN7	输入	SARADC0_IN7	C78
SARADC1	SARADC1_IN0	输入	SARADC0_IN2	B7
	SARADC1_IN1	输入	SARADC1_IN1	B3
	SARADC1_IN2	输入	SARADC1_IN2	B4
	SARADC1_IN3	输入	SARADC1_IN3	B5
	SSARADC1_IN4	输入	SSARADC1_IN4	B2
	SARADC1_IN5	输入	SARADC1_IN5	B6
	SARADC1_IN6	输入	SARADC1_IN6	B8
	SARADC1_IN7	输入	SARADC1_IN7	B1

5.3.14 CAN 2.0 接口控制引脚

功能	连接器标号	输入/输出	默认功能	管脚号
CAN 2.0	CAN0_TX_M2	输出	CAN0 数据发送	C15
	CAN0_RX_M2	输入	CAN0 数据接收	C17
	CAN1_TX_M1	输出	CAN1 数据发送	C11
	CAN1_RX_M1	输入	CAN1 数据接收	C13

5.3.15 GPIO 接口控制引脚

注意：除了上述专用引脚外，剩余部分评估板可以作为 GPIO 引脚功能，其它控制引脚大部分也能作为 GPIO 复用功能，需参考《Core-RK3562J 引脚复用表》进行设计。

6. 机械尺寸

6.1 核心板机械尺寸

Core-RK3562J 核心板的尺寸图如图 6.1 所示，单位（mm）。

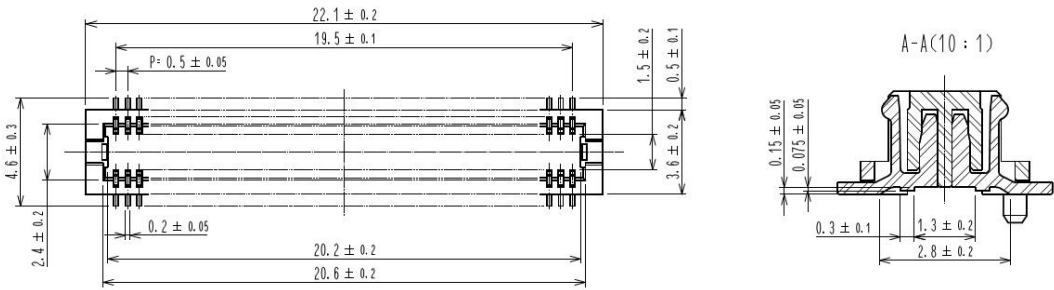
核心板尺寸	66mm x 40mm
安装孔数量	4
接口类型	BTB,4 x 80

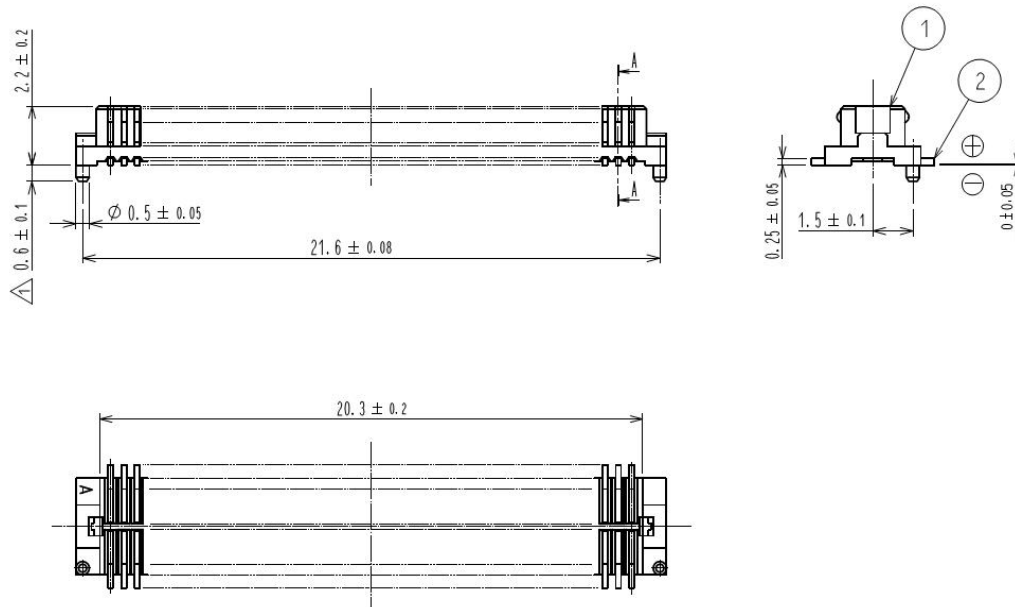
待加入

图 6.1 机械尺寸

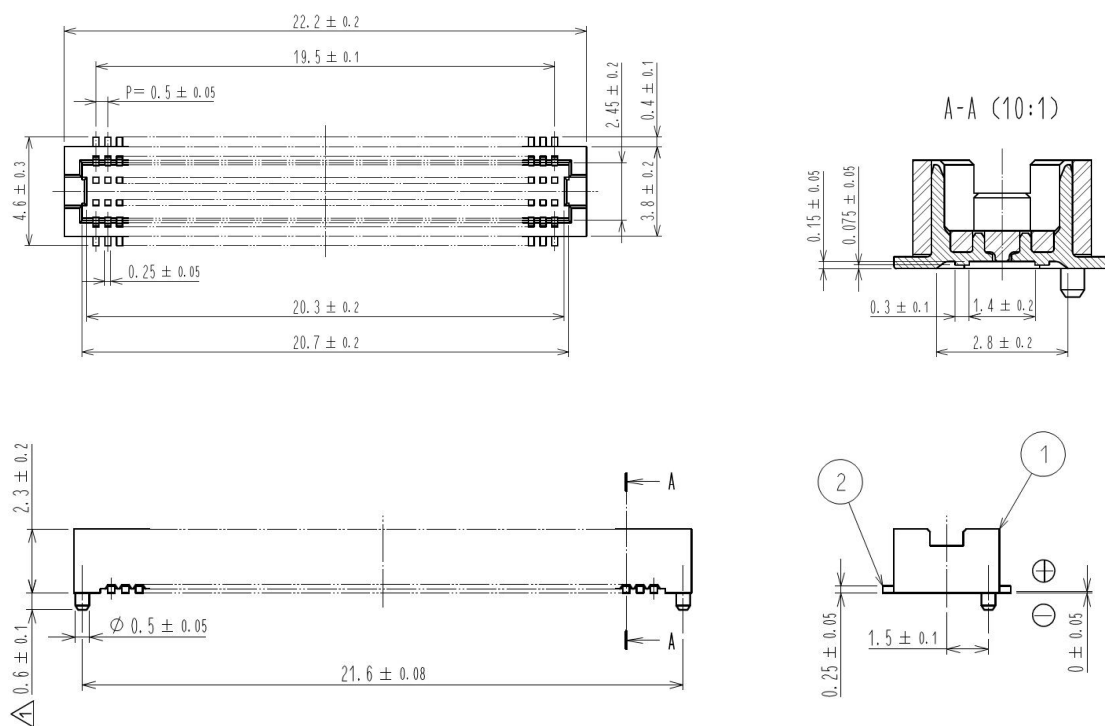
6.2 核心板接口封装

核心板连接器型号为广瀚 DF12NA(3.0)-80DS-0.5V(51)，连接器尺寸规格如下：





对应的底板连接器为 DF12NA(3.0)-80DP-0.5V(51)，规格书如下：



具体详细规格书可以联系我司获取。

7. 技术支持

7.1 基础技术支持

1. 获取本公司产品的软、硬件开发资料
2. 使用本公司产品过程中遇到的问题
3. 协助搭建编译环境与编译执行提供的源代码
4. 本公司产品的故障判断及售后维修服务
5. ODM项目方案实现及其售后技术支持

7.2 增值技术支持

1. BSP包及相关驱动代码的分析说明
2. 用户应用程序开发的软硬件问题
3. 用户自行裁减、编译运行嵌入式操作系统遇到的问题
4. 用户对操作系统或驱动进行移植遇到的问题

7.3 技术支持联系方式

1. 技术热线：020-32167606
2. 技术邮箱：support@talowe.com
3. 工作时间：8：30-12：00、13：30-18：00
4. 周一至周五（节假日除外）
5. 邮件时间：在技术支持范围的问题收到后，24小时内给予回复

7.4 定制服务

提供嵌入式操作系统底层驱动、ARM 核心板、底板等硬件板卡的有偿定制开发服务，以尽快的缩短您的产品开发周期。

8. 售后服务

8.1 保修条例

本公司自产品出售之日起，提供终身的产品维护服务，对于在保修期内的故障产品和超过保修期限的产品，我们提供有偿维修服务，在客户确认接受产品的维修费用后，安排进行产品的维护。

8.2 维修周期

1. 常规故障维修周期为7个工作日（不含运输时间）；
2. 特殊故障另行确认维修周期。

8.3 维修费用

1. 在保修期内的产品，产品自身问题，我司无偿进行维修；
2. 由于客户使用不当造成产品损坏，不符合保修条件的维修产品，在可以修复的情况下，只收取原件材料费，不收取维修服务费用；
3. 超过保修期限的维修产品，根据实际的损坏程度确定收取原件材料费和维修服务费。

8.4 运输费用

1. 属于保修期内产品的正常问题，返修产品运输费用由客户承担，返还的运输费用由我司承担；
2. 属于人为损坏的产品，来回运费均由客户承担。

8.5 送修地址

地 址：广州市黄浦区东明三路 18 号智造谷创新园 D 栋 903 室生产部

联系人：生产部

电 话：020-3216 7606

邮 编：511300

须 知：请注意快递运输暴力；要妥善包装，建议使用顺丰或京东；如无特殊情况，不接收任何到付件。

9. 免责声明

本文档提供有关广州眺望电子科技有限公司产品的信息。本文档并未授予任何知识产权的许可，并未以明示或暗示，或以禁止发言或其它方式授予任何知识产权许可。

除眺望电子在其产品的销售条款和条件中声明的责任之外，眺望电子概不承担任何其它责任。并且，眺望电子对产品的销售和 / 或使用不作任何明示或暗示的担保，包括对产品的特定用途适用性、适销性或对任何专利权、版权或其它知识产权的侵权责任等，均不作担保。

眺望电子产品并非设计用于救生或维生等用途。眺望电子可能随时对产品规格及产品描述做出修改，恕不另行通知。

在订购产品之前，请您与当地的广州眺望电子科技有限公司销售处或分销商联系，以获取最新的规格说明。

本文档中提及的文档以及其它文献可通过访问 <http://www.talowe.com/> 获得。

广州眺望电子科技有限公司保留所有权利。