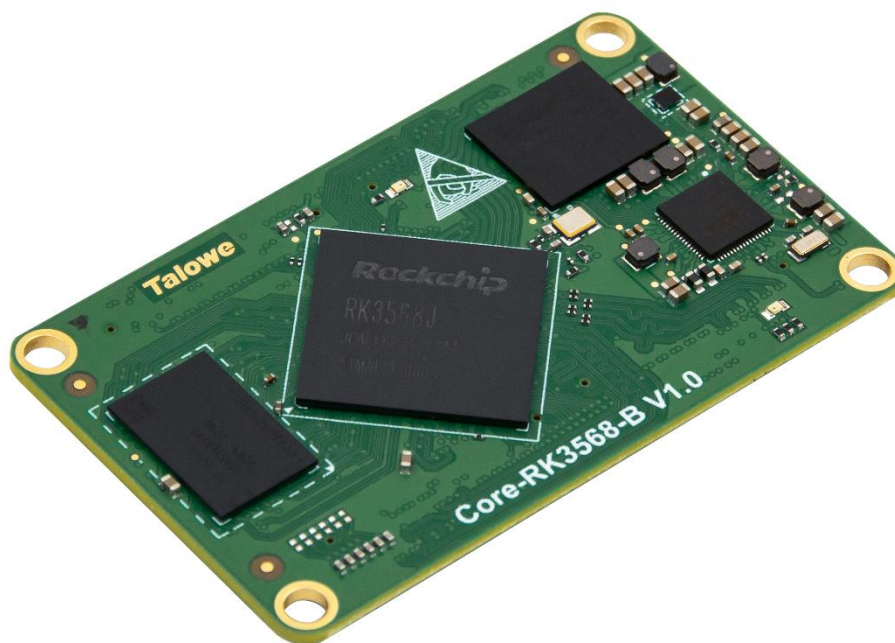


Core-RK3568-BTB 核心板

数据手册



修订历史

日期	版本	核心板版本	更新原因	修订者
2022/10/17	V1.0.1	V1.0.1	Core-RK3568-BTB 初版	
2022/4/3	V1.0.2	V1.0.1	文档更新	

目 录

1. 注意事项	5
1.1 禁止事项	5
1.2 注意事项	5
2. 产品规格及订购信息	6
2.1 核心板命名规则	6
2.2 产品订购信息	6
3. 产品简介	7
3.1 核心板 RK3568 系列参数比较	8
3.2 核心板接口硬件资源	9
4. 电气与性能参数	10
4.1 系统主要性能与配置	10
4.2 环境参数	10
4.3 电源电气参数	10
4.4 功耗测试	10
4.5 IO 电气参数	11
4.6 通信接口参数	11
5. 功能定义	12
5.1 核心板功能框图	12
5.2 核心板引脚定义说明	12
5.3 核心板引脚使用说明	27
5.3.1 电源引脚	27
5.3.2 复位开关机控制引脚	27
5.3.3 时钟输入输出接口引脚	27
5.3.4 UART 接口控制引脚	28
5.3.5 USB 接口控制引脚	28
5.3.6 SPI 接口控制引脚	29
5.3.7 I2C 接口控制引脚	29
5.3.8 以太网接口控制引脚	30
5.3.9 HDMI 接口控制引脚	31
5.3.10 MIPI_DSI 接口控制引脚	31
5.3.11 LVDS 接口控制引脚	31
5.3.12 PCIE 接口控制引脚	32
5.3.13 SD 接口控制引脚	32
5.3.14 eDP 接口控制引脚	32
5.3.15 ADC 接口控制引脚	33
5.3.16 CAN FD 接口控制引脚	33
5.3.17 SATA 接口控制引脚	33
5.3.18 GPIO 接口控制引脚	33
6. 机械尺寸	34
6.1 核心板机械尺寸	34
6.2 核心板接口封装	35

7. 技术支持	37
7.1 基础技术支持	37
7.2 增值技术支持	37
7.3 技术支持联系方式	37
7.4 定制服务	37
8. 售后服务	38
8.1 保修条例	38
8.2 维修周期	38
8.3 维修费用	38
8.4 运输费用	38
8.5 送修地址	38
9. 免责声明	39

1. 注意事项

1.1 禁止事项

1. 禁止带电插拔核心板及外围模块！
2. 禁止在没有静电防护的措施下直接操作本产品！
3. 禁止使用有机溶剂或者腐蚀性液体清洗本产品！
4. 禁止进行敲打，扭曲等可能造成物理损伤的操作！



1.2 注意事项

1. 操作前请注意对人体进行静电释放后，并佩戴静电手环。
2. 操作前请确认底板的供电电压和适配器电压在允许范围内。
3. 设计前请务必阅读本文档以及工程文件中的注意事项。
4. 注意产品在高温、高湿、高腐蚀环境下使用要进行散热、排水、密封等特殊处理。
5. 请勿自行维修、拆解，否则将无法享受免费的售后服务。

2. 产品规格及订购信息

2.1 核心板命名规则

图 2.1 描述了 Core-RK3568-BTB 核心板的命名规则，以确定核心板的配置信息。

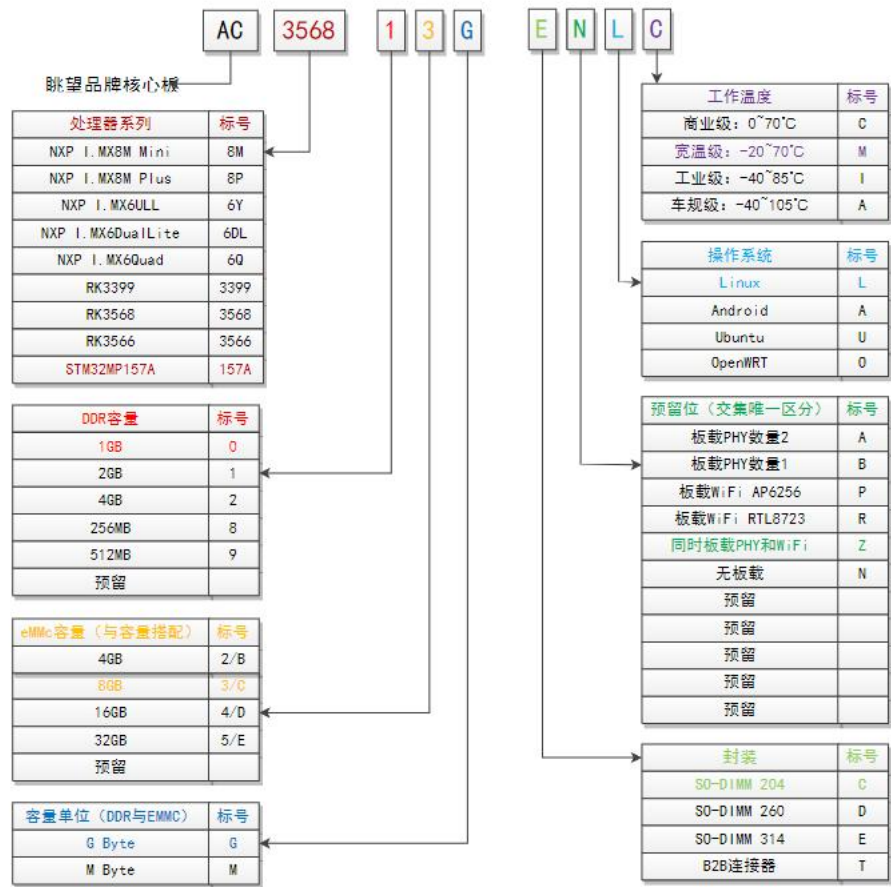


图 2.1 Core-RK3568-BTB 核心板命名规则

2.2 产品订购信息

系列	核心板型号	CPU 主频	EMMC 容量	DDR 容量	规格
Core-RK3568-BTB	AC3568-13G-TNLC	2GHz	8GB	2GB	商业级
Core-RK3568-BTB	AC3568-25G-TNLC	2GHz	32GB	4GB	商业级
Core-RK3568-BTBJ	AC3568J-13G-TNLI	1.8GHz	8GB	2GB	工业级
Core-RK3568-BTBJ	AC3568J-25G-TNLI	1.8GHz	32GB	4GB	工业级

上述为我司Core-RK3568-BTB核心板标准版本命名信息，如需其它配置信息订购，可以联系我司销售人员进行咨询。

3. 产品简介

RK3568 是一款定位中高端的通用型 SOC，采用 22nm 制程工艺，其性能高、功耗低、且功能丰富。采用四核 64 位 Cortex-A55 架构，主频高达 2.0GHz，集成 Rockchip 自研 NPU，1TOPS 算力，满足轻量级端侧 AI 计算。并提供简单易用的模型转换工具 RKNN-Toolkit，支持 Caffe/TensorFlow/TF-Lite/ONNX/PyTorch/Keras/Darknet 主流架构模型的一键转换。

RK3568 支持 HDMI2.0、eDP、LVDS、RGB、MIPI-DSI，五种显示接口，可同时输出三路显示信号，支持 4K 分辨率 H.264/H.265/VP9 等多种格式高清硬解码，并且可多路视频源同时解码，支持 HDR10，色彩、动态范围具有优良的表现。支持多种高速总线接口，如 PCIE 3.0，USB3.0，RGMII/SGMII/QSGMII(2 MAC)，CAN FD 等。

为了验证并使用 RK3568 的强大功能，我司推出了 Core-RK3568-BTB 核心板，核心板采用镀金手指接口，集成了 CPU、LPDDR4、EMMC、PMIC 等电路，用户可以通过使用该核心板简化产品设计，开发验证阶段，建议配合核心板配套的评估底板进行性能及接口的快速验证以及应用软件的开发。



图 3.1 Core-RK3568-BTB 核心板正面

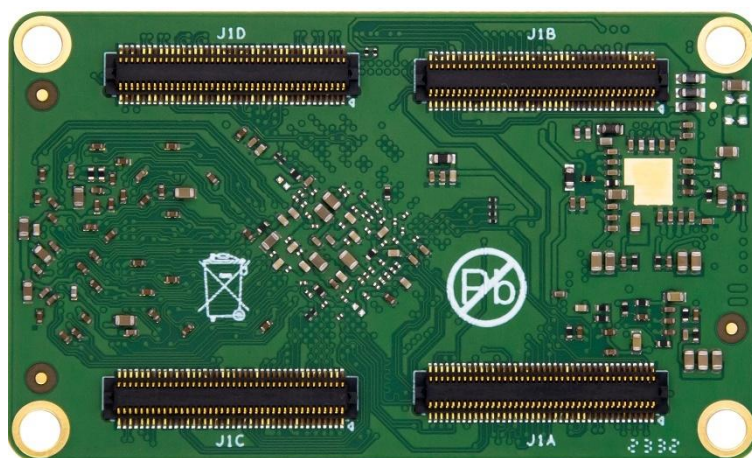


图 3.2 Core-RK3568-BTB 核心板背面

3.1 核心板 RK3568 系列参数比较

Core-RK3568-BTB 核心板兼容 RK3568 系列，具体选型可联系我司销售人员进行确认，CPU 型号资源如表 3.1 所示。

表 3.1 RK3568 系列选型

CPU 型号	系列	芯片核心差异	主频	温度范围
RK3568	RK3568	商业级	2 GHz	0℃ ~ +70℃
RK3568J	RK3568	工业级	1.8GHz	-40℃ ~ +85℃

Core-RK3568-BTB 标准核心板 CPU 型号为 RK3568/RK3568J，主芯片框图如图 3.3 所示：

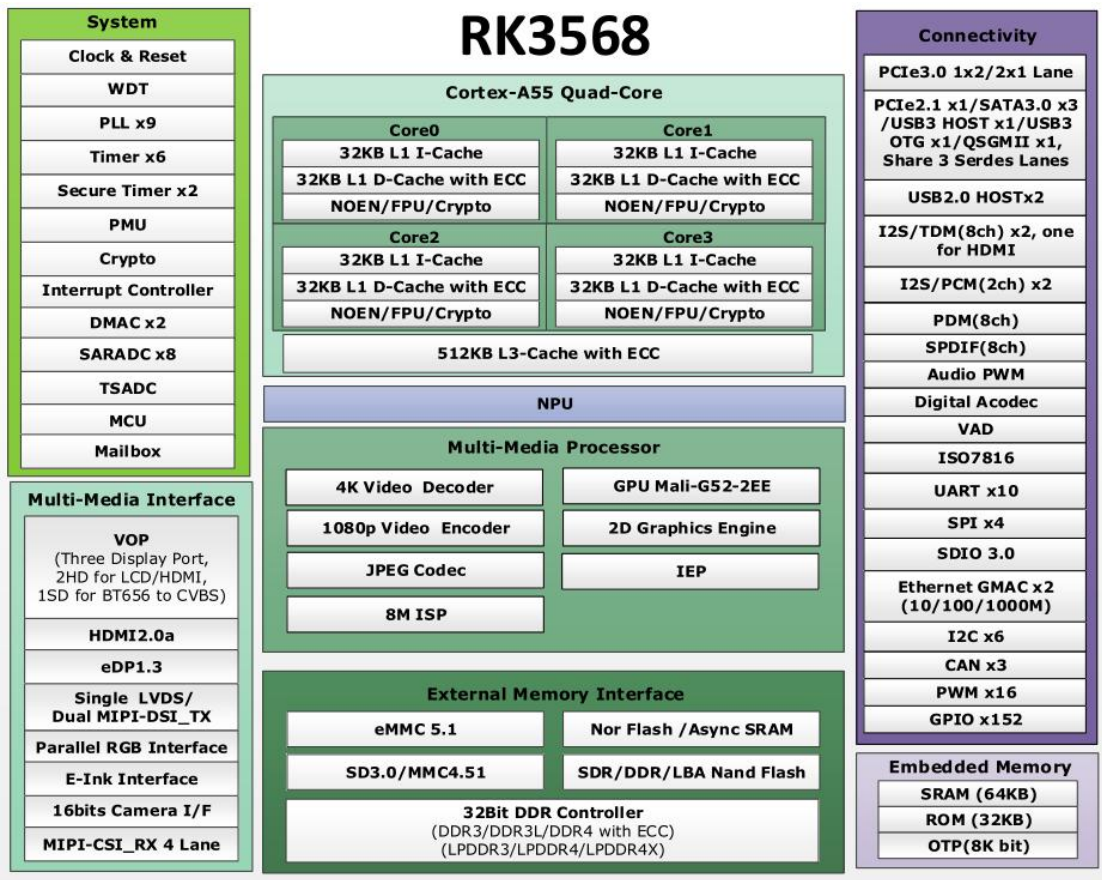


图 3.3 RK3568 处理器框图

3.2 核心板接口硬件资源

Core-RK3568-BTB 标准核心板将大部分引脚资源引出，部分引脚存在复用功能，设计时需考虑复用情况，硬件资源主要参数如表 3.2 所示：

表 3.2 Core-RK3568-BTB 核心板关键参数表

产品名称	Core-RK3568-BTB
操作系统	Linux、Android、Ubuntu
CPU	RK3568 / RK3568J
架构	64 位 Armv8-A
主频	4 x Cortex-A55 2GHz（可选工业 1.8GHz）
NPU	1 TOPS
内存 LPDDR4	标配 2GB/4GB（可选 1GB/8GB）
EMMC	标配 8GB/32GB（可选 4GB/16GB）
MIPI_DSI	提供 2 个 4-lane MIPI 显示串行接口，支持 MIPI V1.2 版本； 单通道最大分辨率 1920*1080@60Hz； 双通道最大分辨率 2560*1440@60Hz； 其中 MIPI DSI TX0 与 LVDS TX PHY 复用
LVDS	单通道（4 lanes）支持 1280*800@60Hz，与 MIPI DSI TX0 引脚复用
HDMI	支持 HDMI 2.0，分辨率可达 1080p@120Hz 或 4096 x 2304@60Hz
eDP	提供一个 4-lane eDP 显示接口，最大分辨率 2560*1600@60Hz
RGB	支持 RGB888，最大分辨率 1920x1080@60Hz 支持 BT1120，可实现 1920x1080 LVDS 接口
MIPI_CSI	1x 4lane，最高可工作 2.5 Gbps
USB2.0	2 路 USB2.0 Host
USB3.0	1 路 USB 3.0 Host 1 路 USB 3.0 OTG
串口	10 路（最高）
以太网	2 路 RGMII 以太网接口
CAN	3 路（最高），支持 CAN-FD 和 CAN2.0 B 支持 1Mbps，8Mbps
Audio	1 x 8ch I2S/TDM； 2 x 2ch I2S；1 x 8ch PDM
SDIO	2 路 SDIO 接口，一路为 TF 卡，另一路为 WIFI
I2C	5 路（最高）
SPI	4 路（最高）
PCIe	1 路 PCIe 3.0 x2，另外 1 路 PCIe2.0 x1
SATA	3 路
ADC	8 路模拟 ADC 输入接口
GPIO	支持（复用）
PWM	16 路（最高）
供电电压	+3.3V
接口类型	连接器 4 x 80 320pin

4. 电气与性能参数

注：核心板支持系列其它型号兼容 CPU，同时支持其他容量的内存和 Flash 存储配置、温度级别以适用不同的场景。因此本章节的参数不代表某一具体的配置，是系列的参数。

4.1 系统主要性能与配置

表 4.1 系统主频

项目	参数	规格				备注
		最小	典型	最大	单位	
Cortex-A55	Fclk	--	2000	--	MHz	商业级
Cortex-A55	Fclk	--	1800	--	MHz	工业级

表 4.2 配置参数

项目	规格				备注
	最小	典型	最大	单位	
LPDDR4	1	2/4	8	GB	可定制
eMMC	4	8	32	GB	可定制

4.2 环境参数

表 4.3 工作环境

项目	规格				备注
	最小	典型	最大	单位	
工作环境温度	-40	25	+85	℃	工业级
	0	25	+70	℃	商业级
工作环境湿度	10	-	90	%RH	无凝露
储存环境温度	-40	25	+105	℃	工业级
储存环境湿度	5	-	95	%RH	无凝露

4.3 电源电气参数

表 4.4 静态电气参数

项目	标号	规格				备注
		最小	典型	最大	单位	
系统电压	VCC3V3_SYS	3.3	3.3	3.4	V	

4.4 功耗测试

表 4.5 功耗测试

工作状态	电压典型值	电流典型值	功耗典型值
空闲状态	12.0V	150mA	1.8w
满负荷状态	12.0V	200mA	2.4w

备注：使用评估板 12V 供电，直接测试 12V 功耗数据，功耗测试数据与具体应用场景有关，同时跟系统、底板有关，测试数据仅供参考，设计时应给足够的余量。

空闲状态: linux 系统启动, 评估板不接入其它外设, 系统只执行基本程序, 无应用。

满负荷状态: 系统启动, 评估板不接入其它外设, 运行 DDR 压力读写测试程序 memtester, 4 个 Cortex-A55 ARM 核心的使用率约 100%。

4.5 IO 电气参数

表 4.5 GPIO 参数

项目		标号	规格				备注
			最小	典型	最大	单位	
3.3V IO	高电平输入电压	VIH	2.5	3.3	3.5	V	
	低电平输入电压	VIL	-0.3	0	0.3	V	
	高电平输出电压	VOH	2.5	3.3	--	V	
	低电平输出电压	VOL	--	0	0.3	V	
1.8V IO	高电平输入电压	VIH	1.7	1.8	1.95	V	
	低电平输入电压	VIL	-0.3	0	0.3	V	
	高电平输出电压	VOH	1.7	1.8	--	V	
	低电平输出电压	VOL	--	0	0.3	V	

4.6 通信接口参数

表 4.6 通信接口参数

项目	规格				备注
	最小	典型	最大	单位	
串口速度	--	115200	4M	bps	
SPI 速度	--	1	52	Mbps	
IIC 速度	--	100	1024	Kbps	
SD/MMC/SDIO 接口	--	25	800	Mbps	
CAN FD 速度			8	Mbps	
PCIe 速度			8	Gbps	
USB3.0 速度	--	--	5	Gbps	
USB2.0 速度	--	12	480	Mbps	

5. 功能定义

5.1 核心板功能框图

Core-RK3568-BTB 工业级核心板集成了 PMIC、LPDDR4、EMMC 等，采用 4 * 80pin 连接器接口引出。

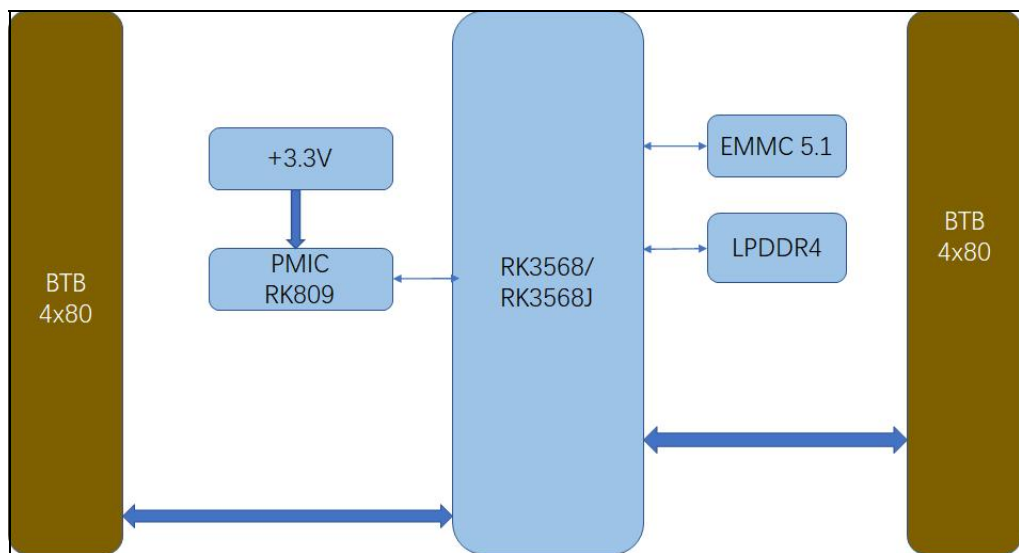


图 5.1 Core-RK3568-BTB 核心板功能框图

5.2 核心板引脚定义说明

Core-RK3568-BTB 工业级核心板遵循 RK3568 处理器默认的引脚定义与功能复用，用户可参考评估板进行二次开发，设计时强烈建议参考核心板引脚第一功能（默认功能）使用，以减少产品开发过程驱动的二次调试，加快产品上市速度。为了保证产品设计具有良好的兼容性和稳定性，未使用到的引脚资源请务必悬空处理。核心板通过 4 个 80pin 连接器引出。

注：Core-RK3568-BTB 核心板所有引脚功能均按下表的“默认功能”作了设定，请慎重修改，否则可能与出厂驱动冲突。如需改动，请与我们的技术人员确认。

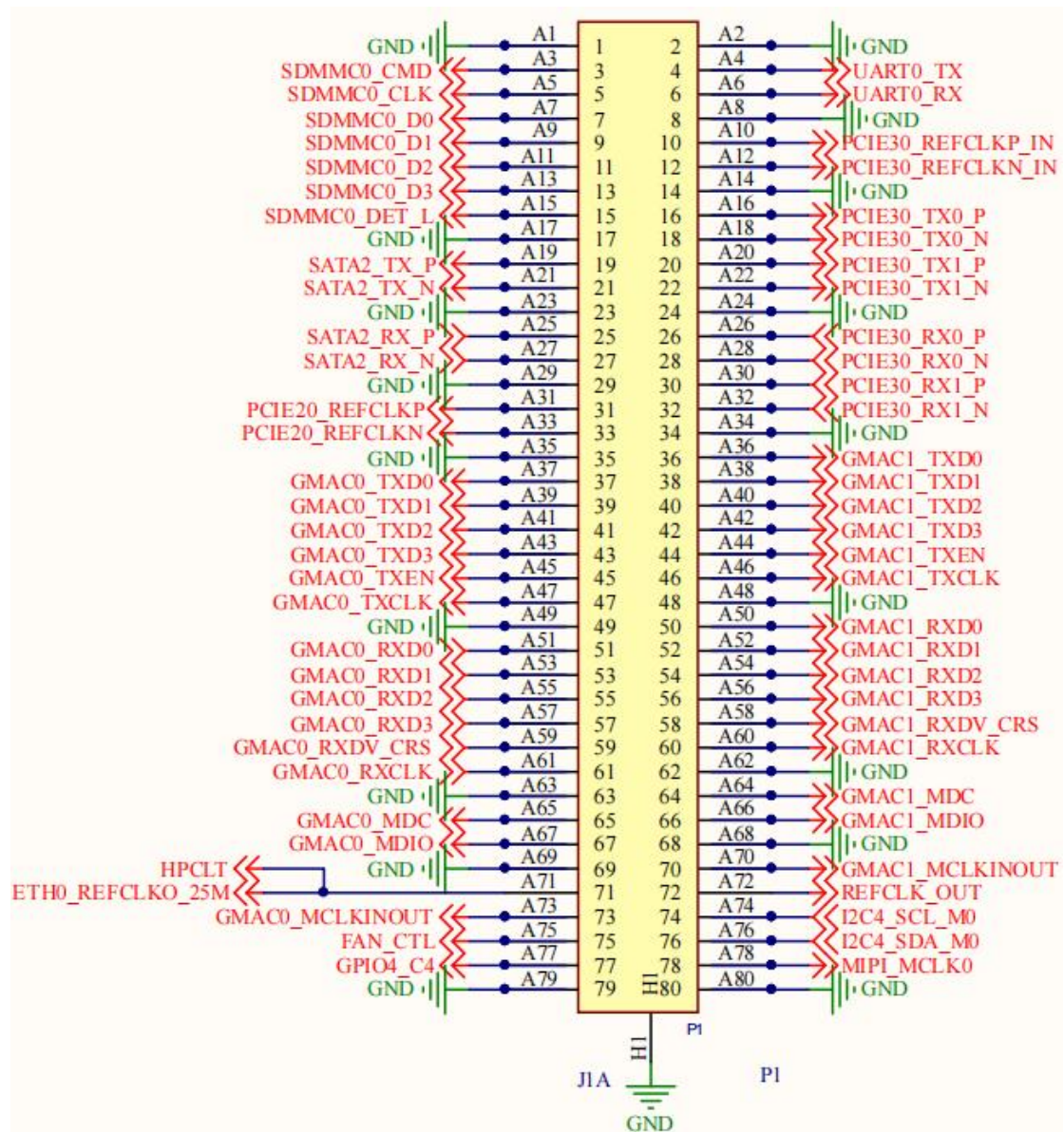


图 5.1 Core-RK3568-BTB 核心板连接器 J1A 引脚原理图

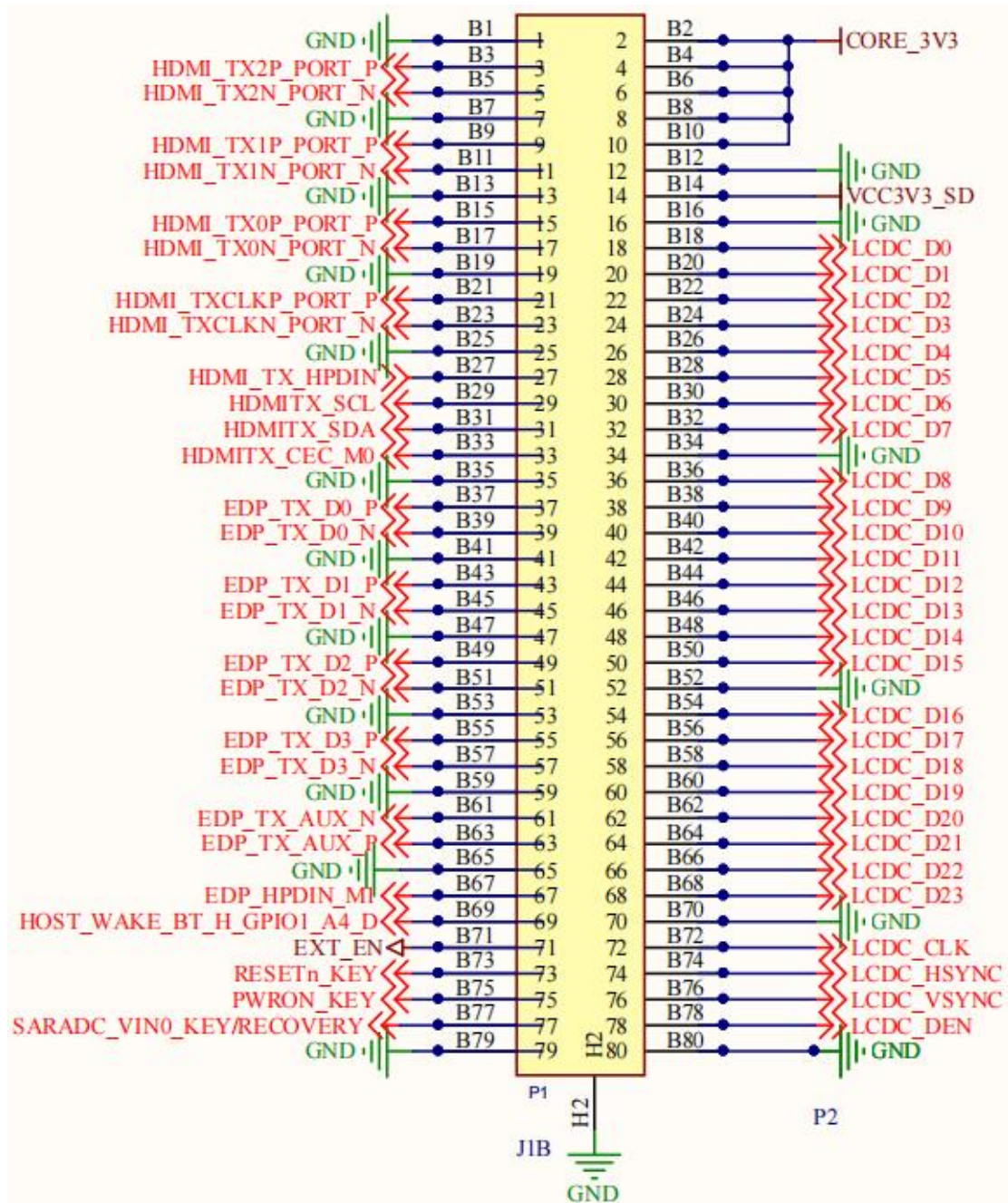


图 5.2 Core-RK3568-BTB 核心板连接器 J1B 引脚原理图

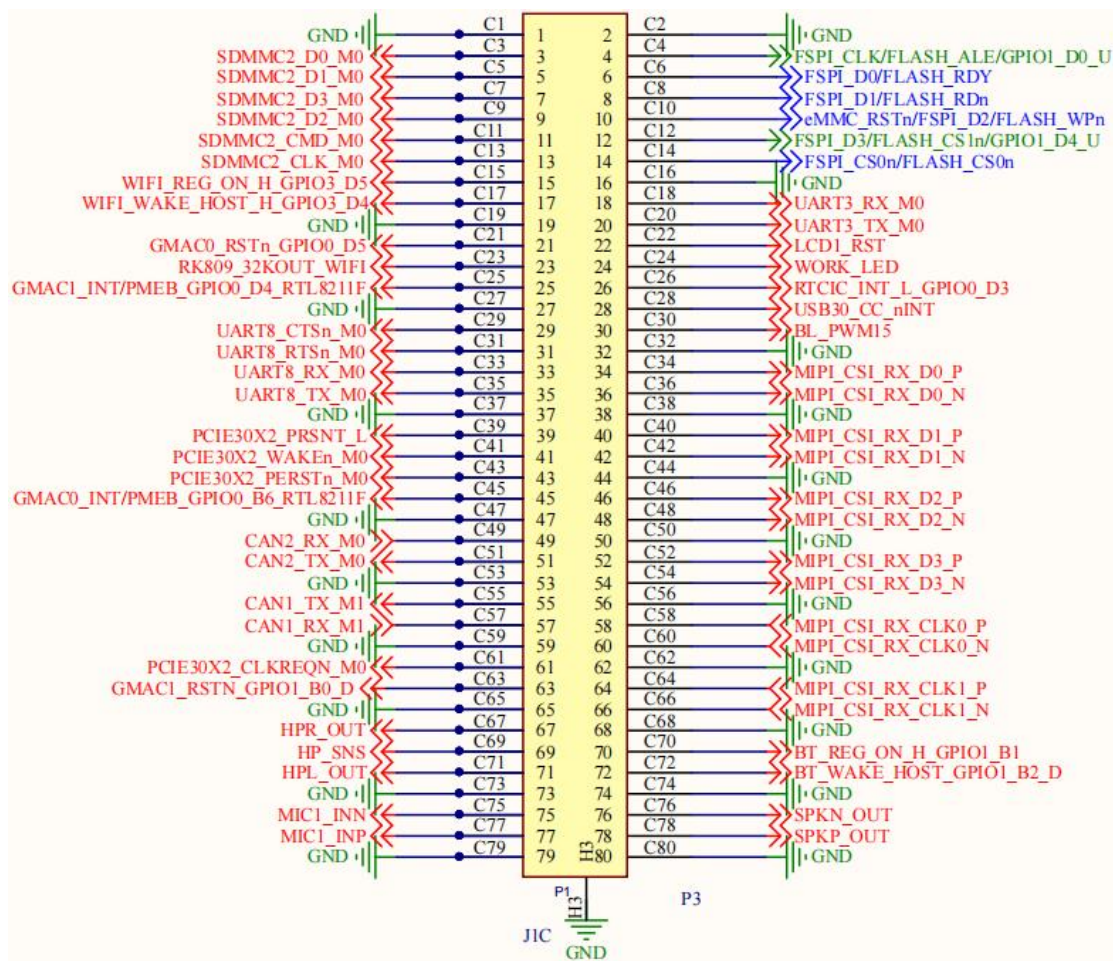


图 5.3 Core-RK3568-BTB 核心板连接器 J1C 引脚原理图

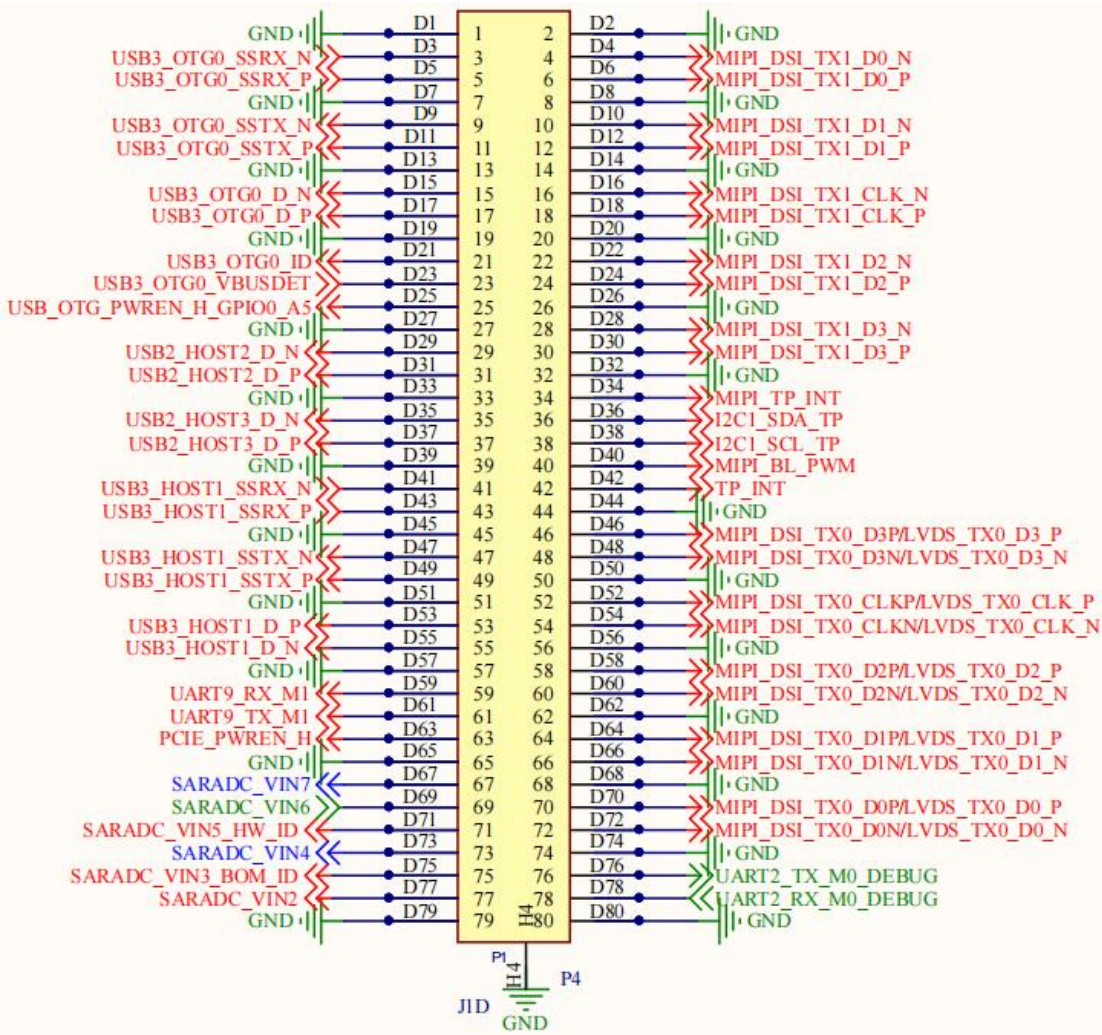


图 5.4 Core-RK3568-BTB 核心板连接器 J1D 引脚原理图

表 5.1 核心板接口（J1A）奇数管脚定义

管脚号	连接器标号	GPIO	接口引脚描述	电平	底板默认功能	CPU 引脚
A1	GND	-	GND	-	GND	-
A3	SDMMC0_CMD	GPIO2_A1_u	SDMMC0 命令信号	3.3V	SDMMC0_CMD	H27
A5	SDMMC0_CLK	GPIO2_A2_d	SDMMC0 时钟信号	3.3V	SDMMC0_CLK	H28
A7	SDMMC0_D0	GPIO1_D5_u	SDMMC0 数据 0	3.3V	SDMMC0_D0	J25
A9	SDMMC0_D1	GPIO1_D6_u	SDMMC0 数据 1	3.3V	SDMMC0_D1	J24
A11	SDMMC0_D2	GPIO1_D7_u	SDMMC0 数据 2	3.3V	SDMMC0_D2	H26
A13	SDMMC0_D3	GPIO2_A0_u	SDMMC0 数据 3	3.3V	SDMMC0_D3	J23
A15	SDMMC0_DET_L	GPIO4_A4_u	SDMMC0 卡检测信号	3.3V	SDMMC0_DET_L	Y22
A17	GND	-	GND	-	GND	-
A19	SATA2_TX_P	-	SERDES PHY2 发送+	0.9V/1.8V	SATA2_TX_P	W27
A21	SATA2_TX_N	-	SERDES PHY2 发送-	0.9V/1.8V	SATA2_TX_N	W28

A23	GND	-	GND	-	GND	-
A25	SATA2_RX_P	-	SERDES PHY2 接收+	0.9V/1.8V	SATA2_RX_P	Y27
A27	SATA2_RX_N	-	SERDES PHY2 接收-	0.9V/1.8V	SATA2_RX_N	Y28
A29	GND	-	GND	-	GND	-
A31	PCIE20_REFCLK_P		SERDES PHY2 差分时钟 信号+	0.9V/1.8V	PCIE20_REFCLK_P	V24
A33	PCIE20_REFCLK_N		SERDES PHY2 差分时钟 信号-	0.9V/1.8V	PCIE20_REFCLK_N	V25
A35	GND	-	GND	-	GND	-
A37	GMAC0_TXD0	GPIO2_B3	GMAC0 发送数据 0	1.8V	GMAC0_TXD0	F28
A39	GMAC0_TXD1	GPIO2_B4	GMAC0 发送数据 1	1.8V	GMAC0_TXD1	G27
A41	GMAC0_TXD2	GPIO2_A6	GMAC0 发送数据 2	1.8V	GMAC0_TXD2	C27
A43	GMAC0_TXD3	GPIO2_A7	GMAC0 发送数据 3	1.8V	GMAC0_TXD3	C28
A45	GMAC0_TXEN	GPIO2_B5	GMAC0 发送控制信号	1.8V	GMAC0_TXEN	G28
A47	GMAC0_TXCLK	GPIO2_B0	GMAC0 发送参考时钟	1.8V	GMAC0_TXCLK	D27
A49	GND	-	GND	-	GND	-
A51	GMAC0_RXD0	GPIO2_B6	GMAC0 接收数据 0	1.8V	GMAC0_RXD0	F27
A53	GMAC0_RXD1	GPIO2_B7	GMAC0 接收数据 1	1.8V	GMAC0_RXD1	H25
A55	GMAC0_RXD2	GPIO2_A3	GMAC0 接收数据 2	1.8V	GMAC0_RXD2	E27
A57	GMAC0_RXD3	GPIO2_A4	GMAC0 接收数据 3	1.8V	GMAC0_RXD3	E28
A59	GMAC0_RXDV_CRS	GPIO2_C0	GMAC0 接收数据有效	1.8V	GMAC0_RXDV_CRS	F24
A61	GMAC0_RXCLK	GPIO2_A5	GMAC0 接收参考时钟	1.8V	GMAC0_RXCLK	B28
A63	GND	-	GND	-	GND	-
A65	GMAC0_MDC	GPIO2_C3	GMAC0 管理数据参考 时钟	1.8V	GMAC0_MDC	H24
A67	GMAC0_MDIO	GPIO2_C4	GMAC0 管理数据输入 输	1.8V	GMAC0_MDIO	H23
A69	GND	-	GND	-	GND	-
A71	ETH0_REFCLKO_25M	GPIO2_C1	25MHz 输出给 PHY	1.8V	ETH0_REFCLKO_25M	G23
A73	GMAC0_MCLKINOUT	GPIO2_C2	125MHz GMAC0 输入给	1.8V	GMAC0_MCLKINOUT	F25
A75	GPIO4_D2	GPIO4_D2	通用 IO	3.3V	GPIO4_D2	AB9
A77	GPIO4_C4	GPIO4_C4	通用 IO	3.3V	GPIO4_C4	AH7
A79	GND	-	GND	-	GND	-

表 5.2 核心板接口（J1A）偶数管脚定义

管脚号	连接器标号	GPIO	接口引脚描述	电平	底板默认功能	CPU 引脚
A2	GND	-	GND	-	GND	-
A4	UART0_TX	GPIO0_C1_d	通用 IO	3.3V	串口 0	AF23
A6	UART0_RX	GPIO0_C0_d	通用 IO	3.3V	串口 0	AD22

A8	GND	-	GND	-	GND	-
A10	PCIE30_REFCLK_P	-	PCIE3.0 差分时钟信号+	0.9V/1.8V	PCIE30_REFCLK_P	Y25
A12	PCIE30_REFCLK_N	-	PCIE3.0 差分时钟信号-	0.9V/1.8V	PCIE30_REFCLK_N	AA25
A14	GND	-	GND	-	GND	-
A16	PCIE30_TX0_P	-	PCIE3.0 发送数据 0+	0.9V/1.8V	PCIE30_TX0_P	AA28
A18	PCIE30_TX0_N	-	PCIE3.0 发送数据 0-	0.9V/1.8V	PCIE30_TX0_N	AA27
A20	PCIE30_TX1_P	-	PCIE3.0 发送数据 1+	0.9V/1.8V	PCIE30_TX1_P	AB28
A22	PCIE30_TX1_N	-	PCIE3.0 发送数据 1-	0.9V/1.8V	PCIE30_TX1_N	AB27
A24	GND	-	GND	-	GND	-
A26	PCIE30_RX0_P	-	PCIE3.0 接收数据 0+	0.9V/1.8V	PCIE30_RX0_P	AC28
A28	PCIE30_RX0_N	-	PCIE3.0 接收数据 0-	0.9V/1.8V	PCIE30_RX0_N	AC27
A30	PCIE30_RX1_P	-	PCIE3.0 接收数据 1+	0.9V/1.8V	PCIE30_RX1_P	AD28
A32	PCIE30_RX1_N	-	PCIE3.0 接收数据 1-	0.9V/1.8V	PCIE30_RX1_N	AD27
A34	GND	-	GND	-	GND	-
A36	GMAC1_TXD0_M1	GPIO4_A4	GMAC1 发送数据 0	1.8V	GMAC1_TXD0	Y2
A38	GMAC1_TXD1_M1	GPIO4_A5	GMAC1 发送数据 1	1.8V	GMAC1_TXD1	Y1
A40	GMAC1_TXD2_M1	GPIO3_D6	GMAC1 发送数据 2	1.8V	GMAC1_TXD2	Y6
A42	GMAC1_TXD3_M1	GPIO3_D7	GMAC1 发送数据 3	1.8V	GMAC1_TXD3	Y5
A44	GMAC1_TXEN_M1	GPIO4_A6	GMAC1 发送控制信号	1.8V	GMAC1_TXEN	W2
A46	GMAC1_TXCLK_M1	GPIO4_A0	GMAC1 发送参考时钟	1.8V	GMAC1_TXCLK	AA3
A48	GND	-	GND	-	GND	-
A50	GMAC1_RXD0_M1	GPIO4_A7	GMAC1 接收数据 0	1.8V	GMAC1_RXD	W1
A52	GMAC1_RXD1_M1	GPIO4_B0	GMAC1 接收数据 1	1.8V	GMAC1_RXD1	V7
A54	GMAC1_RXD2_M1	GPIO4_A1	GMAC1 接收数据 2	1.8V	GMAC1_RXD2	AA2
A56	GMAC1_RXD3_M1	GPIO4_A2	GMAC1 接收数据 3	1.8V	GMAC1_RXD3	Y4
A58	GMAC1_RXDV_CRS_M1	GPIO4_B1	GMAC1 接收数据有效	1.8V	GMAC1_RXDV_CRS	V2
A60	GMAC1_RXCLK_M1	GPIO4_A3	GMAC1 接收参考时钟	1.8V	GMAC1_RXCLK	Y3
A62	GND	-	GND	-	GND	-
A64	GMAC1_MDC_M1	GPIO4_B6	GMAC1 管理数据参考时钟	1.8V	GMAC1_MDC	U5
A66	GMAC1_MDIO_M1	GPIO4_B7	GMAC1 管理数据输入/输出	1.8V	GMAC1_MDIO	U4
A68	GND	-	GND	-	GND	-
A70	GMAC1_MCLKINOUT_M1	GPIO4_C1	125MHz GMAC1 输入给	1.8V	GMAC1_MCLKINOUT_M1	U2

A72	REFCLK_OUT_CAM	GPIO0_A0	参考时钟输出	3.3V	MIPI	AG27
A74	I2C4_SCL_M0	GPIO4_B3_d	I2C4 时钟信号	1.8V	I2C4_SCL_M0	V1
A76	I2C4_SDA_M0	GPIO4_B2_d	I2C4 数据信号	1.8V	I2C4_SDA_M0	V4
A78	MIPI_MCLK0	GPIO4_C0_d	摄像头参考时钟输出	1.8V	MIPI_MCLK0	U3
A80	GND	GND	系统地	0V	地	

表 5.3 核心板接口（J1B）奇数管脚定义

管脚号	连接器标号	GPIO	接口引脚描述	电平	底板默认功能	CPU 引脚
B1	GND	GND	系统地	0V	GND	--
B3	HDMI_TX2P_PORT_P	-	HDMI 差分数据 2+	0.9V/1.8V	HDMI_TX2_P	AG22
B5	HDMI_TX2N_PORT_N	-	HDMI 差分数据 2-	0.9V/1.8V	HDMI_TX2_N	AH22
B7	GND	-	GND	-	GND	-
B9	HDMI_TX1P_PORT_P	-	HDMI 差分数据 1+	0.9V/1.8V	HDMI_TX1_P	AG21
B11	HDMI_TX1N_PORT_N	-	HDMI 差分数据 1-	0.9V/1.8V	HDMI_TX1_N	AH21
B13	GND	GND	系统地	0V	GND	
B15	HDMI_TX0P_PORT_P	-	HDMI 差分数据 0+	0.9V/1.8V	HDMI_TX0_P	AG20
B17	HDMI_TX0N_PORT_N	-	HDMI 差分数据 0-	0.9V/1.8V	HDMI_TX0_N	AH20
B19	GND	-	GND	-	GND	-
B21	HDMI_TXCLKP_PORT_P	-	HDMI 差分时钟信号+	0.9V/1.8V	HDMI_TXCLK_P	AH19
B23	HDMI_TXCLK_PORT_P	-	HDMI 差分时钟信号-	0.9V/1.8V	HDMI_TXCLK_N	AG19
B25	GND	-	GND	-	GND	-
B27	HDMI_TX_HPDIN	-	HDMI 热插拔信号	0.9V/1.8V	HDMI_TX_HPDIN	AB18
B29	HDMITX_SCL	-	HDMI 串行时钟	3.3V	HDMITX_SCL	AG8
B31	HDMITX_SDA	-	HDMI 串行数据	3.3V	HDMITX_SDA	AG7
B33	HDMITX_CEC_M0	-	HDMI CEC 信号	3.3V	HDMITX_CEC_M0	AH6
B35	GND	-	GND	-	GND	-
B37	EDP_TX_D0_P	-	EDP 数据 0+	0.9V/1.8V	EDP_TX_D0_P	J28
B39	EDP_TX_D0_N	-	EDP 数据 0-	0.9V/1.8V	EDP_TX_D0_N	K27
B41	GND	-			GND	
B43	EDP_TX_D1_P	-	EDP 数据 1+	0.9V/1.8V	EDP_TX_D1_P	K28
B45	EDP_TX_D1_N	-	EDP 数据 1-	0.9V/1.8V	EDP_TX_D1_N	L27
B47	GND	-			GND	
B49	EDP_TX_D2_P	-	EDP 数据 2+	0.9V/1.8V	EDP_TX_D2_P	L28
B51	EDP_TX_D2_N	-	EDP 数据 2-	0.9V/1.8V	EDP_TX_D2_N	M27
B53	GND	-			GND	
B55	EDP_TX_D3_P	-	EDP 数据 3+	0.9V/1.8V	EDP_TX_D3_P	M28
B57	EDP_TX_D3_N	-	EDP 数据 3-	0.9V/1.8V	EDP_TX_D3_N	N27
B59	GND	-			GND	
B61	EDP_TX_AUX_N	-	EDP 辅助数据-	0.9V/1.8V	EDP_TX_AUX_N	M25
B63	EDP_TX_AUX_P	-	EDP 辅助数据+	0.9V/1.8V	EDP_TX_AUX_P	L25

B65	GND	-	GND	-	GND	-
B67	EDP_HPDI _N _M1	GPIO0_C2_d	通用 IO	3.3V	EDP_HPDI _N _M1	AG23
B69	HOST_WAKE_BT_H_GPI O1_A4_D	GPIO1_A4_d	蓝牙使能引脚	3.3V	GPIO1_A4_d	F18
B71	EXT_EN	-	外部电源使能信号	-	EXT_EN	-
B73	RESET _n _KEY	-	系统复位	-	系统复位	AH27
B75	PWRON_KEY	-	开关机	-	开关机	-
B77	SARADC_VIN0_KEY/REC OVERY	-	系统烧录	1.8V	烧录模式选择	B27
B79	GND	GND	系统地	0V	地	

表 5.4 核心板接口（J1B）偶数管脚定义

管脚号	连接器标号	GPIO	接口引脚描述	电平	底板默认功能	CPU 引脚
B2~B10	VCC3V3_SYS	-	系统电源	3.3V	电源供电	--
B12	GND	-	GND	-	GND	-
B14	VCC3V3_SD		外置 SD 卡供电	3.3V	VCC_SD	
B16	GND	-	GND	-	GND	-
B18	LCDC_D0	GPIO2_D0_d	LCD 数据 0	3.3V	LCDC_D0	AG6
B20	LCDC_D1	GPIO2_D1_d	LCD 数据 1	3.3V	LCDC_D1	AD7
B22	LCDC_D2	GPIO2_D2_d	LCD 数据 2	3.3V	LCDC_D2	AC8
B24	LCDC_D3	GPIO2_D3_d	LCD 数据 3	3.3V	LCDC_D3	AC7
B26	LCDC_D4	GPIO2_D4_d	LCD 数据 4	3.3V	LCDC_D4	AF5
B28	LCDC_D5	GPIO2_D5_d	LCD 数据 5	3.3V	LCDC_D5	AF6
B30	LCDC_D6	GPIO2_D6_d	LCD 数据 6	3.3V	LCDC_D6	AD6
B32	LCDC_D7	GPIO2_D7_d	LCD 数据 7	3.3V	LCDC_D7	AH5
B34	GND	-	GND	-	GND	-
B36	LCDC_D8	GPIO3_A1_d	LCD 数据 8	3.3V	LCDC_D8	AB8
B38	LCDC_D9	GPIO3_A2_d	LCD 数据 9	3.3V	LCDC_D9	AE5
B40	LCDC_D10	GPIO3_A3_d	LCD 数据 10	3.3V	LCDC_D10	AG4
B42	LCDC_D11	GPIO3_A4_d	LCD 数据 11	3.3V	LCDC_D11	AF4
B44	LCDC_D12	GPIO3_A5_d	LCD 数据 12	3.3V	LCDC_D12	AH3
B46	LCDC_D13	GPIO3_A6_d	LCD 数据 13	3.3V	LCDC_D13	AG3
B48	LCDC_D14	GPIO3_A7_d	LCD 数据 14	3.3V	LCDC_D14	AH2
B50	LCDC_D15	GPIO3_B0_d	LCD 数据 15	3.3V	LCDC_D15	AG2
B52	GND	-	GND	-	GND	-
B54	LCDC_D16	GPIO3_B1_d	LCD 数据 16	3.3V	LCDC_D16	AG1
B56	LCDC_D17	GPIO3_B2_d	LCD 数据 17	3.3V	LCDC_D17	AF2
B58	LCDC_D18	GPIO3_B3_d	LCD 数据 18	3.3V	LCDC_D18	AF1
B60	LCDC_D19	GPIO3_B4_d	LCD 数据 19	3.3V	LCDC_D19	AE1
B62	LCDC_D20	GPIO3_B5_d	LCD 数据 20	3.3V	LCDC_D20	AE2

B64	LCDC_D21	GPIO3_B6_d	LCD 数据 21	3.3V	LCDC_D21	AE3
B66	LCDC_D22	GPIO3_B7_d	LCD 数据 22	3.3V	LCDC_D22	AD4
B68	LCDC_D23	GPIO3_C0_d	LCD 数据 23	3.3V	LCDC_D23	AD2
B70	GND	-	GND	-	GND	-
B72	LCDC_CLK	GPIO3_A0_d	LCD 时钟信号	3.3V	LCDC_CLK	AH4
B74	LCDC_HSYNC	GPIO3_C1_d	LCD 行同步信号	3.3V	LCDC_HSYNC	AD1
B76	LCDC_VSYNC	GPIO3_C2_d	LCD 场同步信号	3.3V	LCDC_VSYNC	AA7
B78	LCDC_DEN	GPIO3_C3_d	LCD 数据使能信号	3.3V	LCDC_DEN	AC4
B80	GND	GND	系统地	0V	地	

表 5.5 核心板接口（J1C）奇数管脚定义

管脚号	连接器标号	GPIO	接口引脚描述	电平	底板默认功能	CPU 引脚
C1	GND	GND	系统地	0V	GND	--
C3	SDMMC2_D0_M0	GPIO3_C6_d	SDMMC2 数据 0	1.8V	SDMMC2_D0	AC5
C5	SDMMC2_D1_M0	GPIO3_C7_d	SDMMC2 数据 1	1.8V	SDMMC2_D1	AA6
C7	SDMMC2_D2_M0	GPIO3_D0_d	SDMMC2 数据 2	1.8V	SDMMC2_D2	AB5
C9	SDMMC2_D3_M0	GPIO3_D1_d	SDMMC2 数据 3	1.8V	SDMMC2_D3	AB1
C11	SDMMC2_CMD_M0	GPIO3_D2_d	SDMMC2 命令信号	1.8V	SDMMC2_CMD	Y7
C13	SDMMC2_CLK_M0	GPIO3_D3_d	SDMMC2 时钟信号	1.8V	SDMMC2_CLK	AC1
C15	WIFI_REG_ON_H_GPIO3_D5	GPIO3_D5_d	通用 IO	1.8V	WIFI_REG_ON	AA5
C17	WIFI_WAKE_HOST_H_GPIO3_D4	GPIO3_D4_d	通用 IO	1.8V	WIFI_HOST_WAKE	AA1
C19	GND	-	GND	-	GND	-
C21	GMAC0_RSTn_GPIO0_D5	GPIO0_D5_d	通用 IO	1.8V	PHY0_RSTn	AD25
C23	RK809_32KOUT_WIFI	-	32K 时钟输出		32k	-
C25	GMAC1_INT/PMEB_GPIO0_D4_RTL8211F	GPIO0_D4_d	通用 IO	1.8V	GMAC1_INT/PMEB	AB23
C27	GND	-	GND	-	GND	-
C29	UART8_CTSn_M0	GPIO2_B2	通用 IO	1.8V	UART8_CTSn_M0	E25
C31	UART8_RTSn_M0	GPIO2_B1	通用 IO	1.8V	UART8_RTSn_M0	D26
C33	UART8_RX_M0	GPIO2_C6	通用 IO	1.8V	UART8_RX_M0	E26
C35	UART8_TX_M0	GPIO2_C5	通用 IO	1.8V	UART8_TX_M0	F26
C37	GND	-	GND	-	GND	-
C39	PCIE30X2_PRSTn_L	GPIO0_B5_u	通用 IO	3.3V	GPIO0_B5_u	AC22
C41	PCIE30X2_WAKEn_M0	GPIO0_C5_d	通用 IO	3.3V	GPIO0_C5_d	AC21
C43	PCIE30X2_PERSTn_M0	GPIO0_C6_d	通用 IO	3.3V	GPIO0_C6_d	AD20
C45	GMAC0_INT/PMEB_GPIO0_B6_RTL8211F	GPIO0_B6_u	通用 IO	3.3V	GPIO0_B6_u	AA20
C47	GND	-	GND	-	GND	---

C49	CAN2_RX_M0	GPIO4_B4_d	CAN 接收信号	1.8V	CAN2_RX_M0	V6
C51	CAN2_TX_M0	GPIO4_B5_d	CAN 发送信号	1.8V	CAN2_TX_M0	V5
C53	GND	-	GND	-	GND	-
C55	CAN1_TX_M1	GPIO4_C3	CAN 发送信号	3.3V	CAN1_TX_M1	AA11
C57	CAN1_RX_M1	GPIO4_C2	CAN 接收信号	3.3V	CAN1_RX_M1	AF8
C59	GND	-	GND	-	GND	-
C61	PCIE30X2_CLKREQn_M0	GPIO0_A6_d	通用 IO	3.3V	PCIE30X2_CLKREQn_M0	AE24
C63	GMAC1_RSTN_GPIO1_B0_D	GPIO1_B0_d	通用 IO	3.3V	GMAC1_RSTN_GPIO1_B0_D	D20
C65	GND	-	GND	-	GND	-
C67	HPR_OUT	-	HP 右声道输出	-	HPR_OUT	RK80 9-41
C69	HP_SNS	-	HP 信号参考地	-	HP_SNS	RK80 9-40
C71	HPL_OUT	-	HP 左声道输出	-	HPL_OUT	RK80 9-39
C73	GND	-	GND	-	GND	-
C75	MIC1_INN	-	MIC 差分信号-	-	MIC1_INN	RK80 9-42
C77	MIC1_INP	-	MIC 差分信号+	-	MIC1_INP	RK80 9-43
C79	GND	GND	系统地	0V	地	

表 5.6 核心板接口（J1C）偶数管脚定义

管脚号	连接器标号	GPIO	接口引脚描述	电平	底板默认功能	CPU 引脚
C2	GND	-	系统地	0V	GND	--
C4	FSPI_CLK/FLASH_ALE/GPIO1_D0_U	GPIO1_D0	FSPI 参考时钟	1.8V	FSPI_CLK	A22
C6	FSPI_D0/FLASH_RDY/GPIO1_D1_U	GPIO1_D1	FSPI 数据 0	1.8V	FSPI_D0	C24
C8	FSPI_D1_FLASH_RDn/GPIO1_D2_U	GPIO1_D2	FSPI 数据 1	1.8V	FSPI_D1	D23
C10	eMMC_RSTn/FSPI_D2/FLASH_WPn	GPIO1_C7	FSPI 数据 2	1.8V	FSPI_D2	F20
C12	FSPI_D3/FLASH_CSIn/GPIO1_D4_U	GPIO1_D4	FSPI 数据 3	1.8V	FSPI_D3	A27
C14	FSPI_CS0n/FLASH_CS0n/GPIO1_D3_U	GPIO1_D3	FSPI 片选信号 0	1.8V	FSPI_CS0n	C23
C16	GND	-			GND	
C18	UART3_RX_M0	GPIO1_A0_u	UART3 接收信号	3.3V	UART3_RX_M0	D18

C20	UART3_TX_M0	GPIO1_A1_u	UART3 发送信号	3.3V	UART3_TX_M0	E18
C22	LCD1_RST	GPIO0_B0_u	通用 IO	3.3V	GPIO0_B0_U	AD23
C24	WORK_LED	GPIO0_D6_d	通用 IO	3.3v	WORK_LED	AC24
C26	RTCIC_INT_L_GPIO0_D3	GPIO0_D3_d	eDP 使能信号	3.3V	RTCIC_INT_L_GPIO0_D3	AE26
C28	USB30_CC_nINT	GPIO3_C4_d	USB3.0 中断控制信号	3.3V	USB30_CC_nINT	AC3
C30	BL_PWM15	GPIO3_C5_d	eDP PWM 信号	3.3V	BL_PWM15	AC2
C32	GND	-			GND	
C34	MIPI_CSI_RX_D0_P	-	MIPI_CSI 差分数据 0+	0.9V/1.8V	MIPI_CSI_RX_D0_P	AG12
C36	MIPI_CSI_RX_D0_N	-	MIPI_CSI 差分数据 0-	0.9V/1.8V	MIPI_CSI_RX_D0_N	AH12
C38	GND	-			GND	
C40	MIPI_CSI_RX_D1_P	-	MIPI_CSI 差分数据 1+	0.9V/1.8V	MIPI_CSI_RX_D1_P	AG11
C42	MIPI_CSI_RX_D1_N	-	MIPI_CSI 差分数据 1-	0.9V/1.8V	MIPI_CSI_RX_D1_N	AH11
C44	GND	-			GND	
C46	MIPI_CSI_RX_D2_P	-	MIPI_CSI 差分数据 2+	0.9V/1.8V	MIPI_CSI_RX_D2_P	AE11
C48	MIPI_CSI_RX_D2_N	-	MIPI_CSI 差分数据 2-	0.9V/1.8V	MIPI_CSI_RX_D2_N	AD11
C50	GND	-			GND	
C52	MIPI_CSI_RX_D3_P	-	MIPI_CSI 差分数据 3+	0.9V/1.8V	MIPI_CSI_RX_D3_P	AD9
C54	MIPI_CSI_RX_D3_N	-	MIPI_CSI 差分数据 3-	0.9V/1.8V	MIPI_CSI_RX_D3_N	AE9
C56	GND	-			GND	
C58	MIPI_CSI_RX_CLK0_P	-	MIPI_CSI 差分时钟 信号 0+	0.9V/1.8V	MIPI_CSI_RX_CLK0_P	AG10
C60	MIPI_CSI_RX_CLK0_N	-	MIPI_CSI 差分时钟 信号 0-	0.9V/1.8V	MIPI_CSI_RX_CLK0_N	AH10
C62	GND	-			GND	
C64	MIPI_CSI_RX_CLK1_P	-	MIPI_CSI 差分时钟 信号 1+	0.9V/1.8V	MIPI_CSI_RX_CLK1_P	AG9
C66	MIPI_CSI_RX_CLK1_N	-	MIPI_CSI 差分时钟 信号 1-	0.9V/1.8V	MIPI_CSI_RX_CLK1_N	AH9
C68	GND	-			GND	
C70	BT_REG_ON_H_GPIO1_B1	GPIO1_B1_d	通用 IO	3.3V	BT_REG_EN	E20
C72	BT_WAKE_HOST_GPIO1_B2_D	GPIO1_B2_d	通用 IO	3.3V	HOST_WAKEUP_BT	A21
C74	GND	-		-	GND	
C76	SPKN_OUT	-	SPK 差分信号-	-	SPKN_OUT	RK80

						9-34
C78	SPKP_OUT	-	SPK 差分信号+	-	SPKP_OUT	RK80 9-32
C80	GND	GND	系统地	0V	地	

表 5.7 核心板接口（J1D）奇数管脚定义

管脚号	连接器标号	GPIO	接口引脚描述	电平	底板默认功能	CPU 引脚
D1	GND	GND	系统地	0V	GND	--
D3	USB3_OTG0_SSRX_N	-	USB3.0 接收信号-	0.9V/1.8V	USB3_OTG0_SSRX_N	R27
D5	USB3_OTG0_SSRX_P	-	USB3.0 接收信号+	0.9V/1.8V	USB3_OTG0_SSRX_P	R28
D7	GND	-			GND	
D9	USB3_OTG0_SSTX_N	-	USB3.0 发送信号-	0.9V/1.8V	USB3_OTG0_SSTX_N	T27
D11	USB3_OTG0_SSTX_P	-	USB3.0 发送信号+	0.9V/1.8V	USB3_OTG0_SSTX_P	T28
D13	GND	-			GND	
D15	USB3_OTG0_N	-	USB3_OTG0 数据-	0.9V/1.8/3.3 V	USB3_OTG0_N	P28
D17	USB3_OTG0_P	-	USB3_OTG0 数据+	0.9V/1.8/3.3 V	USB3_OTG0_P	P27
D19	GND	-			GND	
D21	USB3_OTG0_ID	-	USB3_OTG0 ID 信号	0.9V/1.8/3.3 V	USB3_OTG0_ID	L23
D23	USB3_OTG0_VBUSDET	-	USB3_OTG0 VBUS 检测	0.9V/1.8/3.3 V	USB3_OTG0_VBUSDET	M24
D25	USB_OTG_PWREN_H_GPIO0_A5	GPIO0_A5	通用 IO	3.3V	USB_OTG_PWREN_H_GPIO0_A5	AF25
D27	GND	-			GND	
D29	USB2_HOST2_N	-	USB2_HOST2 数据-	0.9V/1.8/3.3 V	USB2_HOST2_N	R1
D31	USB2_HOST2_P	-	USB2_HOST2 数据+	0.9V/1.8/3.3 V	USB2_HOST2_P	R2
D33	GND	-			GND	
D35	USB2_HOST3_N	-	USB2_HOST3 数据-	0.9V/1.8/3.3 V	USB2_HOST3_N	T1
D37	USB2_HOST3_P	-	USB2_HOST3 数据+	0.9V/1.8/3.3 V	USB2_HOST3_P	T2
D39	GND	-			GND	
D41	USB3_HOST1_SSRX_N	-	USB3_HOST1 接收-	0.9V/1.8V	USB3_HOST1_SSRX_N	U27
D43	USB3_HOST1_SSRX_P	-	USB3_HOST1 接收+	0.9V/1.8V	USB3_HOST1_SSRX_P	U28
D45	GND	-			GND	
D47	USB3_HOST1_SSTX_N	-	USB3_HOST1 发送-	0.9V/1.8V	USB3_HOST1_SSTX_N	V27

					N	
D49	USB3_HOST1_SSTX_P	-	USB3_HOST1 发送+	0.9V/1.8V	USB3_HOST1_SSTX_P	V28
D51	GND	-			GND	
D53	USB3_HOST1_P	-	USB3_HOST1 数据+	0.9V/1.8/3.3V	USB3_HOST1_P	P24
D55	USB3_HOST1_N	-	USB3_HOST1 数据-	0.9V/1.8/3.3V	USB3_HOST1_N	P25
D57	GND	-		0V	GND	
D59	UART9_RX_M1	GPIO4_C6	通用 IO	3.3V	UART9_RX_M1	AE8
D61	UART9_TX_M1	GPIO4_C5	通用 IO	3.3V	UART9_TX_M1	AD8
D63	PCIE_PWREN_H	GPIO0_B7_d	通用 IO	3.3V	PCIE_PWREN_H	AH26
D65	GND	-	GND	-	GND	
D67	SARADC_VIN7	-	通用 ADC	1.8V	SARADC_VIN7	F21
D69	SARADC_VIN6	-	通用 ADC	1.8V	SARADC_VIN6	G20
D71	SARADC_VIN5_HW_ID	-	通用 ADC	1.8V	SARADC_VIN5	F22
D73	SARADC_VIN4	-	通用 ADC	1.8V	SARADC_VIN4	G21
D75	SARADC_VIN3_BOM_ID	-	通用 ADC	1.8V	SARADC_VIN3	E23
D77	SARADC_VIN2	-	通用 ADC	1.8V	SARADC_VIN2	D24
D79	GND	GND	系统地	0V	地	

表 5.8 核心板接口（J1D）偶数管脚定义

管脚号	连接器标号	GPIO	接口引脚描述	电平	底板默认功能	CPU 引脚
D2	GND	GND	系统地	0V	GND	--
D4	MIPI_DSI_TX1_D0_N		MIPI_DSI 差分数据 0-	0.9V/1.8V	MIPI_DSI_TX1_D0_N	AE18
D6	MIPI_DSI_TX1_D0_P		MIPI_DSI 差分数据 0+	0.9V/1.8V	MIPI_DSI_TX1_D0_P	AD18
D8	GND		GND		GND	
D10	MIPI_DSI_TX1_D1_N		MIPI_DSI 差分数据 1-	0.9V/1.8V	MIPI_DSI_TX1_D1_N	AC17
D12	MIPI_DSI_TX1_D1_P		MIPI_DSI 差分数据 1+	0.9V/1.8V	MIPI_DSI_TX1_D1_P	AD17
D14	GND		GND		GND	
D16	MIPI_DSI_TX1_CLK_N		MIPI_DSI 差分时钟信号 -	0.9V/1.8V	MIPI_DSI_TX1_CLK_N	AE15
D18	MIPI_DSI_TX1_CLK_P		MIPI_DSI 差分时钟信号 +	0.9V/1.8V	MIPI_DSI_TX1_CLK_P	AD15
D20	GND		GND		GND	
D22	MIPI_DSI_TX1_D2_N		MIPI_DSI 差分数据 2-	0.9V/1.8V	MIPI_DSI_TX1_D2_N	AC14
D24	MIPI_DSI_TX1_D2_P		MIPI_DSI 差分数据 2+	0.9V/1.8V	MIPI_DSI_TX1_D2_P	AD14
D26	GND		GND		GND	
D28	MIPI_DSI_TX1_D3_N		MIPI_DSI 差分数据 3-	0.9V/1.8V	MIPI_DSI_TX1_D3_N	AE12
D30	MIPI_DSI_TX1_D3_P		MIPI_DSI 差分数据 3+	0.9V/1.8V	MIPI_DSI_TX1_D3_P	AD12
D32	GND		GND		GND	
D34	MIPI_TP_INT	GPIO0_C4_d	通用 IO	3.3V	MIPI_TP_INT	AD21

D36	I2C1_SDA_TP	GPIO0_B4_u	通用 IO	3.3V	I2C1_SDA_TP	AB20
D38	I2C1_SCL_TP	GPIO0_B3_u	通用 IO	3.3V	I2C1_SCL_TP	AG24
D40	MIPI_BL_PWM	GPIO0_C3_d	通用 IO	3.3V	MIPI_BL_PWM	AE23
D42	LCD0_PWREN_H_GPIO0_C7	GPIO0_C7_d	通用 IO	3.3V	LCD0_PWREN_H_GPIO0_C7	AH25
D44	GND	-	GND	0V	GND	
D46	MIPI_DSI_TX0_D3P/LVDS_TX0_D3_P	-	LVDS 差分数据 3+	0.9V/1.8V	MIPI_LVDS_TX0_D3_P	AH13
D48	MIPI_DSI_TX0_D3N/LVDS_TX0_D3_N	-	LVDS 差分数据 3-	0.9V/1.8V	MIPI_LVDS_TX0_D3_N	AG13
D50	GND	-	GND		GND	
D52	MIPI_DSI_TX0_CLKP/LVDS_TX0_CLK_P	-	LVDS 差分时钟信号+	0.9V/1.8V	MIPI_LVDS_TX0_CLK_P	AH15
D54	MIPI_DSI_TX0_CLKN/LVDS_TX0_CLK_N	-	LVDS 差分时钟信号-	0.9V/1.8V	MIPI_LVDS_TX0_CLK_N	AG15
D56	GND	-	GND		GND	
D58	MIPI_DSI_TX0_D2P/LVDS_TX0_D2_P	-	LVDS 差分数据 2+	0.9V/1.8V	MIPI_LVDS_TX0_D2_P	AH14
D60	MIPI_DSI_TX0_D2N/LVDS_TX0_D2_N	-	LVDS 差分数据 2-	0.9V/1.8V	MIPI_LVDS_TX0_D2_N	AG14
D62	GND	-	GND		GND	
D64	MIPI_DSI_TX0_D1P/LVDS_TX0_D1_P	-	LVDS 差分数据 1+	0.9V/1.8V	MIPI_LVDS_TX0_D1_P	AH16
D66	MIPI_DSI_TX0_D1N/LVDS_TX0_D1_N	-	LVDS 差分数据 1-	0.9V/1.8V	MIPI_LVDS_TX0_D1_N	AG16
D68	GND	-	GND		GND	
D70	MIPI_DSI_TX0_D0P/LVDS_TX0_D0_P	-	LVDS 差分数据 0+	0.9V/1.8V	MIPI_LVDS_TX0_D0_P	AH17
D72	MIPI_DSI_TX0_D0N/LVDS_TX0_D0_N	-	LVDS 差分数据 0-	0.9V/1.8V	MIPI_LVDS_TX0_D0_N	AG17
D74	GND	-	GND		GND	
D76	UART2_TX_M0_DEBUG	GPIO0_D1_u	串口 2 发送	3.3V	DEBUG	AH24
D78	UART2_RX_M0_DEBUG	GPIO0_D0_u	串口 2 接收	3.3V	DEBUG	AC20
D80	GND	GND	系统地	0V	地	

注：详细引脚功能的复用关系，可参考资料《Core-RK3568-BTB 引脚列表.xlsx》

5.3 核心板引脚使用说明

按功能划分，添加默认使用功能以及注意事项，如何使用等。

注 1：核心板所有引脚功能均按下表的“默认功能”作了规定，请勿修改，否则可能和出厂驱动冲突。如有疑问，请及时联系我们的销售或技术支持。

注 2：用户在有多种功能扩展需求时可参阅参考中“Talowe-Core-RK3568-BTB 引脚复用对照表 20230523.xlsx”，但若需了解更详细的信息，建议用户查阅相关资料文档及芯片数据手册及参考手册。

注 3：“连接器标号”一栏默认为核心板引脚名称。

5.3.1 电源引脚

注意：强烈建议用户设计底板时参考评估板上电时序设计，使用核心板输出的 Core_3V3 作为底板上电的使能，严格控制上电时序。否则可能会造成以下影响：

- 通电阶段电流过大；
- 设备无法启动；
- 最坏情况，对处理器造成不可逆转的损坏。

功能	连接器标号	输入/输出	默认功能	管脚号
电源	VCC3V3_SYS	电源输入	核心板电源供电引脚，3.3V	B2~B10
	VCC3V3_SD	电源输出	用于底板 SD 卡供电，3.3V	B14
	EXT_EN	电源输出	核心板上电完成信号，用于控制底板上电时序，不可以为底板供电用	B71
	GND	电源地	核心板电源地，所有 GND 引脚都需要连接	---

5.3.2 复位开关机控制引脚

功能	连接器标号	输入/输出	默认功能	管脚号
核心板复位	RESETn_KEY	输入	核心板断电复位，低电平有效	B73
升级	SARADC_VIN0_KEY/RECOVERY	输入	RECOVERY 固件升级	B77
开关机控制	PWRON_KEY	输入	核心板开关机引脚，长按可实现开机、关机操作，不用可悬空	B75

5.3.3 时钟输入输出接口引脚

功能	连接器标号	输入/输出	默认功能	管脚号
CLK	REFCLK_OUT_CAM	输出	摄像头 24MHz 时钟输出	A72
	RK809_32KOUT_WIFI	输出	输出 32KHz 频率	C23

5.3.4 UART 接口控制引脚

核心板将引出 7 个串口，UART8 引出流控，可作为普通串口使用，其中 UART2 作为核心板调试串口、UART8 作为 AP6256 固件下载串口，这两个串口不建议作为普通串口使用，如需使用更多串口，建议通过扩展方式进行。

功能	连接器标号	输入/输出	默认功能	管脚号
UART0	UART0_TX	输出	UART0 数据发送	A4
	UART0_RX	输入	UART0 数据接收	A6
UART2	UART2_TX_M0_DEBUG	输出	UART2（调试串口）数据发送	D76
	UART2_RX_M0_DEBUG	输入	UART2（调试串口）数据接收	D78
UART3	UART3_TX_M0	输出	UART3 数据发送	C20
	UART3_RX_M0	输入	UART3 数据接收	C18
UART4	UART4_TX_M1	输出	UART4 数据发送	B56
	UART4_RX_M1	输入	UART4 数据接收	B54
UART8	UART8_TX_M0	输出	UART8 数据发送	C35
	UART8_RX_M0	输入	UART8 数据接收	C33
	UART8_CTSn_M0	输入	UART8 流控，清除发送	C29
	UART8_RTSn_M0	输出	UART8 流控，请求发送	C31
UART9	UART9_TX_M1	输出	UART9 数据发送	D61
	UART9_RX_M1	输入	UART9 数据接收	D59

5.3.5 USB 接口控制引脚

核心板提供 4 个 USB 接口，2 个 USB3.0 和 2 个 USB2.0，USB3.0 中的 USB3_OTG0 可以用作 typeC 烧写口，USB3_HOST1 只能作为 USB3.0 HOST 使用，可以通过 USB HUB 芯片进行扩展更多 USB3.0 接口，USB2.0 中，USB2_HOST2 和 USB2_HOST3 只能作为 USB2.0 HOST 使用，可以通过 USB HUB 芯片进行扩展更多 USB2.0 接口

注意：

- USB3_OTG0_VBUSDET 是检测信号，其施加的电压不能超过 3.6V，不能直接与 USB 插座引入的 VBUS_5V 直接相连；
- 如果使用 MicroUSB 插座实现 USB2.0 的 OTG 设计，可以使用 GPIO 作为 ID 引脚识别身份；
- 为满足 USB 眼图要求，USB3.0 TX/RX 的 PCB 线长不应该超过 6 inches。

功能	连接器标号	输入/输出	默认功能	管脚号
USB2_HOST2	USB2_HOST2_P	输入/输出	USB2_HOST2 数据+	D31
	USB2_HOST2_N	输入/输出	USB2_HOST2 数据-	D29
USB2_HOST3	USB2_HOST3_P	输入/输出	USB2_HOST3 数据+	D37
	USB2_HOST3_N	输入/输出	USB2_HOST3 数据-	D35
USB3_OTG0	USB3_OTG0_VBUSDET	输入	USB3_OTG0_VBUS 检测	D23
	USB3_OTG0_ID	输入	USB3_OTG0_ID 信号	D21
	USB3_OTG0_P	输入/输出	USB3_OTG0 数据+	D17
	USB3_OTG0_N	输入/输出	USB3_OTG0 数据-	D15
	USB3_OTG0_SSRX_N	输入	USB3_OTG0 接收-	D3

	USB3_OTG0_SSRX_P	输入	USB3_OTG0 接收+	D5
	USB3_OTG0_SSTX_N	输出	USB3_OTG0 发送-	D9
	USB3_OTG0_SSTX_P	输出	USB3_OTG0 发送+	D11
USB3_HOST1	USB3_HOST1_P	输入/输出	USB3_HOST1 数据+	D53
	USB3_HOST1_N	输入/输出	USB3_HOST1 数据-	D55
	USB3_HOST1_SSRX_N	输入	USB3_HOST1 接收-	D41
	USB3_HOST1_SSRX_P	输入	USB3_HOST1 接收+	D43
	USB3_HOST1_SSTX_N	输出	USB3_HOST1 发送-	D47
	USB3_HOST1_SSTX_P	输出	USB3_HOST1 发送+	D49

5.3.6 SPI 接口控制引脚

注：SPI0 和 SPI1 信号已被 LCD 信号默认复用，详细复用方式参看“Talowe-Core-RK3568-BTB 引脚复用对照表 20230523.xlsx”

功能	连接器标号	输入/输出	默认功能	管脚号
SPI0	SPI0_CLK_M0	输出	SPI0 时钟	C39
	SPI0_CS0_M0	输出	SPI0 片选	C43
	SPI0_MISO_M0	输入	SPI0 主输入从输出	C41
	SPI0_MOSI_M0	输出	SPI0 主输出从输入	C45
SPI1	SPI1_CLK_M1	输出	SPI1 时钟	B78
	SPI1_CS0_M1	输出	SPI1 片选	B36
	SPI1_MISO_M1	输入	SPI1 主输入从输出	B76
	SPI1_MOSI_M1	输出	SPI1 主输出从输入	B74

5.3.7 I2C 接口控制引脚

核心板内部 2.2K 上拉，3.3V 电平。

注意：I2C0 核心板使用与 PMIC 通信，I2C 总线上需要加上拉电阻，但不要使用多个电阻上拉；请注意核心板端的 I2C 和从设备的 I2C 做电平匹配。

I2C3 信号被默认复用为 UART3，I2C5 信号被默认复用为 LCD 信号

功能	连接器标号	输入/输出	默认功能	管脚号
I2C1	I2C1_SCL_TP	输出	I2C1 时钟	D38
	I2C1_SDA_TP	输入/输出	I2C1 数据	D36
I2C3	I2C3_SCL_M0	输出	I2C3 时钟	C20
	I2C3_SCL_M0	输入/输出	I2C3 数据	C18
I2C4	I2C4_SCL_M0	输出	I2C4 时钟	A74
	I2C4_SDA_M0	输入/输出	I2C4 数据	A76
I2C5	I2C5_SCL_M0	输出	I2C5 时钟	B58
	I2C5_SDA_M0	输入/输出	I2C5 数据	B60

5.3.8 以太网接口控制引脚

核心板支持 2 路 GMAC 功能：

功能	连接器标号	输入/输出	默认功能	管脚号
GMAC0	GMAC0_TXD0	O	RGMII 数据发送 0	A37
	GMAC0_TXD1	O	RGMII 数据发送 1	A39
	GMAC0_TXD2	O	RGMII 数据发送 2	A41
	GMAC0_TXD3	O	RGMII 数据发送 3	A43
	GMAC0_TXEN	O	RGMII 发送控制	A45
	GMAC0_TXCLK	O	RGMII 发送时钟	A47
	GMAC0_RXD0	I	RGMII 接收数据 0	A51
	GMAC0_RXD1	I	RGMII 接收数据 1	A53
	GMAC0_RXD2	I	RGMII 接收数据 2	A55
	GMAC0_RXD3	I	RGMII 接收数据 3	A57
	GMAC0_RXDV_CRS	I	RGMII 接收控制	A59
	GMAC0_RXCLK	I	RGMII 接收时钟	A61
	GMAC0_MDC	O	ENET 串行管理时钟	A65
	GMAC0_MDIO	I/O	ENET 串行管理数据	A67
	ETH0_REFCLKO_25M	O	PHY 25MHz 参考时钟输出	A71
	GMAC0_MCLKINOUT	I	PHY 125MHz 同步时钟输入	A73
GMAC1	GMAC1_TXD0_M1	O	RGMII 数据发送 0	A36
	GMAC1_TXD1_M1	O	RGMII 数据发送 1	A38
	GMAC1_TXD2_M1	O	RGMII 数据发送 2	A40
	GMAC1_TXD3_M1	O	RGMII 数据发送 3	A42
	GMAC1_TXEN_M1	O	RGMII 发送控制	A44
	GMAC1_TXCLK_M1	O	RGMII 发送时钟	A46
	GMAC1_RXD0_M1	I	RGMII 接收数据 0	A50
	GMAC1_RXD1_M1	I	RGMII 接收数据 1	A52
	GMAC1_RXD2_M1	I	RGMII 接收数据 2	A54
	GMAC1_RXD3_M1	I	RGMII 接收数据 3	A56
	GMAC1_RXDV_CRS_M1	I	RGMII 接收控制	A58
	GMAC1_RXCLK_M1	I	RGMII 接收时钟	A60
	GMAC1_MDC_M1	O	ENET 串行管理时钟	A64
	GMAC1_MDIO_M1	I/O	ENET 串行管理数据	A66
	GMAC1_MCLKINOUT_M1	I	PHY 125MHz 同步时钟输入	A70
	ETH1_REFCLKO_25M_M0	O	PHY 25MHz 参考时钟输出	B50

注：B50 引脚 ETH1_REFCLKO_25M_M0 信号已被复用为 LCD15 信号

5.3.9 HDMI 接口控制引脚

功能	连接器标号	输入/输出	默认功能	管脚号
HDMI	HDMI_TX_HPDIN	输入	HDMI 热插拔检测	B27
	HDMITX_CEC_M0	输入/输出	HDMI_CEC 识别	B33
	HDMITX_SDA	输入/输出	HDMI_DDC 数据	B31
	HDMITX_SCL	输出	HDMI_DDC 时钟	B29
	HDMI_TXCLK_N	输出	HDMI 差分时钟-	B23
	HDMI_TXCLK_P	输出	HDMI 差分时钟+	B21
	HDMI_TX0_N_PORT_N	输出	HDMI 差分数据 0-	B17
	HDMI_TX0_P_PORT_P	输出	HDMI 差分数据 0+	B15
	HDMI_TX1_N_PORT_N	输出	HDMI 差分数据 1-	B11
	HDMI_TX1_P_PORT_P	输出	HDMI 差分数据 1+	B9
	HDMI_TX2_N_PORT_N	输出	HDMI 差分数据 2-	B5
	HDMI_TX2_P_PORT_P	输出	HDMI 差分数据 2+	B3

5.3.10 MIPI_DSI 接口控制引脚

MIPI 显示，注意差分布线：

功能	连接器标号	输入/输出	默认功能	管脚号
MIPI_DSI	MIPI_DSI_TX1_D0_N	输出	DSI 数据 0-	D4
	MIPI_DSI_TX1_D0_P	输出	DSI 数据 0+	D6
	MIPI_DSI_TX1_D1_N	输出	DSI 数据 1-	D10
	MIPI_DSI_TX1_D1_P	输出	DSI 数据 1+	D12
	MIPI_DSI_TX1_CLK_N	输出	DSI 时钟-	D16
	MIPI_DSI_TX1_CLK_P	输出	DSI 时钟+	D18
	MIPI_DSI_TX1_D2_N	输出	DSI 数据 2-	D22
	MIPI_DSI_TX1_D2_P	输出	DSI 数据 2+	D24
	MIPI_DSI_TX1_D3_N	输出	DSI 数据 3-	D28
	MIPI_DSI_TX1_D3_P	输出	DSI 数据 3+	D30

5.3.11 LVDS 接口控制引脚

功能	连接器标号	输入/输出	默认功能	管脚号
LVDS0	MIPI_LVDS_TX0_D0_N	输出	LVDS 数据 0-	D72
	MIPI_LVDS_TX0_D0_P	输出	LVDS 数据 0+	D70
	MIPI_LVDS_TX0_D1_N	输出	LVDS 数据 1-	D66
	MIPI_LVDS_TX0_D1_P	输出	LVDS 数据 1+	D64
	MIPI_LVDS_TX0_CLK_N	输出	LVDS 时钟-	D54
	MIPI_LVDS_TX0_CLK_P	输出	LVDS 时钟+	D52
	MIPI_LVDS_TX0_D2_N	输出	LVDS 数据 2-	D60
	MIPI_LVDS_TX0_D2_P	输出	LVDS 数据 2+	D58
	MIPI_LVDS_TX0_D3_N	输出	LVDS 数据 3-	D48
	MIPI_LVDS_TX0_D3_P	输出	LVDS 数据 3+	D46

5.3.12 PCIE 接口控制引脚

功能	连接器标号	输入/输出	默认功能	管脚号
PCIE3.0	PCIE30_REFCLK_P	输入	PCIE 时钟输入+	A10
	PCIE30_REFCLK_N	输入	PCIE 时钟输入-	A12
	PCIE30_TX0_P	输出	PCIE 数据发送 0+	A16
	PCIE30_TX0_N	输出	PCIE 数据发送 0-	A18
	PCIE30_TX1_P	输出	PCIE 数据发送 1+	A20
	PCIE30_TX1_N	输出	PCIE 数据发送 1-	A22
	PCIE30_RX0_P	输入	PCIE 数据接收 0+	A26
	PCIE30_RX0_N	输入	PCIE 数据接收 0-	A28
	PCIE30_RX1_P	输入	PCIE 数据接收 1+	A30
	PCIE30_RX1_N	输入	PCIE 数据接收 1-	A32

5.3.13 SD 接口控制引脚

功能	连接器标号	输入/输出	默认功能	管脚号
SDMMC0	SDMMC0_DET_L	输出	SDMMC0 卡检测信号	A15
	SDMMC0_D2	输入/输出	SDMMC0 数据位 2	A11
	SDMMC0_D3	输入/输出	SDMMC0 数据位 3	A13
	SDMMC0_CMD	输入/输出	SDMMC0 命令信号	A3
	SDMMC0_CLK	输出	SDMMC0 时钟	A5
	SDMMC0_D0	输入/输出	SDMMC0 数据位 0	A7
	SDMMC0_D1	输入/输出	SDMMC0 数据位 1	A9
SDMMC2	SDMMC2_D2_M0	输入/输出	SDMMC2 数据位 2	C7
	SDMMC2_D3_M0	输入/输出	SDMMC2 数据位 3	C9
	SDMMC2_CMD_M0	输入/输出	SDMMC2 命令信号	C11
	SDMMC2_CLK_M0	输出	SDMMC2 时钟	C13
	SDMMC2_D0_M0	输入/输出	SDMMC2 数据位 0	C3
	SDMMC2_D1_M0	输入/输出	SDMMC2 数据位 1	C5

5.3.14 eDP 接口控制引脚

功能	连接器标号	输入/输出	默认功能	管脚号
eDP	EDP_TX_D0_P	输出		B37
	EDP_TX_D0_N	输出		B39
	EDP_TX_D1_P	输出		B43
	EDP_TX_D1_N	输出		B45
	EDP_TX_D2_P	输出		B49
	EDP_TX_D2_N	输出		B51
	EDP_TX_D3_P	输出		B55
	EDP_TX_D3_N	输出		B57
	EDP_TX_AUX_N	输出		B61
	EDP_TX_AUX_P	输出		B63
	EDP_HPDIN_M1	输出		B67

5.3.15 ADC 接口控制引脚

功能	连接器标号	输入/输出	默认功能	管脚号
ADC	SARADC_VIN0_KEY/RECOVERY	输入	SARADC_VIN0_KEY	B77
	SARADC_VIN2	输入	SARADC_VIN2	D77
	SARADC_VIN3_BOM_ID	输入	SARADC_VIN3	D75
	SARADC_VIN4	输入	SARADC_VIN4	D73
	SARADC_VIN5_HW_ID	输入	SARADC_VIN5	D71
	SARADC_VIN6	输入	SARADC_VIN6	D69
	SARADC_VIN7	输入	SARADC_VIN7	D67

5.3.16 CAN FD 接口控制引脚

功能	连接器标号	输入/输出	默认功能	管脚号
CAN FD	CAN1_TX_M1	输出	CAN1 数据发送	C55
	CAN1_RX_M1	输入	CAN1 数据接收	C57
	CAN2_TX_M0	输出	CAN2 数据发送	C51
	CAN2_RX_M0	输入	CAN2 数据接收	C49

5.3.17 SATA 接口控制引脚

功能	连接器标号	输入/输出	默认功能	管脚号
SATA	SATA2_TX_P	输出	SATA 数据接收+	A19
	SATA2_TX_N	输出	SATA 数据接收 -	A21
	SATA2_RX_P	输入	SATA 数据发送+	A25
	SATA2_RX_N	输入	SATA 数据发送-	A27

5.3.18 GPIO 接口控制引脚

注意：除了上述专用引脚外，剩余部分评估板可以作为 GPIO 引脚功能，其它控制引脚大部分也能作为 GPIO 复用功能，需参考《Talowe-Core-RK3568-BTB 引脚复用对照表 20230523.xlsx》进行设计。

6. 机械尺寸

6.1 核心板机械尺寸

Core-RK3568-BTB 核心板的尺寸图如图 6.1 所示，单位（mm）。

核心板尺寸	66mm x 40mm
安装孔数量	4
接口类型	BTB, 4 x 80

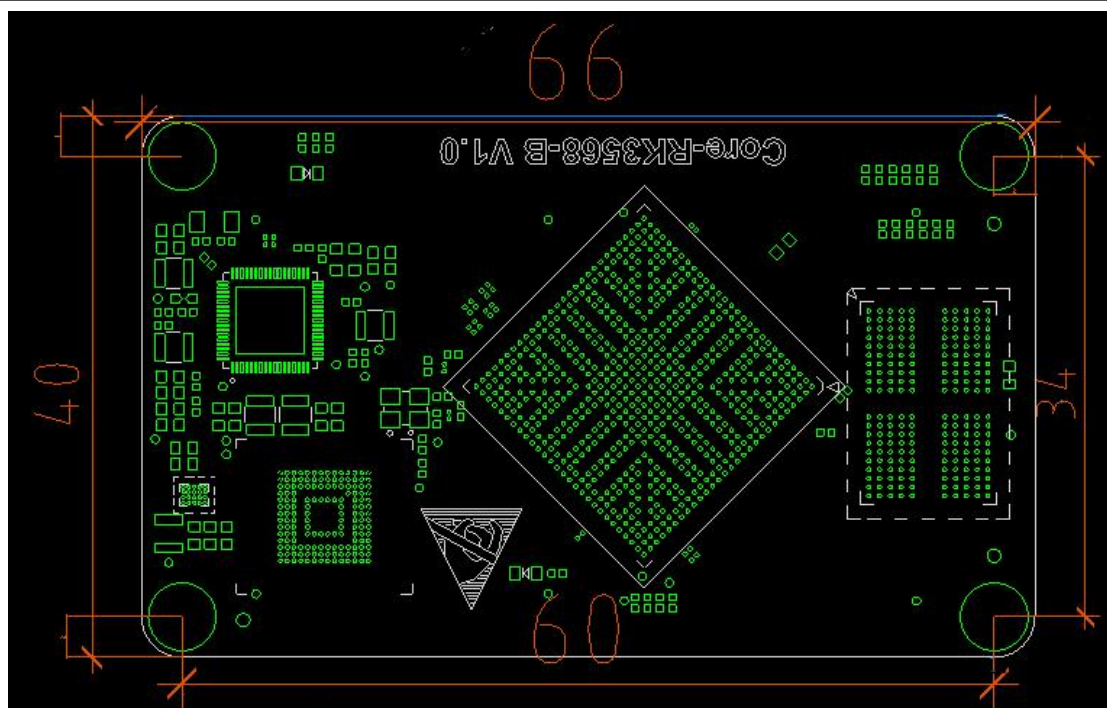
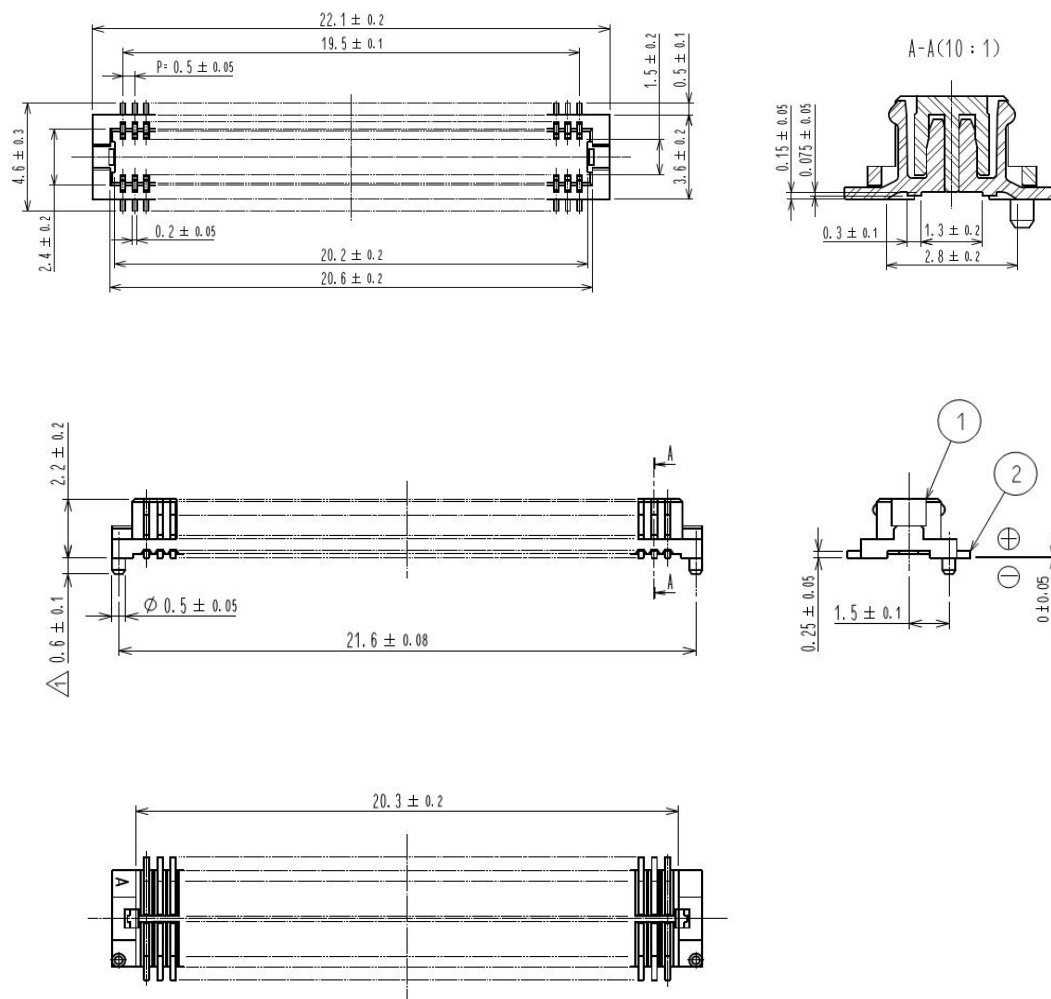


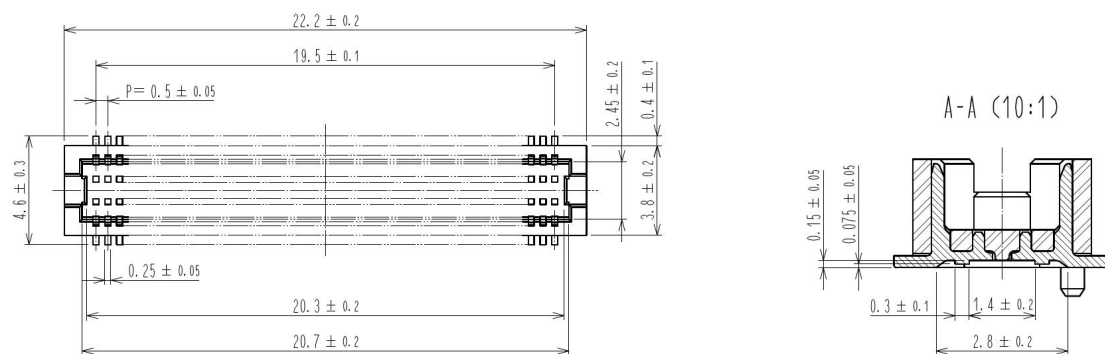
图 6.1 机械尺寸

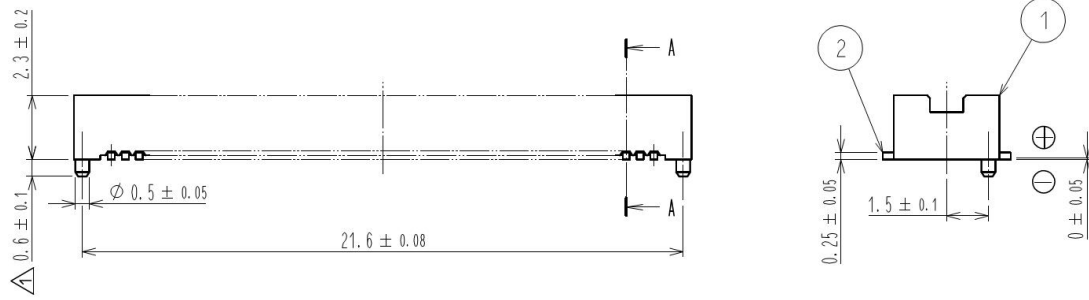
6.2 核心板接口封装

核心板连接器型号为广瀚 DF12NA(3.0)-80DS-0.5V(51)，连接器尺寸规格如下：



对应的底板连接器为 DF12NA(3.0)-80DP-0.5V(51)，规格书如下：





具体详细规格书可以联系我司获取。

7. 技术支持

7.1 基础技术支持

1. 获取本公司产品的软、硬件开发资料
2. 使用本公司产品过程中遇到的问题
3. 协助搭建编译环境与编译执行提供的源代码
4. 本公司产品的故障判断及售后维修服务
5. ODM项目方案实现及其售后技术支持

7.2 增值技术支持

1. BSP包及相关驱动代码的分析说明
2. 用户应用程序开发的软硬件问题
3. 用户自行裁减、编译运行嵌入式操作系统遇到的问题
4. 用户对操作系统或驱动进行移植遇到的问题

7.3 技术支持联系方式

1. 技术热线：020-32167606
2. 技术邮箱：support@talowe.com
3. 工作时间：8：30-12：00、13：30-18：00
4. 周一至周五（节假日除外）
5. 邮件时间：在技术支持范围的问题收到后，24小时内给予回复

7.4 定制服务

提供嵌入式操作系统底层驱动、ARM 核心板、底板等硬件板卡的有偿定制开发服务，以尽快的缩短您的产品开发周期。

8. 售后服务

8.1 保修条例

本公司自产品出售之日起，提供终身的产品维护服务，对于在保修期内的故障产品和超过保修期限的产品，我们提供有偿维修服务，在客户确认接受产品的维修费用后，安排进行产品的维护。

8.2 维修周期

1. 常规故障维修周期为7个工作日（不含运输时间）；
2. 特殊故障另行确认维修周期。

8.3 维修费用

1. 在保修期内的产品，产品自身问题，我司无偿进行维修；
2. 由于客户使用不当造成产品损坏，不符合保修条件的维修产品，在可以修复的情况下，只收取原件材料费，不收取维修服务费用；
3. 超过保修期限的维修产品，根据实际的损坏程度确定收取原件材料费和维修服务费。

8.4 运输费用

1. 属于保修期内产品的正常问题，返修产品运输费用由客户承担，返还的运输费用由我司承担；
2. 属于人为损坏的产品，来回运费均由客户承担。

8.5 送修地址

地 址：广东省广州市黄埔区云埔街道/东明三路 18 号智造谷创新园 D 栋 903 室

联系人：生产部

电 话：020-3216 7606

邮 编：511300

须 知：请注意快递运输暴力；要妥善包装，建议使用顺丰或京东；如无特殊情况，不接收任何到付件。

9. 免责声明

本文档提供有关广州眺望电子科技有限公司产品的信息。本文档并未授予任何知识产权的许可，并未以明示或暗示，或以禁止发言或其它方式授予任何知识产权许可。

除眺望电子在其产品的销售条款和条件中声明的责任之外，眺望电子概不承担任何其它责任。并且，眺望电子对产品的销售和 / 或使用不作任何明示或暗示的担保，包括对产品的特定用途适用性、适销性或对任何专利权、版权或其它知识产权的侵权责任等，均不作担保。

眺望电子产品并非设计用于救生或维生等用途。眺望电子可能随时对产品规格及产品描述做出修改，恕不另行通知。

在订购产品之前，请您与当地的广州眺望电子科技有限公司销售处或分销商联系，以获取最新的规格说明。

本文档中提及的文档以及其它文献可通过访问 <http://www.talowe.com/> 获得。

广州眺望电子科技有限公司保留所有权利。