

Core-RK3588-BTB 核心板

数据手册



修订历史

日期	版本	核心板版本	更新原因	修订者
2023/05/17	V1.0	V1.0	Core-RK3588 初版	陈德正

目 录

1. 注意事项	5
1.1 禁止事项	5
1.2 注意事项	5
2. 产品规格及订购信息	6
2.1 核心板命名规则	6
2.2 产品订购信息	6
3. 产品简介	8
3.1 核心板 RK3588 系列参数比较	9
3.2 核心板接口硬件资源	11
4. 电气与性能参数	13
4.1 系统主要性能时钟	13
4.2 核心板主要配置	13
4.3 环境参数	13
4.4 电源电气参数	13
4.5 功耗测试	13
4.6 IO 电气参数	14
4.7 通信接口参数	14
5. 功能定义	16
5.1 核心板功能框图	16
5.2 核心板引脚定义说明	16
5.3 核心板引脚使用说明	30
5.3.1 电源引脚	31
5.3.2 复位开关机控制引脚	31
5.3.3 Boot 配置	31
5.3.4 系统初始化配置信号	32
5.3.5 JTAG 与 UART Debug 电路	33
5.3.6 UART 接口控制引脚	34
5.3.7 USB 接口控制引脚	35
5.3.8 SPI 接口控制引脚（注意接口复用）	37
5.3.9 I2S 控制引脚（注意接口复用）	37
5.3.10 I2C 接口控制引脚（注意接口复用）	38
5.3.11 以太网接口控制引脚（注意 GMAC0 和 GMAC1 引脚有多个功能复用）	39
5.3.12 HDMI 接口控制引脚	40
5.3.13 MIPI_DSI 接口控制引脚	41
5.3.14 MIPI_CSI/CAM 摄像头接口控制引脚	42
5.3.15 PCIE 接口控制引脚	43
5.3.16 SD 接口控制引脚	45
5.3.17 eDP 接口控制引脚	45
5.3.18 ADC 接口控制引脚	46
5.3.19 CAN 通信接口控制引脚(注意引脚复用)	47
5.3.20 SATA 接口控制引脚	47
5.3.21 GPIO 接口控制引脚及 IIC 扩展 IO	47

6. 机械尺寸	49
6.1 核心板机械尺寸	49
6.2 核心板接口封装	49
7. 技术支持	51
7.1 基础技术支持	51
7.2 增值技术支持	51
7.3 技术支持联系方式	51
7.4 定制服务	51
8. 售后服务	52
8.1 保修条例	52
8.2 维修周期	52
8.3 维修费用	52
8.4 运输费用	52
8.5 送修地址	52
9. 免责声明	53

1. 注意事项

1.1 禁止事项

1. 禁止带电插拔核心板及外围模块！
2. 禁止在没有静电防护的措施下直接操作本产品！
3. 禁止使用有机溶剂或者腐蚀性液体清洗本产品！
4. 禁止进行敲打，扭曲等可能造成物理损伤的操作！



1.2 注意事项

1. 操作前请注意对人体进行静电释放后，并佩戴静电手环。
2. 操作前请确认底板的供电电压和适配器电压在允许范围内。
3. 设计前请务必阅读本文档以及工程文件中的注意事项。
4. 注意产品在高温、高湿、高腐蚀环境下使用要进行散热、排水、密封等特殊处理。
5. 请勿自行维修、拆解，否则将无法享受免费的售后服务。

2. 产品规格及订购信息

2.1 核心板命名规则

图 2.1 描述了 Core-RK3588 核心板的命名规则，以确定核心板的配置信息。

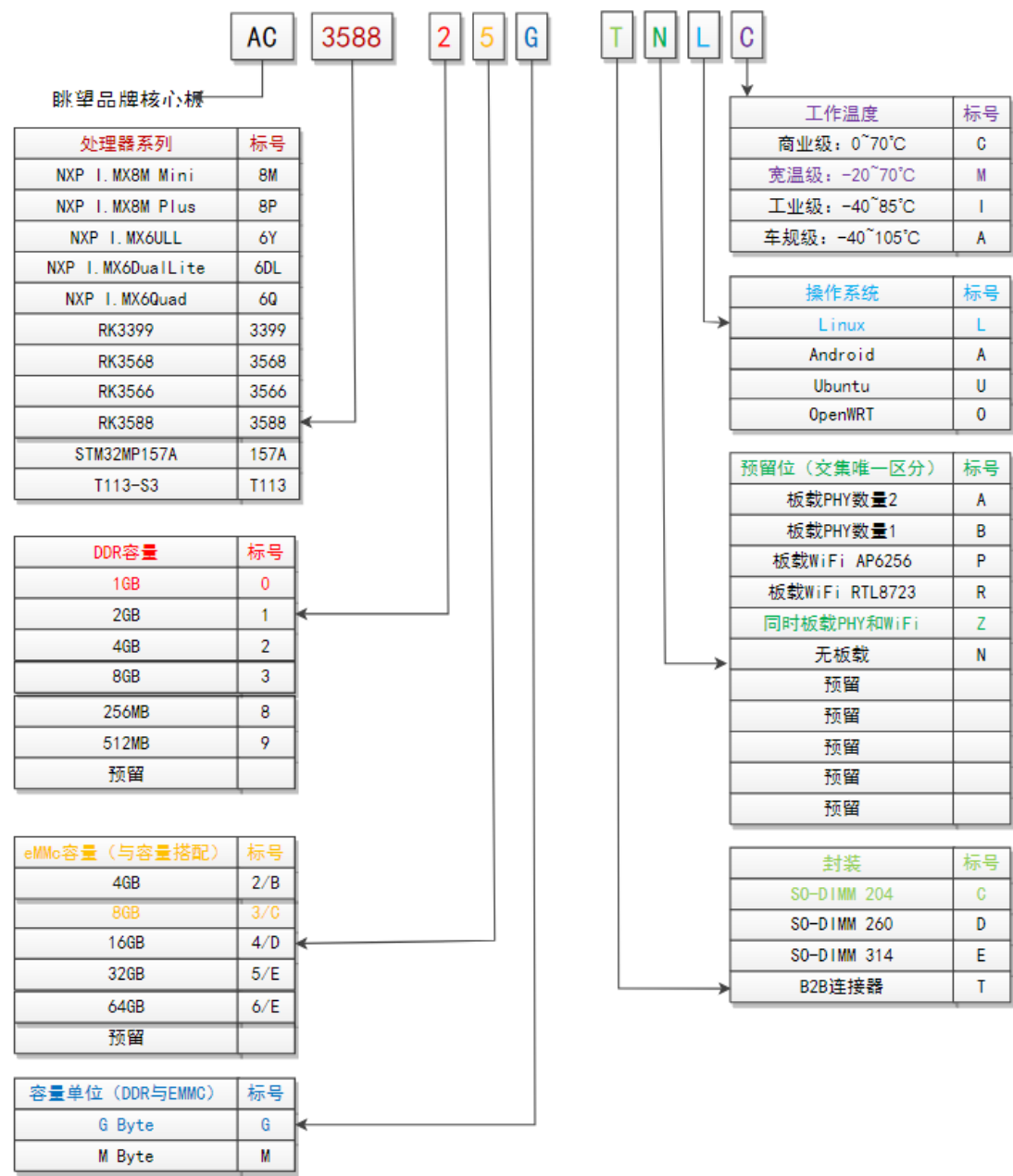


图 2.1 Core-RK3588 核心板命名规则

2.2 产品订购信息

系列	核心板型号	CPU 主频	EMMC 容量	DDR 容量
Core-RK3588	AC3588-25G-TNLC	2.4GHz	32GB	4GB
Core-RK3588	AC3588-36G-TNLC	2.4GHz	32GB	8GB

上述为我司Core-RK3588核心板标准版本命名信息，如需其它配置信息订购，可以联系

我司销售人员进行咨询。

3. 产品简介

RK3588 是一款定位高端的通用型 SOC，核心板采用 ROCKCHIP 八核 RK3588(四核 A76+四核 A55)，搭载 Android/Linux+QT/Ubuntu 系统，A76 主频 2.4GHz，A55 主频 1.8G，采用 Mali-G610 MP4 GPU，内置 6T 算力 NPU，支持市面上通用显示屏接口，支持多屏异显，核心板接口丰富，引出全部功能引脚，支持多款外设扩展，是您在人机交互、工控项目上的最佳选择。

为了验证并使用 RK3588 的强大功能，我司推出了 Core-RK3588 核心板，核心板采用镀金手指接口，集成了 CPU、LPDDR4X、EMMC 5.1、PMIC 等电路，用户可以通过使用该核心板简化产品设计，开发验证阶段，建议配合核心板配套的评估底板进行性能及接口的快速验证以及应用软件的开发。

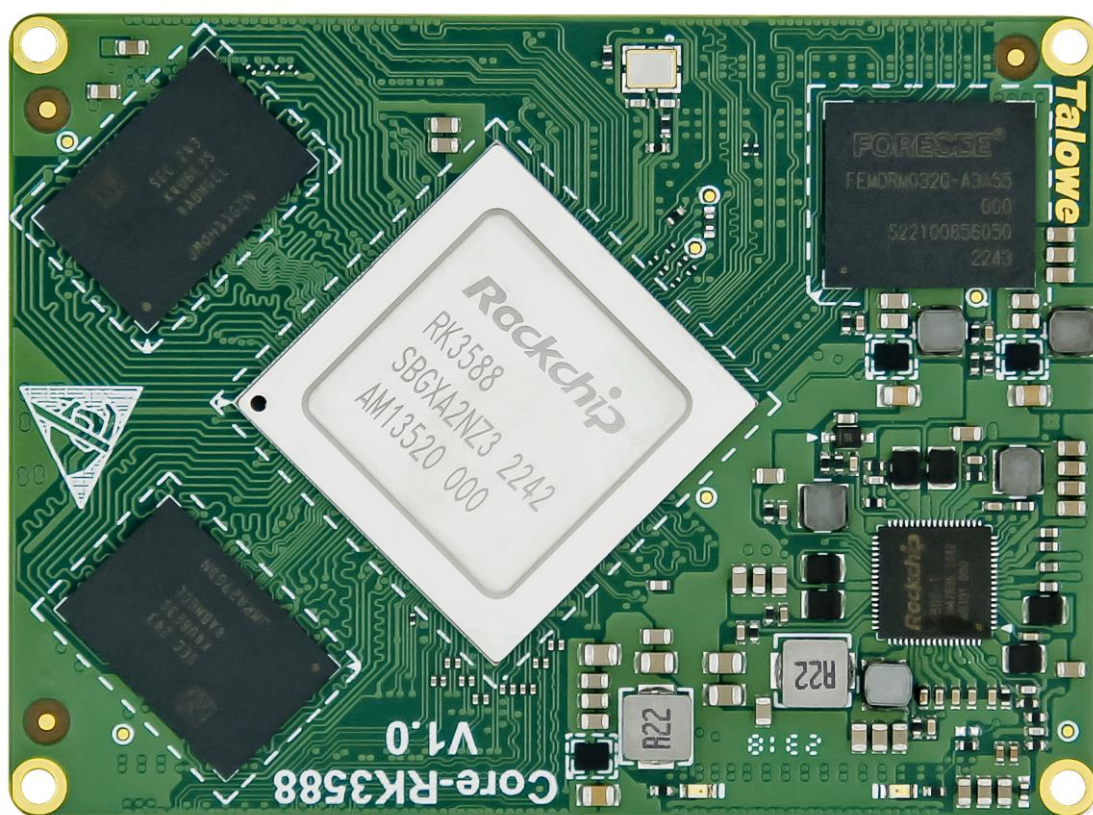


图 3.1 Core-RK3588 核心板正面

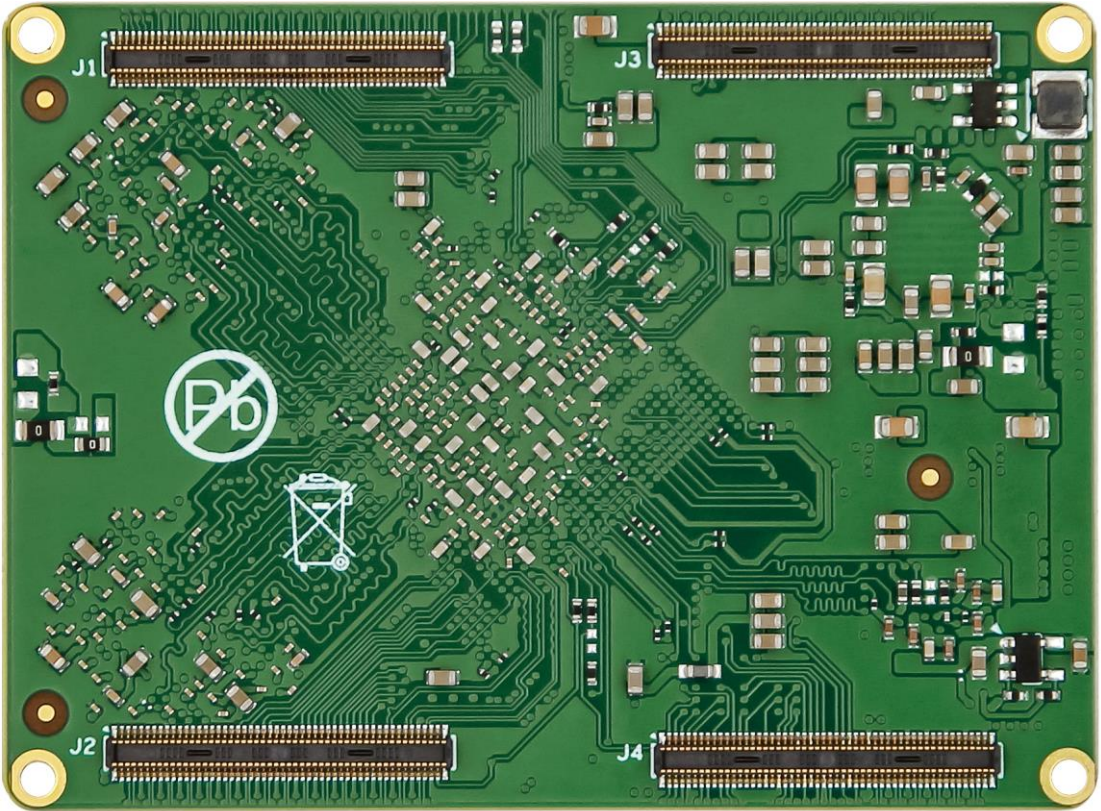


图 3.2 Core-RK3588 核心板背面

3.1 核心板 RK3588 系列参数比较

Core-RK3588 核心板兼容 RK3588 系列，具体选型可联系我司销售人员进行确认，CPU 型号资源如表 3.1 所示。

表 3.1 RK3588 系列选型

CPU 型号	系列	芯片核心差异	主频	温度范围
RK3588	RK3588	商业级	2.4 GHz	0℃ ~ +70℃
RK3588J	RK3588	工业级	2.4 GHz	-40℃ ~ +85℃

Core-RK3588 标准核心板 CPU 型号为 RK3588，主芯片框图如图 3.3 所示：

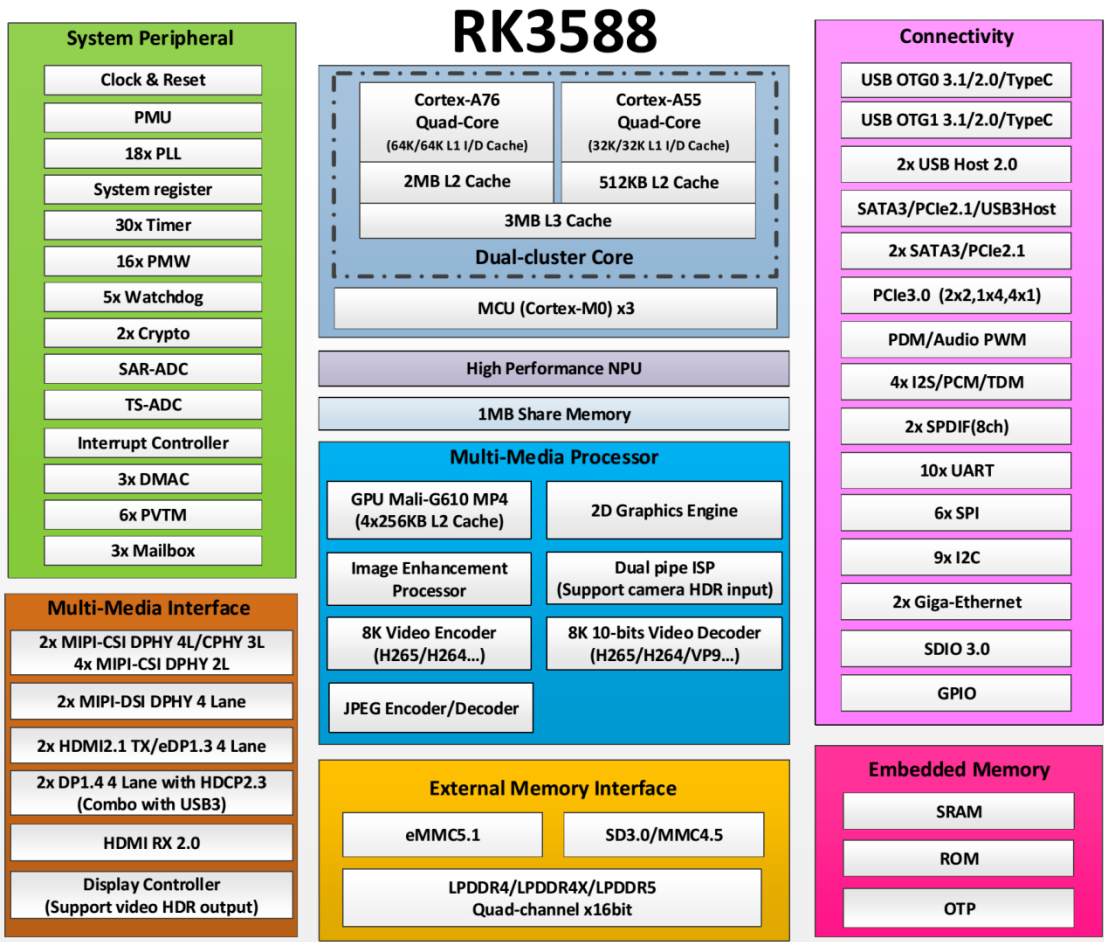


图 3.3 RK3588 处理器框图

3.2 核心板接口硬件资源

Core-RK3588 标准核心板将大部分引脚资源引出，部分引脚存在复用功能，设计时需考虑复用情况，硬件资源主要参数如表 3.2 所示：

表 3.2 Core-RK3588 核心板关键参数表

产品名称	Core-RK3588
操作系统	Linux、Android、Ubuntu
CPU	RK3588 / RK3588J
架构	64 位 Armv8-A
主频	4 x Cortex-A76 2.4GHz 4 x Cortex-A55 1.8GHz
NPU	6 TOPS
内存 DDR4	标配 4GB（可选 8GB//16GB）
EMMC	标配 32GB（可选 4GB/8GB/16GB/64GB）
MIPI DC PHY (DPHY/CPHY)	• 支持 DPHY 或 CPHY； • 4 通道 MIPI DPHY V2.0，每线最高 4.5Gbps； • 3 通道 MIPI CPHY V1.1，每线最高 2.5Gbps；
MIPI CSI DPHY	• 2 通道 MIPI DPHY V1.2，每线最高 2.5Gbps； • 每 2 个 2 通道 DPHY 可合并为一个 4 通道 DPHY 供一个并行显示接口，支持最高分辨率为 WUXGA (1920 x 1200@60fps, 165MHz 像素 时钟)
DVP	• 8/10/12/16-bit 标准 DVP 接口，最高 150MHz 数据输入； • 支持 BT.601/BT.656 和 BT.1120 VI 接口；
HDMI RX	• 支持 3.4Gbps~6Gbps HDMI 2.0； • 支持 250Mbps~3.4Gbps HDMI 1.4b； • 支持 HDCP2.3 及 HDCP1.4；
HDMI/eDP TX	• 支持 2 个 HDMI/eDP TX 组合接口(HDMI 和 eDP 不能同时工作)，每个接口支持 x1, x2 , x4 配置； • HDMI 支持 7680x4320@60Hz 分辨率，支持 3, 6, 8, 10, 12Gbps 带宽，支持 HDCP2.3； • eDP 支持 4K@60Hz 分辨率，支持 1.62Gbps, 2.7Gbps 以及 5.4Gbps 带宽，支持 HDCP1.3；
DP TX	• 支持 2 路 DP TX 1.4a 接口，可连接 USB3.1 Gen1，支持 1/2/4 通道； • 分辨率可达 7680x4320@30Hz；
MIPI DSI	• 支持 2 个 MIPI DPHY 2.0 或 CPHY 1.1，分辨率可达 4K@60Hz； • 支持左右模式双 MIPI 显示，支持 RGB/YUV 格式(最高 10bit)； • 支持 USB Type-C 下 DP Alt 模式； • 支持 HDCP2.3 、HDCP 1.3；
BT.1120 输出	• 支持 RGB 格式 (最高 8bit)，数据速率可达 150MHz； • 分辨率高达 1920x1080@60Hz；
I2S	• 发送和接收时钟高达 50MHz； • 支持时分复用(TDM)、Inter-IC Sound (I2C) 以及类似格式； • 支持数字音频接口传输(SPDIF、IEC60958-1 和 AES-3 格式)； • 支持音频参考输出时钟；

SPDIF	- 支持 2x 16bit 音频数据存储; - 支持双相立体声输出;
PDM	- 最高 8 channels, 音频分辨率从 16~24 位, 采样率达 192KHz; - 支持 PDM 主接收模式;
DSM PWM	将音频 PCM 数据进行直接比特流数字编码转换输出 1bit 信号数据流, 输出的数字信号经滤波后可得到音频信号;
以太网接口	2 路 GMAC, 提供 RGMII/ RMII 接口引出; - 支持 10/100/1000Mbps 数据传输速率;
高速 USB3.1	- USB3.1 Gen1 数据速率高达 5Gbps 2 路 USB3.1 OTG, 与 DP TX (USB3OTG_0 and USB3OTG_1)复用, USB3OTG_0 和 USB3OTG_1 支持 USB Type-C 和 DP Alt; 1 路 USB3.1 Host, 与 PIPE PHY2 (USB3OTG_2)复用;
USB 2.0 Host	支持两路 USB2.0 Host;
PCIe 2.0	每 PCIe2.1 接口支持 1 lane, 最高支持 5Gbps 数据速率;
PCIe 3.0	- 支持 RC 和 EP, 最高支持 8Gbps 数据速率; - 支持 4 种组合方式: 1 路 x4、2 路 x2、4 路 x1、1 路 x2+2 路 x1;
SDMMC	集成 1 个 SDMMC 控制器和 1 个 SDIO 控制器, 均可支持 SDIO3.0 协议, 以及 MMC V4.51 协议;
SDIO	
SPI	- 每个控制器支持两路片选输出; - 支持串行主、串行从模式, 软件可配置;
I2C	- 支持 7 位和 10 位地址模式; - 标准模式数据传输速率可达 100k bits/s, 在快速模式下高达 400k bits/s;
UART	- 内置 2 路 64 bit FIFO, 可分别用于 TX 和 RX; - 支持 5 位、6 位、7 位、8 位串行数据收发, 波特率高达 4Mbps; 10 路 UART 均支持自动流控模式;
CAN	- 支持 3 路 CAN 2.0B; - 支持 CAN 标准帧和扩展帧收发;
SATA	- 拥有 3 个 SATA3.0 控制器, 和 PCIe 以及 USB3_HOST2 控制器复用 PIPE PHY0/1/2; - 支持 eSATA, 最高支持 6Gbps 数据速率;
PWM	最高支持 16 个片上 PWM, 具有基于中断的操作, 支持捕获模式;
ADC	支持 8 路 12bit 单端输入 SAR-ADC, 采样率高达 1MS/s;
供电电压	+4.0V
接口类型	BTB 连接器 4 x 100 400pin

4. 电气与性能参数

注：核心板支持系列其它型号兼容 CPU，同时支持其他容量的内存和 Flash 存储配置、温度级别以适用不同的场景。因此本章节的参数不代表某一具体的配置，是系列的参数。

4.1 系统主要性能时钟

表 4.1 系统主频

项目	参数	规格				备注
		最小	典型	最大	单位	
Cortex-A76	Fclk	--	2.4	--	GHz	
Cortex-A55	Fclk	--	1.8	--	GHz	
Cortex-M0	--	--	--	--	--	

4.2 核心板主要配置

表 4.2 配置参数

项目	规格				备注
	最小	典型	最大	单位	
LPDDR4x	2	4	8	GB	可定制
eMMC	8	8	32	GB	可定制

4.3 环境参数

表 4.3 工作环境

项目	规格				备注
	最小	典型	最大	单位	
工作环境温度	0	25	+80	℃	商业级
工作环境湿度	10	-	90	%RH	无凝露
储存环境温度	-40	25	+105	℃	商业级
储存环境湿度	5	-	95	%RH	无凝露

4.4 电源电气参数

表 4.4 静态电气参数

项目	标号	规格				备注
		最小	典型	最大	单位	
系统电压	VCC4V0_CORE	4.0	4	4.2	V	

4.5 功耗测试

表 4.5 功耗测试

工作状态	电压典型值	电流典型值	功耗典型值
空闲状态	12.0V	150mA	1.8w
满负荷状态	12.0V	200mA	2.4w

备注：使用评估板 12V 供电，直接测试 12V 功耗数据，功耗测试数据与具体应用场景有关，

同时跟系统、底板有关，测试数据仅供参考，设计时应给足够的余量。

空闲状态：linux 系统启动，评估板不接入其它外设，系统只执行基本程序，无应用。

满负荷状态：系统启动，评估板不接入其它外设，运行 DDR 压力读写测试程序 memtester，4 个 Cortex-A55 ARM 核心的使用率约 100%。

4.6 IO 电气参数

表 4.5 GPIO 参数

项目		标号	规格				备注
			最小	典型	最大	单位	
3.3V IO	高电平输入电压	VIH	2.31	-	3.3	V	--
	低电平输入电压	VIL	0	-	0.9	V	--
	高电平输出电压	VOH	2.48	-	3.3	V	--
	低电平输出电压	VOL	0	-	0.83	V	--
1.8V IO	高电平输入电压	VIH	1.26	-	1.8	V	--
	低电平输入电压	VIL	0	-	0.54	V	--
	高电平输出电压	VOH	1.3	-	1.8	V	--
	低电平输出电压	VOL	0	-	0.45	V	--
数字 1.8V 仅当 GPIO@1.8V	高电平输入电压	VIH	1.26	-	1.8	V	引脚仅为 GPIO 时
	低电平输入电压	VIL	0	-	0.54	V	
	高电平输出电压	VOH	1.3	-	1.8	V	
	低电平输出电压	VOL	0	-	0.45	V	

4.7 通信接口参数

表 4.6 通信接口参数

项目	规格				备注
	最小	典型	最大	单位	
串口速度	--	115200	4M	bps	

SPI 时钟频率	--	--	50	MHz	
IIC 速度	--	100	400	Kbps	
CAN 速度	--	--	1	Mbps	
PCIe 2.1	--	--	5	Gbps	
PCIe 3.0	--	--	8	Gbps	
USB3.0 速度	--	--	5	Gbps	
USB2.0 速度	--	12	480	Mbps	

5. 功能定义

5.1 核心板功能框图

Core-RK3588 核心板集成了 CPU、PMIC、LPDDR4x、EMMC 等，采用 400pin 金手指接口将需要的引脚引出。

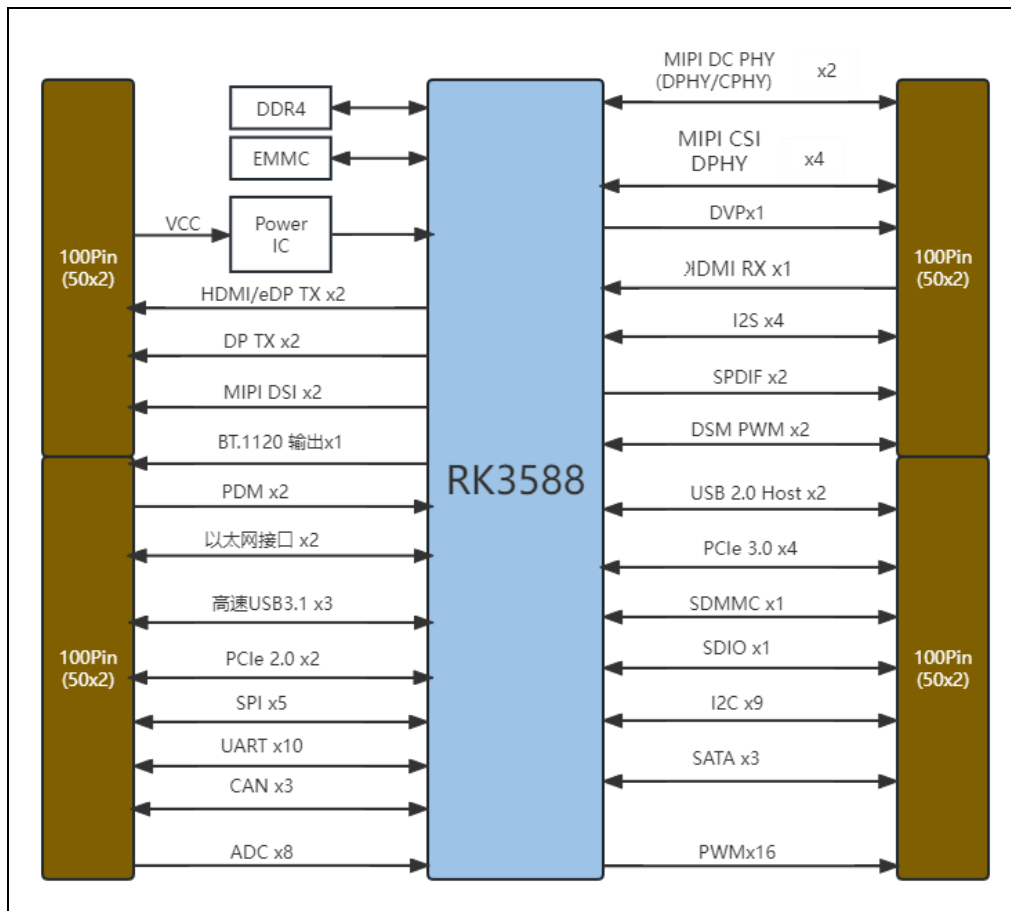
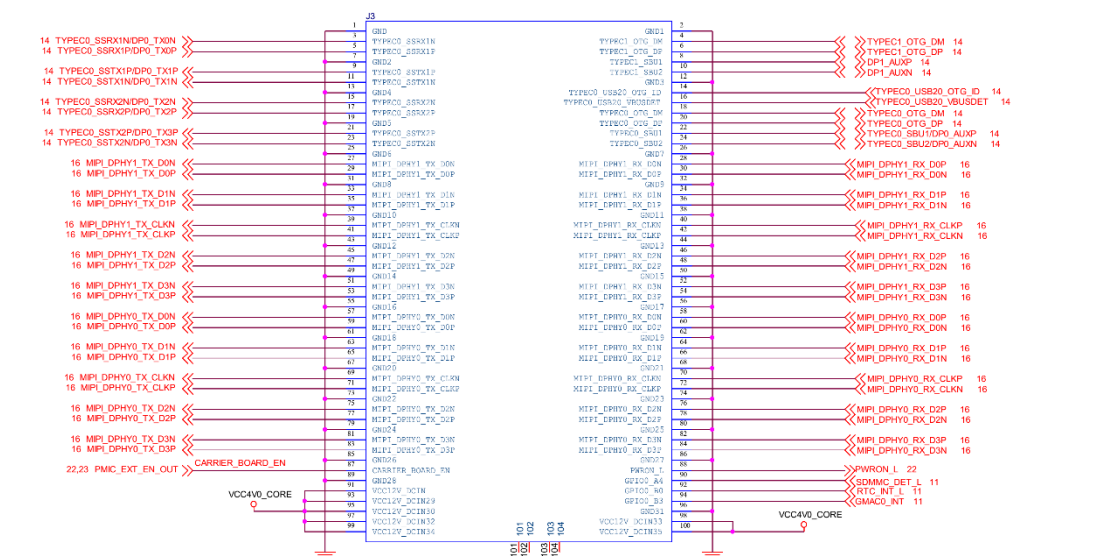
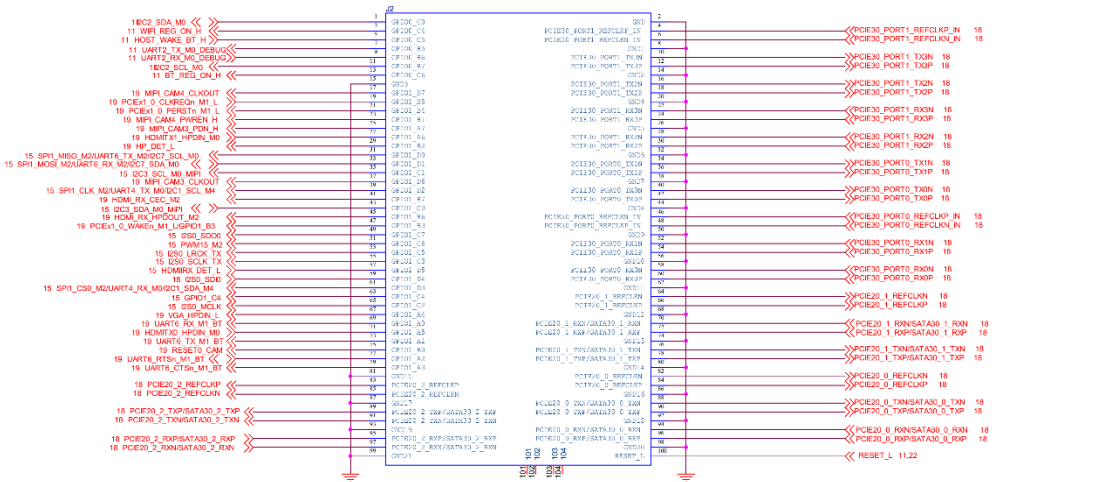
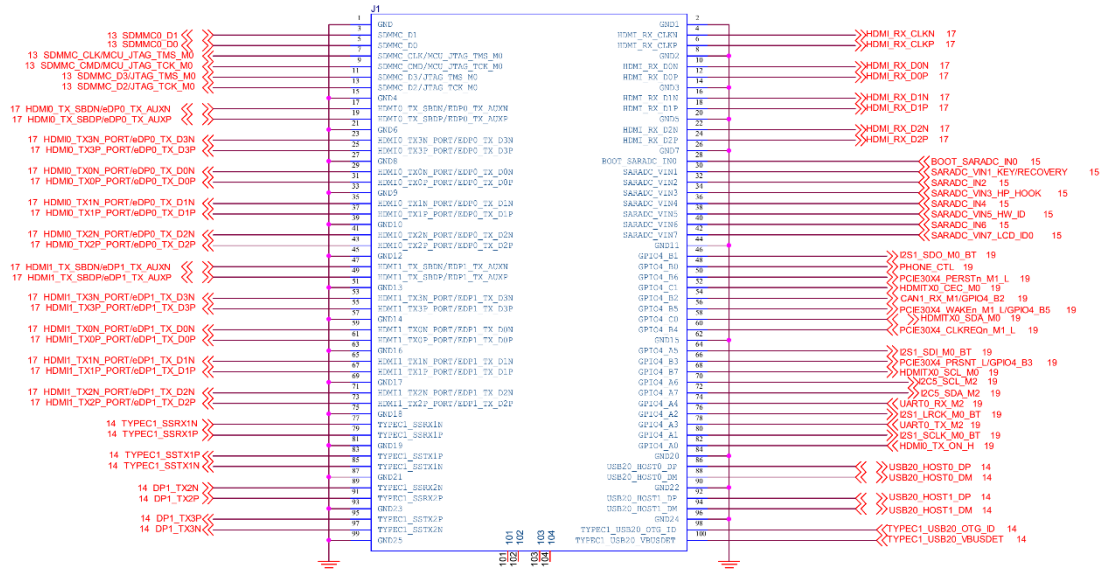


图 5.1 Core-RK3588 核心板功能框图

5.2 核心板引脚定义说明

Core-RK3588 核心板遵循 RK3588 处理器默认的引脚定义与功能复用，用户可参考评估板进行二次开发，设计时强烈建议参考核心板引脚第一功能（默认功能）使用，以减少产品开发过程驱动的二次调试，加快产品上市速度。为了保证产品设计具有良好的兼容性和稳定性，未使用到的引脚资源请务必悬空处理。核心板通过 4 个 100pin 连接器引出。

注：Core-RK3588 核心板所有引脚功能均按下表的“默认功能”作了设定，请慎重修改，否则可能与出厂驱动冲突。如需改动，请与我们的技术人员确认。



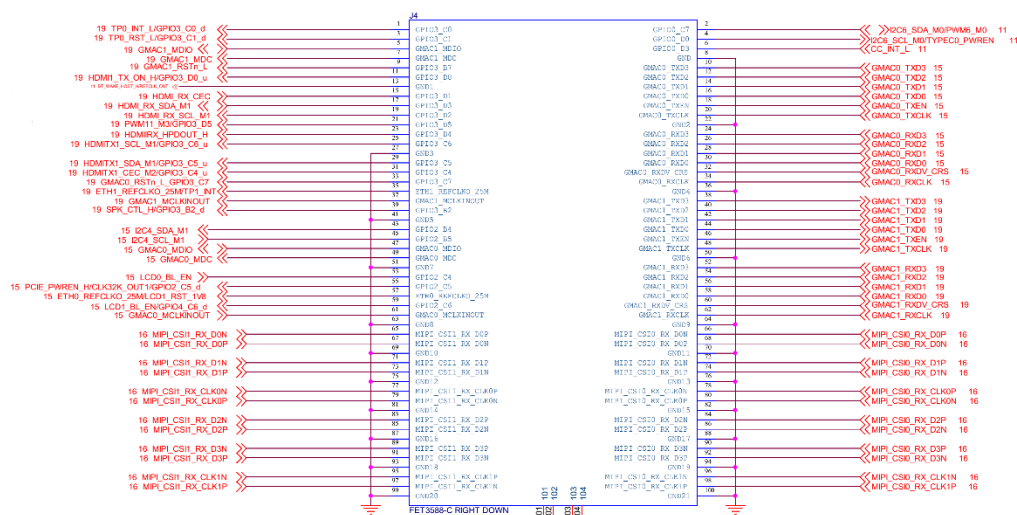


图 5.2 Core-RK3588 核心板连接器引脚排列

表 5.1 连接器 J1 接口奇数引脚定义

连接器 引脚	CPU 引 脚名称	信号名称	GPIO	电平	引脚描述	默认功能
1	-	GND	-	-	地	GND
3	AD1	SDMMC_D1	GPIO4_D1_u	3.3V	SD/MMC 数据信号 1	SDMMC_D1
5	AD2	SDMMC_D0	GPIO4_D0_u	3.3V	SD/MMC 数据信号 0	SDMMC_D0
7	AE1	SDMMC_CLK/MCU_JTAG_T MS_M0	GPIO4_D5_d	3.3V	SD/MMC 时钟信号	SDMMC_CLK
9	AE2	SDMMC_CMD/MCU_JTAG_T CK_M0	GPIO4_D4_u	3.3V	SD/MM 命令信号	SDMMC_CMD
11	AF1	SDMMC_D3/JTAG_TMS_M0	GPIO4_D3_u	3.3V	SD/MMC 接数据信号 3	SDMMC_D3
13	AF2	SDMMC_D2/JTAG_TCK_M0	GPIO4_D2_u	3.3V	SD/MMC 数据信号 2	SDMMC_D2
15	-	GND	-	-	地	GND
17	AG1	HDMI0_TX_SBDN/EDP0_TX _AUX N	-	-	HDMISBD 信号-	HDM0_TX0_SBD_N
19	AG2	HDMI0_TX_SBDP/EDP0_TX _AUX P	-	-	HDMISBD 信号+	HDM0_TX0_SBD_P
21	-	GND	-	-	地	GND
23	AH2	HDMI0_TX3N_PORT/EDP0_ TX_D 3N	-	-	HDMI 差分信号 3-	HDMI_TX0_D3_N
25	AH3	HDMI0_TX3P_PORT/EDP0_ TX_D3 P	-	-	HDMI 差分信号 3+	HDMI_TX0_D3_P
27	-	GND	-	-	地	GND
29	AJ1	HDMI0_TX0N_PORT/EDP0_ TX_D 0N	-	-	HDMI 差分信号 0-	HDMI_TX0_D0_N
31	AJ2	HDMI0_TX0P_PORT/EDP0_ TX_D0 P	-	-	HDMI 差分信号 0+	HDMI_TX0_D0_P

33	-	GND	-	-	地	GND
35	AK2	HDMI0_TX1N_PORT/EDP0_TX_D 1N	-	-	HDMI 差分信号 1-	HDMI_TX0_D1_N
37	AK3	HDMI0_TX1P_PORT/EDP0_TX_D1 P	-	-	HDMI 差分信号 1+	HDMI_TX0_D1_P
39	-	GND	-	-	地	GND
41	AL1	HDMI0_TX2N_PORT/EDP0_TX_D 2N	-	-	HDMI 差分信号 2-	HDMI_TX0_D2_N
43	AL2	HDMI0_TX2P_PORT/EDP0_TX_D2 P	-	-	HDMI 差分信号 2+	HDMI_TX0_D2_P
45	-	GND	-	-	地	GND
47	AP2	HDMI1_TX_SBDN/EDP1_TX_AUX N	-	-	eDP 辅助数据-	EDP_TX1_AUX_N
49	AN2	HDMI1_TX_SBDP/EDP1_TX_AUX P	-	-	eDP 辅助数据+	EDP_TX1_AUX_P
51	-	GND	-	-	地	GND
53	AN3	HDMI1_TX3N_PORT/EDP1_TX_D3	-	-	eDP 差分信号 3-	EDP_TX1_D3_N
55	AM3	HDMI1_TX3P_PORT/EDP1_TX_D3 P	-	-	eDP 差分信号 3+	EDP_TX1_D3_P
57	-	GND	-	-	地	GND
59	-	HDMI1_TX0N_PORT/EDP1_TX_D 0N	-	-	eDP 差分信号 0-	EDP_TX1_D0_N
61	AN4	HDMI1_TX0P_PORT/EDP1_TX_D0 P	-	-	eDP 差分信号 0+	EDP_TX1_D0_P
63	-	GND	-	-	地	GND
65	AN5	HDMI1_TX1N_PORT/EDP1_TX_D 1N	-	-	eDP 差分信号 1-	EDP_TX1_D1_N
67	AM5	HDMI1_TX1P_PORT/EDP1_TX_D1 P	-	-	eDP 差分信号 1+	EDP_TX1_D1_P
69	-	GND	-	-	地	GND
71	AP6	HDMI1_TX2N_PORT/EDP1_TX_D 2N	-	-	eDP 差分信号 2-	EDP_TX1_D2_N
73	AN6	HDMI1_TX2P_PORT/EDP1_TX_D2 P	-	-	eDP 差分信号 2+	EDP_TX1_D2_P
75	-	GND	-	-	地	GND
77	AP8	TYPEC1_SSRX1N	-	-	TYPEC1 接收差分信号 1-	TYPEC1_SSRX1_N
79	AN8	TYPEC1_SSRX1P	-	-	TYPEC1 接收差分信号 1+	TYPEC1_SSRX1_P
81	-	GND	-	-	地	GND
83	AP9	TYPEC1_SSTX1P	-	-	TYPEC1 发送差分信号 1+	TYPEC1_SSTX1_P
85	AN9	TYPEC1_SSTX1N	-	-	TYPEC1 发送差分信号 1-	TYPEC1_SSTX1_N

87	-	GND	-	-	地	GND
89	AP10	TYPEC1_SSRX2N	-	-	TYPEC1 接收差分信号 2-	TYPEC1_SSRX2_N
91	AN10	TYPEC1_SSRX2P	-	-	TYPEC1 接收差分信号 2+	TYPEC1_SSRX2_P
93	-	GND	-	-	地	GND
95	AP11	TYPEC1_SSTX2P	-	-	TYPEC1 发送差分信号 2+	TYPEC1_SSTX2_P
97	AN11	TYPEC1_SSTX2N	-	-	TYPEC1 发送差分信号 2-	TYPEC1_SSTX2_N
99	-	GND	-	-	地	GND

表 5.2 连接器 J1 接口偶数引脚定义

连接器 引脚	CPU 引 脚名称	信号名称	GPIO	电平	引脚描述	默认功能
2	-	GND	-	-	地	GND
4	AF5	HDMI_RX_CLKN	-	-	HDMI 差分时钟信号-	HDMI_RX_CLK_N
6	AF6	HDMI_RX_CLKP	-	-	HDMI 差分时钟信号+	HDMI_RX_CLK_P
8	-	GND	-	-	地	GND
10	AG4	HDMI_RX_D0N	-	-	HDMI 接收差分信号 0-	HDMI_RX_D0_N
12	AG5	HDMI_RX_D0P	-	-	HDMI 接收差分信号 0+	HDMI_RX_D0_P
14	-	GND	-	-	地	GND
16	AH5	HDMI_RX_D1N	-	-	HDMI 接收差分信号 1-	HDMI_RX_D1_N
18	AH6	HDMI_RX_D1P	-	-	HDMI 接收差分信号 1+	HDMI_RX_D1_P
20	-	GND	-	-	地	GND
22	AJ4	HDMI_RX_D2N	-	-	HDMI 接收差分信号 2-	HDMI_RX_D2_N
24	AJ5	HDMI_RX_D2P	-	-	HDMI 接收差分信号 2+	HDMI_RX_D2_P
26	-	GND	-	-	地	GND
28	AM16	BOOT_SARADC_IN0	-	1.8V	BOOT 启动配置输入	BOOT_SARADC_IN0
30	AL16	SARADC_VIN1	-	1.8V	通用 ADC1	SARADC_VIN1_KEY/RE COVER Y
32	AK16	SARADC_VIN2	-	1.8V	通用 ADC2	SARADC_VIN2
34	AN17	SARADC_VIN3	-	1.8V	通用 ADC3	SARADC_VIN3_HP_ HOOK
36	AM17	SARADC_VIN4	-	1.8V	通用 ADC4	SARADC_VIN4
38	AK15	SARADC_VIN5	-	1.8V	通用 ADC5	SARADC_VIN5
40	AL17	SARADC_VIN6	-	1.8V	通用 ADC7	SARADC_VIN7
42	AK17	SARADC_VIN7	-	1.8V	通用 ADC8	SARADC_VIN8
44	-	GND	-	-	地	GND
46	AL24	GPIO4_B1	GPIO4_B1_u	3.3V	HDMI0_TX 开启信号	HDMI0_TX_ON_H
48	AK26	GPIO4_B0	GPIO4_B0_d	3.3V	TYPEC0_SBU2 信号	TYPEC0_SBU2_DC
50	AJ27	GPIO4_B6	GPIO4_B6_d	3.3V	PCIE30X4 热插拔检测	PCIE30X4_PERSTn_M1_ L
52	AK24	GPIO4_C1	GPIO4_C1_d	3.3V	HDMICEC 信号	HDMITX0_CEC_M0
54	AK25	GPIO4_B2	GPIO4_B2_u	3.3V	CAN1 数据接收	CAN1_RX_M1

56	AJ26	GPIO4_B5	GPIO4_B5_d	3.3V	PCIE30X4 链接插入检测	PCIE30X4_WAKEn_M1_L
58	AJ25	GPIO4_C0	GPIO4_C0_u	3.3V	HDMI 串行数据	HDMITX0_SDA_M0
60	AL26	GPIO4_B4	GPIO4_B4_u	3.3V	PCIE30X4_CLKREQn 信号	PCIE30X4_CLKREQn_M1_L
62	-	GND	-	-	地	GND
64	AK27	GPIO4_A5	GPIO4_A5_d	3.3V	PCIEx1 热插拔检测	PCIEx1_0_PERSTn_M1_L
66	AM25	GPIO4_B3	GPIO4_B3_u	3.3V	CAN1 数据发送	CAN1_TX_M1
68	AJ28	GPIO4_B7	GPIO4_B7_u	3.3V	HDMI 串行时钟	HDMITX0_SCL_M0
70	AL27	GPIO4_A6	GPIO4_A6_d	3.3V	I2C5 时钟	I2C5_SCL_M2
72	AM27	GPIO4_A7	GPIO4_A7_d	3.3V	I2C5 数据	I2C5_SDA_M2
74	AL28	GPIO4_A4	GPIO4_A4_d	3.3V	PCIEx1 链接插入检测	PCIEx1_0_WAKEn_M1_L
76	AM29	GPIO4_A2	GPIO4_A2_d	3.3V	TYPEC1_SBU2 信号	TYPEC1_SBU2_DC
78	AL29	GPIO4_A3	GPIO4_A3_d	3.3V	PCIEx1_0_CLKREQn 信号	PCIEx1_0_CLKREQn_M1_L
80	AL30	GPIO4_A1	GPIO4_A1_d	3.3V	TYPEC1_SBU1 信号	TYPEC1_SBU1_DC
82	AK30	GPIO4_A0	GPIO4_A0_d	3.3V	TYPEC0_SBU1 信号	TYPEC0_SBU1_DC
84	-	GND	-	-	地	GND
86	AK6	USB20_HOST0_DP	-	-	USB20_HOST0 数据+	USB20_HOST0_D_P
88	AL6	USB20_HOST0_DM	-	-	USB20_HOST0 数据-	USB20_HOST0_D_N
90	-	GND	-	-	地	GND
92	AL7	USB20_HOST1_DP	-	-	USB20_HOST1 数据+	USB20_HOST1_D_P
94	AM7	USB20_HOST1_DM	-	-	USB20_HOST1 数据-	USB20_HOST1_D_N
96	-	GND	-	-	地	GND
98	AK8	TYPEC1_USB20_OTG_ID	-	-		x
100	AL8	TYPEC1_USB20_VBUSDET	-	-	TYPEC1_USB20_插入检测	TYPEC1_USB20_VBUSDET

表 5.3 连接器 J2 接口奇数引脚定义

连接器 引脚	CPU 引 脚名称	信号名称	GPIO	电平	引脚描述	默认功能
1	T31	GPIO0_C0	GPIO0_C0_d	3.3V	I2C2 数据	I2C2_SDA_M0
3	R30	GPIO0_C4	GPIO0_C4_d	3.3V	PWM2	PWM2_M0
5	P30	GPIO0_C5	GPIO0_C5_u	3.3V	PWM4	PWM4_M0
7	P29	GPIO0_B5	GPIO0_B5_d	3.3V	UART2 发送	UART2_TX_M0_DEBU G
9	R29	GPIO0_B6	GPIO0_B6_d	3.3V	UART2 接收	UART2_TX_M0_DEBU G
11	T28	GPIO0_B7	GPIO0_B7_d	3.3V	I2C2 时钟	I2C2_SCL_M0
13	T29	GPIO0_C6	GPIO0_C6_u	3.3V	PWM5	PWM5_M1
15	-	GND	-	-	地	GND

17	F25	GPIO1_D7	GPIO1_D7_u	1.8V	HDMI 串行数据	HDMI_RX_SDA_M2
19	E25	GPIO1_B5	GPIO1_B5_u	1.8V	GMAC1 中断	GMAC1_INT
21	E24	GPIO1_B4	GPIO1_B4_u	1.8V	GMAC1 复位	GMAC1_RESET
23	D25	GPIO1_B1	GPIO1_B1_d	1.8V	BT 链接激活	BT_WAKE_HOST(3.3V)
25	C25	GPIO1_A7	GPIO1_A7_u	1.8V	WLAN 链接激活	WLAN_WAKE_1.8V_IN
27	C24	GPIO1_A6	GPIO1_A6_d	1.8V	BT 链接激活	BT_WAKE_1.8V_IN
29	D26	GPIO1_B2	GPIO1_B2_d	1.8V	耳机插入检测	HP_DET_L
31	F26	GPIO1_D0	GPIO1_D0_d	1.8V	I2C7 时钟	I2C7_SCL_M0
33	F27	GPIO1_D1	GPIO1_D1_d	1.8V	I2C7 数据	I2C7_SDA_M0
35	G27	GPIO1_C1	GPIO1_C1_z	1.8V	I2C3 时钟	I2C3_SCL_M0
37	F24	GPIO1_D6	GPIO1_D6_u	1.8V	HDMI 串行时钟	HDMI_RX_SCL_M2
39	F28	GPIO1_D2	GPIO1_D2_d	1.8V	UART4 发送数据	UART4_TX_M0
41	E27	GPIO1_B7	GPIO1_B7_u	1.8V	HDMI_RXCEC 信号	HDMI_RX_CEC_M2
43	G29	GPIO1_C0	GPIO1_C0_z	1.8V	I2C3 数据	I2C3_SDA_M0
45	E26	GPIO1_B6	GPIO1_B6_d	1.8V	HDMI 接收链接检测	HDMI_RX_HPDOOUT_M2
47	D27	GPIO1_B3	GPIO1_B3_d	1.8V	TYPEC1 中断	TYPEC1_INT
49	E29	GPIO1_C7	GPIO1_C7_d	1.8V	I2S 数据输出数据	I2S0_SDO0
51	D29	GPIO1_C6	GPIO1_C6_d	1.8V	4G/5G 复位	4G/5G_RESET
53	D30	GPIO1_C5	GPIO1_C5_d	1.8V	I2S 发送帧时钟	I2S0_LRCK_TX
55	E31	GPIO1_C3	GPIO1_C3_d	1.8V	I2S 位时钟	I2S0_SCLK_TX
57	G26	GPIO1_D5	GPIO1_D5_d	1.8V	HDMI_RX 插入检测	HDMI_RX_DET_L
59	D28	GPIO1_D4	GPIO1_D4_d	1.8V	I2S 数据输入数据	I2S0_SDI0
61	E28	GPIO1_D3	GPIO1_D3_d	1.8V	UART4 接收数据	UART4_RX_M0
63	E30	GPIO1_C4	GPIO1_C4_d	1.8V	4G/5G 复位	4G/5G_RESET_1V8
65	F30	GPIO1_C2	GPIO1_C2_d	1.8V	I2S 主时钟	I2S0_MCLK
67	B25	GPIO1_A4	GPIO1_A4_d	1.8V	IIC 中断	IIC_GPIO_INT
69	A24	GPIO1_A0	GPIO1_A0_d	1.8V	UART6 接收数据	UART6_RX_M1
71	B26	GPIO1_A5	GPIO1_A5_d	1.8V	HDMI 发送链接检测	HDMI_TX0_HPDI_N_M0
73	A25	GPIO1_A1	GPIO1_A1_d	1.8V	UART6 发送数据	UART6_TX_M1
75	C27	GPIO1_B0	GPIO1_B0_u	1.8V	TYPEC0 中断	TYPEC0_INT
77	A26	GPIO1_A2	GPIO1_A2_d	1.8V	UART6 请求发送	UART6_RTSEN_M1
79	A27	GPIO1_A3	GPIO1_A3_d	1.8V	UART6 清除发送	UART6_CTSEN_M1
81	-	GND	-	-	地	GND
83	G31	PCIE20_2_REFCLKP	-	-		x
85	G30	PCIE20_2_REFCLKN	-	-		x
87	-	GND	-	-	地	GND
89	H30	PCIE20_2_TXP/SATA30_2_TXP	-	-	USB30_2 发送差分+	USB30_2_SSTX_P

91	H29	PCIE20_2_TXN/SATA30_2_TXN	-	-	USB30_2 发送差分-	USB30_2_SSTX_N
93	-	GND	-	-	地	GND
95	J31	PCIE20_2_RXP/SATA30_2_RXP	-	-	USB30_2 接收差分+	USB30_2_SSRX_P
97	J30	PCIE20_2_RXN/SATA30_2_RXN	-	-	USB30_2 接收差分-	USB30_2_SSRX_N
99	-	GND	-	-	地	GND

表 5.4 连接器 J2 接口偶数引脚定义

连接器引脚	CPU 引脚名称	信号名称	GPIO	电平	引脚描述	默认功能
2	-	GND	-	-	地	GND
4	A28	PCIE30_PORT1_REFCLKP_IN	-	-	PCIE3.0 时钟输入+	PCIE30_PORT1_REFCLK_IN_P
6	B28	PCIE30_PORT1_REFCLKN_IN	-	-	PCIE3.0 时钟输入-	PCIE30_PORT1_REFCLK_IN_N
8	-	GND	-	-	地	GND
10	B31	PCIE30_PORT1_TX3N	-	-	PCIE3.0 数据发送 3-	PCIE30_PORT1_TX3_N
12	C31	PCIE30_PORT1_TX3P	-	-	PCIE3.0 数据发送 3+	PCIE30_PORT1_TX3_P
14	-	GND	-	-	地	GND
16	A30	PCIE30_PORT1_TX2N	-	-	PCIE3.0 数据发送 2-	PCIE30_PORT1_TX2_N
18	B30	PCIE30_PORT1_TX2P	-	-	PCIE3.0 数据发送 2+	PCIE30_PORT1_TX2_P
20	-	GND	-	-	地	GND
22	B31	PCIE30_PORT1_RX3N	-	-	PCIE3.0 数据接收 3-	PCIE30_PORT1_RX3_N
24	C31	PCIE30_PORT1_RX3P	-	-	PCIE3.0 数据接收 3+	PCIE30_PORT1_RX3_P
26	-	GND	-	-	地	GND
28	A32	PCIE30_PORT1_RX2N	-	-	PCIE3.0 数据接收-	PCIE30_PORT1_RX2_N
30	B32	PCIE30_PORT1_RX2P	-	-	PCIE3.0 数据接收 2+	PCIE30_PORT1_RX2_P
32	-	GND	-	-	地	GND
34	C34	PCIE30_PORT0_TX1N	-	-	PCIE3.0 数据发送 1-	PCIE30_PORT0_TX1_N
36	C33	PCIE30_PORT0_TX1P	-	-	PCIE3.0 数据发送 1+	PCIE30_PORT0_TX1_P
38	-	GND	-	-	地	GND
40	D33	PCIE30_PORT0_TX0N	-	-	PCIE3.0 数据发送 0-	PCIE30_PORT0_TX0_N
42	D32	PCIE30_PORT0_TX0P	-	-	PCIE3.0 数据发送 0+	PCIE30_PORT0_TX0_P
44	-	GND	-	-	地	GND
46	E34	PCIE30_PORT0_REFCLKN_IN	-	-	PCIE3.0 时钟输入+	PCIE30_PORT0_REFCLK_IN_P
48	E33	PCIE30_PORT0_REFCLKP_IN	-	-	PCIE3.0 时钟输入-	PCIE30_PORT0_REFCLK_IN_N

50	-	GND	-	-	地	GND
52	F33	PCIE30_PORT0_RX1N	-	-	PCIE3 .0 数据接收 1-	PCIE30_PORT0_RX1_N
54	F32	PCIE30_PORT0_RX1P	-	-	PCIE3 .0 数据接收 1+	PCIE30_PORT0_RX1_P
56	-	GND	-	-	地	GND
58	G34	PCIE30_PORT0_RX0N	-	-	PCIE3 .0 数据接收 0-	PCIE30_PORT0_RX0_N
60	G33	PCIE30_PORT0_RX0P	-	-	PCIE3 .0 数据接收 0+	PCIE30_PORT0_RX0_P
62	-	GND	-	-	地	GND
64	H33	PCIE20_1_REFCLKN	-	-	PCIE2 .0 时钟输入-	PCIE20_1_REFCLK_N
66	H32	PCIE20_1_REFCLKP	-	-	PCIE2 .0 时钟输入+	PCIE20_1_REFCLK_P
68	-	GND	-	-	地	GND
70	J34	PCIE20_1_RXN/SATA30_1_R XN	-	-	PCIE2 .0 数据接收-	PCIE20_1_RX_N
72	J33	PCIE20_1_RXP/SATA30_1_R XP	-	-	PCIE2 .0 数据接收+	PCIE20_1_RX_P
74	-	GND	-	-	地	GND
76	H29	PCIE20_1_TXN/SATA30_1_T XN	-	-	PCIE2 .0 数据发送-	PCIE20_1_TX_N
78	H30	PCIE20_1_TXP/SATA30_1_T XP	-	-	PCIE2 .0 数据发送+	PCIE20_1_TX_P
80	-	GND	-	-	地	GND
82	L33	PCIE20_0_REFCLKN	-	-	PCIE2 .0 时钟输入-	PCIE20_0_REFCLK_N
84	L32	PCIE20_0_REFCLKP	-	-	PCIE2 .0 时钟输入+	PCIE20_0_REFCLK_P
86	-	GND	-	-	地	GND
88	M33	PCIE20_0_TXN/SATA30_0_T XN	-	-	PCIE2 .0 数据发送-	PCIE20_0_TX_N
90	M34	PCIE20_0_TXP/SATA30_0_T XP	-	-	PCIE2 .0 数据发送+	PCIE20_0_TX_P
92	-	GND	-	-	地	GND
94	N34	PCIE20_0_RXN/SATA30_0_R XN	-	-	PCIE2 .0 数据接收-	PCIE20_0_RX_N
96	N33	PCIE20_0_RXP/SATA30_0_R XP	-	-	PCIE2 .0 数据接收+	PCIE20_0_RX_P
98	-	GND	-	-	地	GND
100		RESET_L	-	-	复位	RESET_L

表 5.5 连接器 J3 接口奇数引脚定义

连接器 引脚	CPU 引 脚名称	信号名称	GPIO	电平	引脚描述	默认功能
1	-	GND	-	-	地	GND
3	AP13	TYPEC0_SSRX1N	-	-	TYPEC0 接收差分信号 1-	TYPEC0_SSRX1_N
5	AN13	TYPEC0_SSRX1P	-	-	TYPEC0 接收差分信号 1+	TYPEC0_SSRX1_P

7	-	GND	-	-	地	GND
9	AP14	TYPEC0_SSTX1P	-	-	TYPEC0 发送差分信号 1+	TYPEC0_SSTX1_P
11	AN14	TYPEC0_SSTX1N	-	-	TYPEC0 发送差分信号 1-	TYPEC0_SSTX1_N
13	-	GND	-	-	地	GND
15	AP15	TYPEC0_SSRX2N	-	-	TYPEC0 接收差分信号 2-	TYPEC0_SSRX2_N
17	AN15	TYPEC0_SSRX2P	-	-	TYPEC0 接收差分信号 2+	TYPEC0_SSRX2_P
19	-	GND	-	-	地	GND
21	AP16	TYPEC0_SSTX2P	-	-	TYPEC0 发送差分信号 2+	TYPEC0_SSTX2_P
23	AN16	TYPEC0_SSTX2N	-	-	TYPEC0 发送差分信号 2-	TYPEC0_SSTX2_N
25	-	GND	-	-	地	GND
27	AP18	MIPI_DPHY1_TX_D0N	-	-	MIPI_DPHY 1 发送数据 0-	MIPI_DPHY1_TXD0_N
29	AN18	MIPI_DPHY1_TX_D0P	-	-	MIPI_DPHY 1 发送数据 0+	MIPI_DPHY1_TXD0_P
31	-	GND	-	-	地	GND
33	AP19	MIPI_DPHY1_TX_D1N	-	-	MIPI_DPHY 1 发送数据 1-	MIPI_DPHY1_TXD1_N
35	AN19	MIPI_DPHY1_TX_D1P	-	-	MIPI_DPHY 1 发送数据 1+	MIPI_DPHY1_TXD1_P
37	-	GND	-	-	地	GND
39	AP20	MIPI_DPHY1_TX_CLKN	-	-	MIPI_DPHY 1 发送时钟-	MIPI_DPHY1_TXCLK_N
41	AN20	MIPI_DPHY1_TX_CLKP	-	-	MIPI_DPHY 1 发送时钟+	MIPI_DPHY1_TXCLK_P
43	-	GND	-	-	地	GND
45	AP21	MIPI_DPHY1_TX_D2N	-	-	MIPI_DPHY 1 发送数据 2-	MIPI_DPHY1_TXD2_N
47	AN21	MIPI_DPHY1_TX_D2P	-	-	MIPI_DPHY 1 发送数据 2+	MIPI_DPHY1_TXD2_P
49	-	GND	-	-	地	GND
51	AP22	MIPI_DPHY1_TX_D3N	-	-	MIPI_DPHY 1 发送数据 3-	MIPI_DPHY1_TXD3_N
53	AN22	MIPI_DPHY1_TX_D3P	-	-	MIPI_DPHY 1 发送数据 3+	MIPI_DPHY1_TXD3_P
55	-	GND	-	-	地	GND
57	AP24	MIPI_DPHY0_TX_D0N	-	-	MIPI_DPHY 0 发送数据 0-	MIPI_DPHY0_TXD0_N
59	AN24	MIPI_DPHY0_TX_D0P	-	-	MIPI_DPHY 0 发送数据 0+	MIPI_DPHY0_TXD0_P
61	-	GND	-	-	地	GND
63	AP25	MIPI_DPHY0_TX_D1N	-	-	MIPI_DPHY 0 发送数据 1-	MIPI_DPHY0_TXD1_N
65	AN19	MIPI_DPHY0_TX_D1P	-	-	MIPI_DPHY 0 发送数据 1+	MIPI_DPHY0_TXD1_P
67	-	GND	-	-	地	GND
69	AP26	MIPI_DPHY0_TX_CLKN	-	-	MIPI_DPHY 0 发送时钟-	MIPI_DPHY0_TXCLK_N
71	AN26	MIPI_DPHY0_TX_CLKP	-	-	MIPI_DPHY 0 发送时钟+	MIPI_DPHY0_TXCLK_P
73	-	GND	-	-	地	GND
75	AP21	MIPI_DPHY0_TX_D2N	-	-	MIPI_DPHY 0 发送数据 2-	MIPI_DPHY0_TXD2_N
77	AN21	MIPI_DPHY0_TX_D2P	-	-	MIPI_DPHY 0 发送数据 2+	MIPI_DPHY0_TXD2_P
79	-	GND	-	-	地	GND
81	AP22	MIPI_DPHY0_TX_D3N	-	-	MIPI_DPHY 0 发送数据 3-	MIPI_DPHY0_TXD3_N
83	AN22	MIPI_DPHY0_TX_D3P	-	-	MIPI_DPHY 0 发送数据 3+	MIPI_DPHY0_TXD3_P
85	-	GND	-	-	地	GND
87		CARRIER_BOARD_EN	-	-	CARRIER 使能	CARRIER_BOARD_EN

89	-	GND	-	-	地	GND
91		VCC40_CORE	-	-	4V 电源输入	VCC40_CORE
93		VCC40_CORE	-	-	4V 电源输入	VCC40_CORE
95		VCC40_CORE	-	-	4V 电源输入	VCC40_CORE
97		VCC40_CORE	-	-	4V 电源输入	VCC40_CORE
99		VCC40_CORE	-	-	4V 电源输入	VCC40_CORE

表 5.6 连接器 J3 接口偶数引脚定义

连接器 引脚	CPU 引 脚名称	信号名称	GPIO	电平	引脚描述	默认功能
2	-	GND	-	-	地	GND
4	AL9	TYPEC1_OTG_DM	-	-	TYPEC1 数据-	TYPEC1_OTG_D_N
6	AK9	TYPEC1_OTG_DP	-	-	TYPEC1 数据+	TYPEC1_OTG_D_P
8	AL10	TYPEC1_SBU1	-	-	TYPEC1_SBU1 信号	TYPEC1_SBU1
10	AM10	TYPEC1_SBU2	-	-	TYPEC1_SBU2 信号	TYPEC1_SBU2
12	-	GND	-	-	地	GND
14	AL14	TYPEC0_USB20_OTG_I D	-	-		X
16	AM14	TYPEC0_USB20_VBUS DE T	-	-	TYPEC0_USB20 插入检 测	TYPEC0_USB20_VBUS DE T
18	AM12	TYPEC0_OTG_DM	-	-	TYPEC0 数据-	TYPEC0_OTG_D_N
20	AL12	TYPEC0_OTG_DP	-	-	TYPEC0 数据+	TYPEC0_OTG_D_P
22	AL15	TYPEC0_SBU1	-	-	TYPEC0_SBU1 信号	TYPEC0_SBU1
24	AM15	TYPEC0_SBU2	-	-	TYPEC0_SBU2 信号	TYPEC0_SBU2
26	-	GND	-	-	地	GND
28	AK18	MIPI_DPHY1_RX_D0P	-	-	MIPI_DPHY 1 接收数据 0+	MIPI_DPHY1_RXD0_P
30	AL18	MIPI_DPHY1_RX_D0N	-	-	MIPI_DPHY 1 接收数据 0-	MIPI_DPHY1_RXD0_N
32	-	GND	-	-	地	GND
34	AK19	MIPI_DPHY1_RX_D1P	-	-	MIPI_DPHY 1 接收数据 1+	MIPI_DPHY1_RXD1_P
36	AL19	MIPI_DPHY1_RX_D1 N	-	-	MIPI_DPHY 1 接收数据 1-	MIPI_DPHY1_RXD1_N
38	-	GND	-	-	地	GND
40	AK20	MIPI_DPHY1_RX_CLKP	-	-	MIPI_DPHY 1 接收时钟+	MIPI_DPHY1_RXCLK_P
42	AL20	MIPI_DPHY1_RX_CLKN	-	-	MIPI_DPHY 1 接收时钟-	MIPI_DPHY1_RXCLK_N
44	-	GND	-	-	地	GND
46	AK21	MIPI_DPHY1_RX_D2P	-	-	MIPI_DPHY 1 接收数据 2+	MIPI_DPHY1_RXD2_P

48	AL21	MIPI_DPHY1_RX_D2N	-	-	MIPI_DPHY 1 接收数据 2-	MIPI_DPHY1_RXD2_N
50	-	GND	-	-	地	GND
52	AK22	MIPI_DPHY1_RX_D3P	-	-	MIPI_DPHY 1 接收数据 3+	MIPI_DPHY1_RXD3_P
54	AL22	MIPI_DPHY1_RX_D3N	-	-	MIPI_DPHY 1 接收数据 3-	MIPI_DPHY1_RXD3_N
56	-	GND	-	-	地	GND
58	AN29	MIPI_DPHY0_RX_D0P	-	-	MIPI_DPHY 0 接收数据 0+	MIPI_DPHY0_RXD0_P
60	AP29	MIPI_DPHY0_RX_D0N	-	-	MIPI_DPHY 0 接收数据 0-	MIPI_DPHY0_RXD0_N
62	-	GND	-	-	地	GND
64	AN30	MIPI_DPHY0_RX_D1P	-	-	MIPI_DPHY 0 接收数据 1+	MIPI_DPHY0_RXD1_P
66	AP30	MIPI_DPHY0_RX_D1 N	-	-	MIPI_DPHY 0 接收数据 1-	MIPI_DPHY0_RXD1_N
68		GND	-	-	地	GND
70	AN32	MIPI_DPHY0_RX_CLKP	-	-	MIPI_DPHY 0 接收时钟+	MIPI_DPHY0_RXCLK_P
72	AP31	MIPI_DPHY0_RX_CLKN	-	-	MIPI_DPHY 0 接收时钟-	MIPI_DPHY0_RXCLK_N
74		GND	-	-	地	GND
76	AN33	MIPI_DPHY0_RX_D2P	-	-	MIPI_DPHY 0 接收数据 2+	MIPI_DPHY0_RXD2_P
78	AP32	MIPI_DPHY0_RX_D2N	-	-	MIPI_DPHY 0 接收数据 2-	MIPI_DPHY0_RXD2_N
80	-	GND	-	-	地	GND
82	AN34	MIPI_DPHY0_RX_D3P	-	-	MIPI_DPHY 0 接收数据 3+	MIPI_DPHY0_RXD3_P
84	AP33	MIPI_DPHY0_RX_D3N	-	-	MIPI_DPHY 0 接收数据 3-	MIPI_DPHY0_RXD3_N
86	-	GND	-	-	地	GND
88		PWRON_L	-	-	上电控制	PWRON_L
90	P31	GPIO0_A4	GPIO0_A4_u	1.8V	SDMMC 卡检测信号	SDMMC_DET_L
92	L30	GPIO0_B0	GPIO0_B0_z	1.8V	GMAC0 复位	GMAC0_RESET
94	L29	GPIO0_B3	GPIO0_B3_z	1.8V	GMAC0 中断	GMAC0_INT
96	-	GND	-	-	地	GND
98	-	VCC40_CORE	-	-	4V 电源输入	VCC40_CORE
100	-	VCC40_CORE	-	-	4V 电源输入	VCC40_CORE

表 5.7 连接器 J4 接口奇数引脚定义

连接器 引脚	CPU 引 脚名称	信号名称	GPIO	电平	引脚描述	默认功能
1	Y29	GPIO3_C0	GPIO3_C0_d	3.3V	MIPI_DSI1 中断	MIPI_DSI1_INT
3	Y27	GPIO3_C1	GPIO3_C1_d	3.3V	EDP_LED 使能	EDP_LED_EN
5	Y30	GMAC1_MDIO	GPIO3_C3_d	3.3V	GMAC1 串行管理数据	GMAC1_MDIO
7	Y31	GMAC1_MDC	GPIO3_C2_d	3.3V	GMAC1 串行管理时钟	GMAC1_MDC
9	AA28	GPIO3_B7	GPIO3_B7_d	3.3V	MIPI_DSI1 复位	MIPI_DSI1_RESET
11	AH24	GPIO3_D0	GPIO3_D0_u	3.3V	PCIE20 链接激活信号	PCIE20X1_2_WAKEN_M0
13	P33	GND/REFCLK_OUT	GPIO0_A0_d	0/1.8V	时钟输出/GND 可选	REFCLK_OUT
15	AG23	GPIO3_D1	GPIO3_D1_d	3.3V	PCIE20 热插拔检测	PCIE20X1_2_PERSTN_M0
17	AG24	GPIO3_D3	GPIO3_D3_d	3.3V	MIPI_DSI2 中断信号	MIPI_DSI2_INT
19	AG25	GPIO3_D2	GPIO3_D2_d	3.3V	MIPI_DSI2 复位信号	MIPI_DSI2_RESET
21	AB28	GPIO3_D5	GPIO3_D5_d	3.3V	UART9 发送	UART9_TX_M2
23	AA27	GPIO3_D4	GPIO3_D4_d	3.3V	UART9 接收	UART9_RX_M2
25	AG26	GPIO3_C6	GPIO3_C6_u	3.3V	MIPI_DSI2 使能信号	MIPI_DSI2_EN
27	-	GND	-	-	地	GND
29	AH25	GPIO3_C5	GPIO3_C5_u	3.3V	CAN2 数据发送	CAN2_TX_M0
31	AH26	GPIO3_C4	GPIO3_C4_u	3.3V	CAN2 数据接收	CAN2_RX_M0
33	AJ24	GPIO3_C7	GPIO3_C7_u	3.3V	PCIE20X1_2_CLKREQN 信号	PCIE20X1_2_CLKREQN_M0
35	AH27	ETH1_REFCLKO_25M	GPIO3_A6_d	3.3V	PHY 25MHz 参考时钟输出	ETH1_REFCLKO_25M
37	AE29	GMAC1_MCLKINOUT	GPIO3_B6_d	3.3V	PHY 125MHz 同步时钟输入	GMAC1_MCLKINOUT
39	AE28	GPIO3_B2	GPIO3_B2_d	3.3V	MIPI_DSI1 使能信号	MIPI_DSI1_EN
41	-	GND	-	-	地	GND
43	AB31	GPIO2_B4	GPIO2_B4_u	1.8V	I2C4 数据	I2C4_SDA_M1
45	AB30	GPIO2_B5	GPIO2_B5_u	1.8V	I2C4 时钟	I2C4_SCL_M1
47	AB33	GMAC0_MDIO	GPIO4_C5_d	1.8V	GMAC0 串行管理数据	GMAC0_MDIO
49	AB34	GMAC0_MDC	GMAC0_MDC	1.8V	GMAC0 串行管理时钟	GMAC0_MDC
51	-	GND	-	-	地	GND
53	AC30	GPIO2_C4	GPIO2_C4_d	1.8V	SDMMC 使能	SDMMC_PWREN
55	AE30	GPIO2_C5	GPIO2_C5_d	1.8V	PCIE20X1 复位	PCIE20X1_PRSENT_L_1V8
57	AD30	ETH0_REFCLKO_25M	GPIO2_C3_d	1.8V	PHY 25MHz 参考时钟输出	ETH0_REFCLKO_25M
59		GPIO2_C6		1.8V	PCIe30x4 复位	PCIe30x4_PRSENT_L_1V8
61	AF34	GMAC0_MCLKINOUT	GPIO4_C3_d	1.8V	PHY 125MHz 同步时钟输入	GMAC0_MCLKINOUT
63	-	GND	-	-	地	GND

65	AG34	MIPI_CSI1_RX_D0N	-	-	CSI1 数据接收 0-	MIPI_CSI1_RXD0_N
67	AG33	MIPI_CSI1_RX_D0P	-	-	CSI1 数据接收 0+	MIPI_CSI1_RXD0_P
69	-	GND	-	-	地	GND
71	AH34	MIPI_CSI1_RX_D1N	-	-	CSI1 数据接收 2-	MIPI_CSI1_RXD1_N
73	AH33	MIPI_CSI1_RX_D1P	-	-	CSI1 数据接收 2+	MIPI_CSI1_RXD1_P
75	-	GND	-	-	地	GND
77	AJ34	MIPI_CSI1_RX_CLK0N	-	-	CSI1 时钟 0-	MIPI_CSI1_RXCLK0_N
79	AJ33	MIPI_CSI1_RX_CLK0P	-	-	CSI1 时钟 0+	MIPI_CSI1_RXCLK0_P
81	-	GND	-	-	地	GND
83	AK34	MIPI_CSI1_RX_D2N	-	-	CSI1 数据接收 3-	MIPI_CSI1_RXD2_N
85	AK34	MIPI_CSI1_RX_D2P	-	-	CSI1 数据接收 2+	MIPI_CSI1_RXD2_P
87	-	GND	-	-	地	GND
89	AL34	MIPI_CSI1_RX_D3N	-	-	CSI1 数据接收 3-	MIPI_CSI1_RXD3_N
91	AL33	MIPI_CSI1_RX_D3P	-	-	CSI1 数据接收 3+	MIPI_CSI1_RXD3_P
93	-	GND	-	-	地	GND
95	AM34	MIPI_CSI1_RX_CLK1N	-	-	CSI1 时钟 1-	MIPI_CSI1_RXCLK1_N
97	AM33	MIPI_CSI1_RX_CLK1P	-	-	CSI1 时钟 1+	MIPI_CSI1_RXCLK1_P
99	-	GND	-	-	地	GND

表 5.8 连接器 J4 接口偶数引脚定义

连接器引脚	CPU 引脚名称	信号名称	GPIO	电平	引脚描述	默认功能
2	V31	GPIO0_C7	GPIO0_C7_d	3.3V	PWM6	PWM6_M0
4	W31	GPIO0_D0	GPIO0_D0_d	3.3V	TYPEC0 使能	TYPEC0_PWREN
6	U33	GPIO0_D3	GPIO0_D3_u	3.3V	TYPEC1 使能	TYPEC1_PWREN
8	-	GND	-	-	地	GND
10	AC34	GMAC0_TXD3	GPIO2_B2_u	1.8V	GMAC0 数据发送 3	GMAC0_TXD3
12	AC33	GMAC0_TXD2	GPIO2_B1_u	1.8V	GMAC0 数据发送 2	GMAC0_TXD2
14	AD34	GMAC0_TXD1	GPIO2_B7_d	1.8V	GMAC0 数据发送 1	GMAC0_TXD1
16	AD33	GMAC0_TXD0	GPIO2_B6_d	1.8V	GMAC0 数据发送 0	GMAC0_TXD0
18	AE34	GMAC0_TXEN	GPIO2_C0_d	1.8V	GMAC0 发送控制	GMAC0_TXEN
20	AE33	GMAC0_TXCLK	GPIO2_B3_d	1.8V	GMAC0 发送时钟	GMAC0_TXCLK
22	-	GND	-	-	地	GND
24	AC31	GMAC0_RXD3	GPIO2_A7_u	1.8V	GMAC0 接收数据 3	GMAC0_RXD3
26	AC32	GMAC0_RXD2	GPIO2_A6_u	1.8V	GMAC0 接收数据 2	GMAC0_RXD2
28	AD31	GMAC0_RXD1	GPIO2_C2_d	1.8V	GMAC0 接收数据 1	GMAC0_RXD1
30	AD32	GMAC0_RXD0	GPIO2_C1_d	1.8V	GMAC0 接收数据 0	GMAC0_RXD0
32	AE31	GMAC0_RXDV_CRS	GPIO4_C2_d	1.8V	GMAC0 接收控制	GMAC0_RXDV_CRS
34	AE32	GMAC0_RXCLK	GPIO2_B0_u	1.8V	GMAC0 接收时钟	GMAC0_RXCLK
36	-	GND	-	-	地	GND

38	AA30	GMAC1_TXD3	GPIO3_A1_u	3.3V	GMAC1 数据发送 3	GMAC1_TXD3
40	AA29	GMAC1_TXD2	GPIO3_A0_u	3.3V	GMAC1 数据发送 2	GMAC1_TXD2
42	AC29	GMAC1_TXD1	GPIO3_B4_u	3.3V	GMAC1 数据发送 1	GMAC1_TXD1
44	AC28	GMAC1_TXD0	GPIO3_B3_u	3.3V	GMAC1 数据发送 0	GMAC1_TXD0
46	AD29	GMAC1_TXEN	GPIO3_B5_u	3.3V	GMAC1 发送控制	GMAC1_TXEN
48	AD28	GMAC1_TXCLK	GPIO3_A4_d	3.3V	GMAC1 发送时钟	GMAC1_TXCLK
50	-	GND	-	-	地	GND
52	AE27	GMAC1_RXD3	GPIO3_A3_u	3.3V	GMAC1 接收数据 3	GMAC1_RXD3
54	AD27	GMAC1_RXD2	GPIO3_A2_u	3.3V	GMAC1 接收数据 2	GMAC1_RXD2
56	AG28	GMAC1_RXD1	GPIO3_A2_u	3.3V	GMAC1 接收数据 1	GMAC1_RXD1
58	AG29	GMAC1_RXD0	GPIO3_A7_u	3.3V	GMAC1 接收数据 0	GMAC1_RXD0
60	AH29	GMAC1_RXDV_CRS	GPIO3_B1_d	3.3V	GMAC1 接收控制	GMAC1_RXDV_CRS
62	AH30	GMAC1_RXCLK	GPIO3_A5_d	3.3V	GMAC1 接收时钟	GMAC1_RXCLK
64	-	GND	-	-	地	GND
66	AG31	MIPI_CSI0_RX_D0P	-	-	CSI0 数据接收 0+	MIPI_CSI0_RXD0_P
68	AG32	MIPI_CSI0_RX_D0N	-	-	CSI0 数据接收 0-	MIPI_CSI0_RXD0_N
70	-	GND	-	-	地	GND
72	AH31	MIPI_CSI0_RX_D1P	-	-	CSI0 数据接收 1+	MIPI_CSI0_RXD1_P
74	AH32	MIPI_CSI0_RX_D1N	-	-	CSI0 数据接收 1-	MIPI_CSI0_RXD1_N
76	-	GND	-	-	地	GND
78	AJ31	MIPI_CSI0_RX_CLK0P	-	-	CSI0 时钟 0+	MIPI_CSI0_RXCLK0_P
80	AJ32	MIPI_CSI0_RX_CLK0N	-	-	CSI0 时钟 0-	MIPI_CSI0_RXCLK0_N
82	-	GND	-	-	地	GND
84	AK31	MIPI_CSI0_RX_D2P	-	-	CSI0 数据接收 2+	MIPI_CSI0_RXD2_P
86	AK32	MIPI_CSI0_RX_D2N	-	-	CSI0 数据接收 2-	MIPI_CSI0_RXD2_N
88	-	GND	-	-	地	GND
90	AL31	MIPI_CSI0_RX_D3P	-	-	CSI0 数据接收 3+	MIPI_CSI0_RXD3_P
92	AL32	MIPI_CSI0_RX_D3N	-	-	CSI0 数据接收 3-	MIPI_CSI0_RXD3_N
94	-	GND	-	-	地	GND
96	AM34	MIPI_CSI0_RX_CLK1P	-	-	CSI0 时钟 1+	x
98	AM33	MIPI_CSI0_RX_CLK1N	-	-	CSI0 时钟 1-	x
100	-	GND	-	-	地	GND

注：详细引脚功能的复用关系，可参考资料《Core-RK3588 引脚列表.xlsx》

5.3 核心板引脚使用说明

按功能划分，添加默认使用功能以及注意事项，如何使用等。

注 1：核心板所有引脚功能均按下表的“默认功能”作了规定，请勿修改，否则可能和出厂驱动冲突。如有疑问，请及时联系我们的销售或技术支持。

注 2：用户在有多种功能扩展需求时可参阅参考中《Core-RK3588 核心板管脚功能分配表》，但若需了解更详细的信息，建议用户查阅相关资料文档及芯片数据手册及参考手册。

注 3：“连接器标号”一栏默认为核心板引脚名称。

5.3.1 电源引脚

注意：强烈建议用户设计底板时参考评估板上电时序设计，使用核心板输出的 CARRIER_BOARD_EN 作为底板上电的使能，严格控制上电时序。否则可能会造成以下影响：

- 通电阶段电流过大；
- 设备无法启动；
- 最坏情况，对处理器造成不可逆转的损坏。
- CARRIER_BOARD_EN 信号(该信号电平为 3.3V，驱动能力为 10K 上拉，如果被使能设备使能引脚所需驱动能力超出该范围，则需要添加缓冲器或者门电路用来增加驱动能力，确保核心板和底板上电正常)。

功能	连接器标号	输入/输出	默认功能	管脚号
电源	VCC4V0_CORE	电源输入	核心板电源供电引脚，4.0V	B2~B10
	CARRIER_BOARD_EN	电源输出	核心板上电完成信号，用于控制底板上电时序，不可以为底板供电用	B71
	GND	电源地	核心板电源地，所有 GND 引脚都需要连接	---

5.3.2 复位开关机控制引脚

RESET_L 为核心板复位信号输入，PWRON_L 为核心板开关机信号输入，底板可以连接按键进行控制，注意在按键端需添加合适的 ESD 进行保护。

功能	连接器标号	输入/输出	默认功能	管脚号
核心板复位	RESET_L	输入	核心板断电复位，低电平有效	B73
开关机控制	PWRON_L	输入	核心板开关机引脚，长按可实现开机、关机操作，不用可悬空	B75

5.3.3 Boot 配置

RK3588 支持多种启动引导方式，在芯片复位结束后，芯片内部集成的引导代码可以在如下接口设备进行引导，具体引导顺序可根据实际应用需求进行选择：

- Serial Flash(FSPI)
- eMMC
- SDMMC Card

如果上述设备中没有引导代码，可以通过 USB2.0 OTG0 接口 TYPEC0_OTG_DM / TYPEC0_OTG_DP 信号将系统代码下载到这些设备中。

引导顺序选择：

RK3588 的 Boot 启动顺序可以通过 BOOT_SARADC_IN0 (PIN: J1_28) 进行设置, 从不同接口 对应的外设启动, 如下表所示硬件通过配置不同的上下拉电阻值, 设计 LEVEL1-LEVEL7 七种模式的 外设引导顺序, 可根据实际应用需求进行对应配置。

表 5.5.2.1 Boot 启动顺序配置表

模式	上拉电阻	下拉电阻	ADC	电平	BOOT MODE(启动方式)
LEVEL1	DNP	10K	0	0V	USB (Maskrom mode)
LEVEL2	100K	20K	682	0.3V	SD Card-USB
LEVEL3	100K	51K	1365	0.6V	EMMC-USB
LEVEL4	100K	100K	2047	0.9V	FSPI M0-USB
LEVEL5	100K	200K	2730	1.2V	FSPI M1-USB
LEVEL6	100K	500K	3412	1.5V	FSPI M2-USB
LEVEL7	100K	DNP	4095	1.8V	FSPI M2-FSPI M1-FSPI M0-EMMC-SD Card- USB

核心板上 BOOT_SARADC_IN0 配置为 100K 上拉, 因此核心板默认从 eMMC 启动。底板可以增加下拉电阻, 以实现其他的引导顺序。按照以上 LEVEL1 设置, OK3588-C 将 BOOT_SARADC_IN0 通过轻触按键连接至 GND, 以实现 Maskrom mode。

SARADC_VIN1 用于对地短路进入 Recovery 状态, 核心板将其用 10K 电阻上拉至 1.8V 电源。RK3588 上, 按键阵列采用并联型, 可以通过增减按键并调整分压电阻比例来调整输入键值, 实现多键 输入以满足客户产品需求; 设计中建议任意两个按键键值必须大于 ± 35 , 即中心电压差必须大于 123mV。如下图:

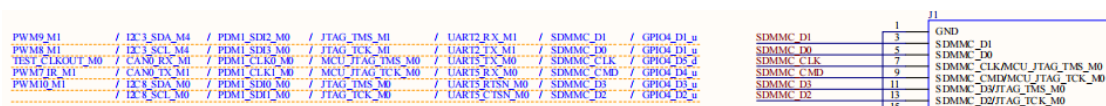
注意:

用于按键采集时, 靠近按键需做 ESD 防护, 而且 0 键值的必须串接 100ohm 电阻加强抗静电浪涌能力(如果只有一个按键时, ESD 必须靠近按键, 先经过 ESD $\rightarrow$ 100ohm 电阻 $\rightarrow$ 1nF $\rightarrow$ 芯片管脚)。

5.3.4 系统初始化配置信号

Core-rk3588 中有一个重要信号会影响系统的启动配置, 需要在上电前配置完毕并保持状态稳定:

- GPIO0_A4 (PIN: J3_90) (默认功能为 SDMMC_DET): 决定 J1_7、J1_9、J1_11、J1_1 是 SDMMC 还是 JTAG 功能。
- RK3588 的 ARM JTAG 功能与 SDMMC 功能复用在一起, 通过 SDMMC_DET 管脚来切换 IOMUX 的功能, 故该管脚也需要在上电前完成配置, 否则 ARM JTAG 功能无输出会影响到引导阶段的调试, 而 SDMMC 无输出会影响到 SDMMC boot 功能。



- 该管脚检测为高电平， 则对应 IO 切换到 ARM JTAG 功能；
- 当检测到为低电平(大部分 SD 卡插入会拉低该管脚，如果不是需要特殊处理)，对应 IO 切换为 SDMMC 功能；
- 系统起来后，可切换成有寄存器来控制 IOMUX，那么该管脚可以释放出来；
- 为方便查询，这个管脚的配置状态与功能对应如下表所示：

表 5.3.4.1 Core-rk3588 系统初始化配置信号描述

信号名	内部上下拉	描述
GPIO0_A4	上拉	SDMMC/ARM JTAG 管脚复用选择控制信号： 0: 识别为 SD 卡插入， SDMMC/ARM JTAG 管脚复用为 SDMMC 功能； 1: 未识别为 SD 卡插入， SDMMC/ARM JTAG 管脚复用为 ARM JTAG 功能 (Default)

5.3.5 JTAG 与 UART Debug 电路

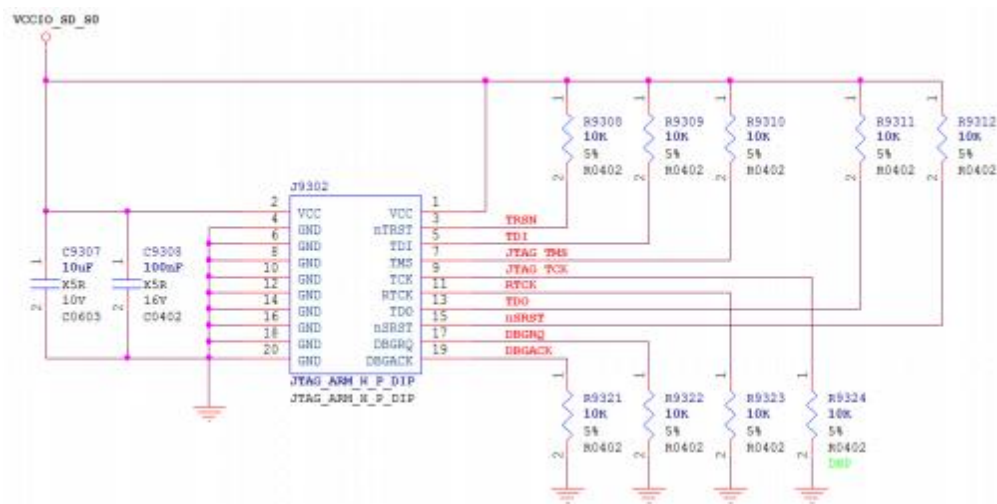
RK3588 芯片的 ARM JTAG 接口符合 IEEE1149.1 标准, PC 可通过 SWD 模式 (两线模式) 连接 DSTREAM 仿真器, 调试芯片内部的 ARM Core。

下表为 ARM JTAG 接口说明:

表 5.5.5.1 RK3588 JTAG Debug 接口信号

信号名	描述
JTAG_TCK_M0/M1	SWD 模式时钟输入
JTAG_TMS_M0/M1	SWD 模式数据输入输出

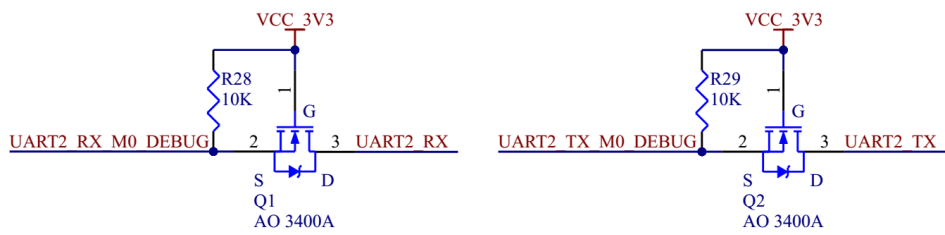
JTAG 的连接方式及标准连接器管脚定义如下图所示:



5.3.6 UART 接口控制引脚

核心板将引出 7 个串口，其中 UART2 作为核心板调试串口、UART8 作为 AP6256 固件下载串口，这两个串口不建议作为普通串口使用，如需使用更多串口，建议通过扩展方式进行。

Core-rk3588 调试口默认选择 UART2_TX_M0_DEBUG/UART2_RX_M0_DEBUG。UART Debug 信号如果使用插件引出，则需要串接 100ohm 电阻，靠近插件位置需增加 TVS 管。为方便调试，还可以参考评估板使用 usb 转 ttl 电路，转换成 typeC 接口调试。



- 注意：
- 为方便后期调试，请用户在自行设计底板时将此调试串口引出；
 - 建议保留 Q1、Q2，这样能有效防止核心板未上电时，usb 转 ttl 芯片电流用过 UART2_TX/RX 回流到 CPU 中，影响启动，甚至造成损坏。

功能	连接器标号	输入/输出	默认功能	管脚号
UART1	UART1_TX_M0	输出	UART1 数据发送	J4:14
	UART1_RX_M0	输入	UART1 数据接收	J4:16
	UART1_RTSN_M0	输出	UART1 流控，请求发送	J4:18
	UART1_CTSN_M0	输入	UART1 流控，允许发送	J4:30
UART2	UART2_RX_M1	输出	UART2 数据接收	J1:3
	UART2_TX_M1	输入	UART2 数据发送	J1:5
	UART2_TX_M0_DEBUG	输出	UART2（调试串口）数据发送	J2:7

	UART2_RX_M0_DEBUG	输入	UART2（调试串口）数据接收	J2:9
	UART2_CTSN	输入	UART2 流控，允许发送	J4:42
	UART2_RTSN	输出	UART2 流控，请求发送	J4:44
	UART2_TX_M2	输出	UART2 数据发送	J4:60
UART3	UART3_TX_M1	输出	UART3 数据发送	J4:46
UART4	UART4_TX_M0	输出	UART4 数据发送	J2:39
	UART4_RX_M0	输入	UART4 数据接收	J2:61
UART5	UART5_TX_M0	输出	UART5 数据发送	J1:7
	UART5_RX_M0	输入	UART5 数据接收	J1:9
	UART5_RTSN_M0	输出	UART5 流控，请求发送	J1:11
	UART5_CTSN_M0	输入	UART5 流控，允许发送	J1:13
UART6	UART6_RX_M1	输入	UART6 数据接收	J2:69
	UART6_TX_M1	输出	UART6 数据发送	J2:73
	UART6_RTSN_M1	输出	UART6 流控，请求发送	J2:77
	UART6_CTSN_M1	输入	UART6 流控，允许发送	J2:79
	UART6_TX_M0	输出	UART6 数据发送	J4:24
	UART6_RX_M0	输入	UART6 数据接收	J4:26
	UART6_CTSN_M0	输入	UART6 流控，允许发送	J4:12
	UART6_RTSN_M0	输出	UART6 流控，请求发送	J4:34
UART7	UART7_RTSN_M0	输出	UART7 流控，请求发送	J4:32
UART8	UART8_RX_M1	输入	UART8 数据接收	J4:48
	UART8_TX_M1	输出	UART8 数据发送	J4:52
	UART8_RTSN_M1	输出	UART8 流控，请求发送	J4:54
	UART8_CTSN_M1	输入	UART8 流控，允许发送	J4:62
UART9	UART9_TX_M2	输出	UART9 数据发送	J4:21
	UART9_RX_M2	输入	UART9 数据接收	J4:23
	UART9_TX_M0	输出	UART9 数据发送	J4:28

5.3.7 USB 接口控制引脚

RK3588 芯片内置两个 USB3.0 OTG 控制器，1 个 USB3.0 HOST 控制器，2 个 USB2.0 HOST 控制器。

注意：

- USB3_OTG0_VBUSDET 是检测信号，其施加的电压不能超过 3.6V，不能直接与 USB 插座引入的 VBUS_5V 直接相连；
- 如果使用 MicroUSB 插座实现 USB2.0 的 OTG 设计，可以使用 GPIO 作为 ID 引脚识别身份；
- 为满足 USB 眼图要求，USB3.0 TX/RX 的 PCB 线长不应该超过 6 inches。

功能	连接器标号	输入/输出	默认功能	管脚号
USB2.0_HOST0	USB20_HOST0_DP	输入/输出	USB20_HOST0 数据+	J1:86
	USB20_HOST0_DM	输入/输出	USB20_HOST0 数据-	J1:88

USB2.0_HOST1	USB20_HOST1_DP	输入/输出	USB20_HOST1 数据+	J1:92
	USB20_HOST1_DM	输入/输出	USB20_HOST1 数据-	J1:94
USB3.0	USB30_2_SSTX_P	输入	USB30_2_SSTX 发送+	J2:89
	USB30_2_SSTX_N	输入	USB30_2_SSTX 发送-	J2:91
	USB30_2_SSRX_P	输入	USB30_2_SSRX 接收+	J2:95
	USB30_2_SSRX_N	输入	USB30_2_SSRX 接收-	J2:97
TYPEC0	TYPEC0_SBU2_DC	输入/输出	TYPEC0 辅助引脚 SBU2_DC	J1:48
	TYPEC0_SBU1_DC	输入/输出	TYPEC0 辅助引脚 SBU1_DC	J1:82
	TYPEC0_INT	输入	TYPEC0 中断信号	J2:75
	TYPEC0_SSRX1N	输入	TYPEC0_SSRX1 接收-	J3:3
	TYPEC0_SSRX1P	输入	TYPEC0_SSRX1 接收+	J3:5
	TYPEC0_SSTX1P	输出	TYPEC0_SSRX1 发送+	J3:9
	TYPEC0_SSTX1N	输出	TYPEC0_SSRX1 发送-	J3:11
	TYPEC0_SSRX2N	输入	TYPEC0_SSRX2 接收-	J3:15
	TYPEC0_SSRX2P	输入	TYPEC0_SSRX2 接收+	J3:17
	TYPEC0_SSTX2P	输出	TYPEC0_SSTX2 发送+	J3:21
	TYPEC0_SSTX2N	输出	TYPEC0_SSRX2 发送-	J3:23
	TYPEC0_USB20_OTG_ID	输入	TYPEC0_USB20_OTG_ID 信号	J3:14
	TYPEC0_USB20_VBUSDET	输入	TYPEC0_USB20_VBUS 检 测	J3:16
	TYPEC0_USB20_OTG_DM	输入/输出	TYPEC0_USB20_OTG 数据-	J3:18
	TYPEC0_USB20_OTG_DP	输入/输出	TYPEC0_USB20_OTG 数据 +	J3:20
	TYPEC0_SBU1	输入/输出	TYPEC0 辅助引脚 SBU1	J3:22
	TYPEC0_SBU2	输入/输出	TYPEC0 辅助引脚 SBU2	J3:24
	TYPEC0_PWREN	输入/输出	TYPEC0 电源使能	J4:4
TYPEC1	TYPEC1_SBU2_DC	输入/输出	TYPEC1 辅助引脚 SBU2_DC	J1:76
	TYPEC1_SBU1_DC	输入/输出	TYPEC1 辅助引脚 SBU1_DC	J1:80
	TYPEC1_SSRX1_N	输入	TYPEC1_SSRX1 接收-	J1:77
	TYPEC1_SSRX1_P	输入	TYPEC1_SSRX1 接收+	J1:79
	TYPEC1_SSTX1_P	输出	TYPEC1_SSTX1 发送-	J1:83
	TYPEC1_SSTX1_N	输出	TYPEC1_SSTX1 发送+	J1:85
	TYPEC1_SSRX2_N	输入	TYPEC1_SSRX2 接收-	J1:89
	TYPEC1_SSRX2_P	输入	TYPEC1_SSRX2 接收+	J1:98
	TYPEC1_SSTX2_P	输出	TYPEC1_SSTX2 发送+	J1:95
	TYPEC1_SSTX2_N	输出	TYPEC1_SSTX2 发送-	J1:97
	TYPEC1_USB20_OTG_ID	输入	TYPEC1_USB20_OTG_ID	J1:98

			信号	
	TYPEC1_USB20_VBUSDET	输入	TYPEC0_USB20_VBUS 检测	J1:100
	TYPEC1_INT	输入	TYPEC0 中断信号	J2:49
	TYPEC1_USB20_OTG_DM	输入/输出	TYPEC1_USB20_OTG 数据-	J3:4
	TYPEC1_USB20_OTG_DP	输入/输出	TYPEC1_USB20_OTG 数据+	J3:6
	TYPEC1_SBU1	输入/输出	TYPEC0 辅助引脚 SBU1	J3:8
	TYPEC1_SBU2	输入/输出	TYPEC0 辅助引脚 SBU2	J3:10
	TYPEC1_PWREN	输入/输出	电源使能	J4:6

5.3.8 SPI 接口控制引脚（注意接口复用）

功能	连接器标号	输入/输出	默认功能	管脚号
SPI1	SPI1_CLK_M0	输出	SPI1 时钟	J4:18
	SPI3_CS0_M0	输出	SPI1 片选	J4:32
	SPI1_MISO_M0	输入	SPI1 主输入从输出	J4:30
	SPI1_MOSI_M0	输出	SPI1 主输出从输入	J4:28
SPI4	SPI4_CLK_M1	输出	SPI4 时钟	J4:54
	SPI4_CS0_M1	输出	SPI4 片选	J4:52
	SPI4_CS1_M1	输出	SPI4 片选	J4:48
	SPI4_MISO_M1	输入	SPI4 主输入从输出	J4:40
	SPI4_MOSI_M1	输出	SPI4 主输出从输入	J4:38
Flash SPI1	FSPI_D0_M1	输入/输出	Flash SPI1 数据线 0	J4:26
	FSPI_D1_M1	输入/输出	Flash SPI1 数据线 1	J4:24
	FSPI_D2_M1	输入/输出	Flash SPI1 数据线 2	J4:34
	FSPI_D3_M1	输入/输出	Flash SPI1 数据线 3	J4:12
	FSPI_CLK_M1	输出	Flash SPI1 时钟	J4:20
Flash SPI2	FSPI_D0_M2	输入/输出	Flash SPI2 数据线 0	J4:40
	FSPI_D1_M2	输入/输出	Flash SPI2 数据线 1	J4:38
	FSPI_D2_M2	输入/输出	Flash SPI2 数据线 2	J4:54
	FSPI_D3_M2	输入/输出	Flash SPI2 数据线 3	J4:52
	FSPI_CLK_M1	输出	Flash SPI2 时钟	J4:62

5.3.9 I2S 控制引脚（注意接口复用）

核心板内部 2.2K 上拉，3.3V 电平。

注意：I2C0 核心板使用与 PMIC 通信，I2C 总线上需要加上拉电阻，但不要使用多个电阻上拉；请注意核心板端的 I2C 和从设备的 I2C 做电平匹配。

功能	连接器标号	输入/输出	默认功能	管脚号
I2S0	I2S0_SDO0	输出	I2S0 串行数据输出	J2:49
	I2S0_SDI0	输入	I2S0 串行数据输入	J2:59
	I2S0_LRCK_TX	输出	I2S0 选择声道时钟	J2:53

	I2S0_SCLK_TX	输出	I2S0 数据时钟	J2:55
	I2S0_MCLK	输出	I2S0 主时钟	J2:65
I2S2	I2S2_SCLK_M0	输出	I2S2 数据时钟 0	J4:14
	I2S2_MCLK_M0	输出	I2S2 主时钟 0	J4:16
	I2S2_LRCK_M0	输出	I2S0 选择声道时钟 0	J4:18
	I2S2_MCLK_M1	输出	I2S2 主时钟 1	J4:42
	I2S2_SDO_M1	输出	I2S2 串行数据输出 1	J4:44
	I2S2_SCLK_M1	输出	I2S2 数据时钟 1	J4:46
I2C3	I2S3_SDO	输出	I2S3 串行数据输出	J4:52
	I2S3_SDI0	输入	I2S3 串行数据输入	J4:48
	I2S3_LRCK	输出	I2S3 选择声道时钟	J4:54
	I2S3_SCLK	输出	I2S3 数据时钟	J4:38
	I2S3_MCLK	输出	I2S3 主时钟	J4:40

5.3.10 I2C 接口控制引脚（注意接口复用）

核心板内部 2.2K 上拉，3.3V 电平。

注意：I2C0 核心板使用与 PMIC 通信，I2C 总线上需要加上拉电阻，但不要使用多个电阻上拉；请注意核心板端的 I2C 和从设备的 I2C 做电平匹配。

功能	连接器标号	输入/输出	默认功能	管脚号
I2C2	I2C2_SCL_M0	输出	I2C2 时钟	J2:11
	I2C2_SDA_M0	输入/输出	I2C2 数据	J2:1
	I2C2_SDL_M1	输出	I2C2 时钟	J4:30
	I2C2_SCA_M1	输入/输出	I2C2 数据	J4:18
I2C3	I2C3_SCL_M4	输出	I2C3 时钟	J1:5
	I2C3_SCA_M4	输入/输出	I2C3 数据	J1:3
	I2C3_SCL_M0	输出	I2C3 时钟	J2:35
	I2C3_SDA_M0	输入/输出	I2C3 数据	J2:43
	I2C3_SCL_M3	输出	I2C3 时钟	J4:10
	I2C3_SDA_M3	输入/输出	I2C3 数据	J4:20
I2C4	I2C4_SCL_M1	输出	I2C4 时钟	J4:43
	I2C4_SDA_M1	输入/输出	I2C4 数据	J4:45
	I2C4_SDA_M0	输入/输出	I2C4 数据	J4:62
I2C5	I2C5_SCL_M2	输出	I2C5 时钟	J1:70
	I2C5_SDA_M2	输入/输出	I2C5 数据	J1:72
	I2C5_SCL_M4	输出	I2C5 时钟	J4:16
	I2C5_SDA_M4	输入/输出	I2C5 数据	J4:14
I2C6	I2C6_SCL_M4	输出	I2C6 时钟	J4:38
	I2C6_SDA_M2	输入/输出	I2C6 数据	J4:28
	I2C6_SDA_M4	输入/输出	I2C6 数据	J4:40
I2C7	I2C7_SCL_M0	输出	I2C7 时钟	J2:31
	I2C7_SDA_M0	输入/输出	I2C7 数据	J2:33
I2C8	I2C8_SCL_M0	输出	I2C8 时钟	J1:13

	I2C8_SDA_M0	输入/输出	I2C8 数据	J1:11
	I2C8_SCL_M1	输出	I2C8 时钟	J4:34
	I2C8_SDA_M1	输入/输出	I2C8 数据	J4:12

5.3.11 以太网接口控制引脚（注意 GMAC0 和 GMAC1 引脚有多个功能复用）

1.核心板支持 2 路 GMAC 功能；

2.在 RGMII 模式下，RK3588 芯片内部 TX/RX 时钟路径集成了 delayline，支持调整；参考图默认配置是：TXCLK 与 data 之间时序由 MAC 来控制，RXCLK 与 data 之间时序由 PHY 来控制(如使用 RTL8211F/FI 即 RXCLK 默认开启 2nS delay，其它 PHY 要注意这个配置)；

3.GMAC0 接口电平仅支持 1.8V，GMAC1 接口电平默认为 3.3V（如必须要改成 1.8V，请联系眺望电子），需要注意 PHY 芯片 RGMII 信号电源域供电电压是否和 GMACx 接口电平匹配；

4.Ethernet PHY 的 Reset 信号需要用 GPIO 来控制，GPIO 的电平必须和 PHY IO 电平匹配，靠近 PHY 管脚必须增加 100nF 电容，加强抗静电能力，注意：RTL8211F/FI 的复位管脚只支持 3.3V 电平；

5.TXD0-TXD3，TXCLK，TXEN 需在 FET3588 端预留串接 0ohm 电阻，根据实际情况有条件提高信号质量；

6.RXD0-RXD3，RXCLK，RXDV 需在 PHY 端串接 22ohm 电阻，以提高信号质量；

7.PHY 使用外置晶体时，晶体电容请根据实际使用的晶体的负载电容值选择，控制频偏在 $\pm 20\text{ppm}$ 以内；

8. RTL8211F/FI 的 RSET 管脚外接电阻为 2.49K ohm 精度为 1%，不得随意修改；

9. MDIO 必须外部加上拉电阻，推荐 1.5-1.8Kohm，上拉电源必须和 IO 电源保持一致；

10.PCB Layout 需要保证 RGMII 信号参考平面完整，需要保证 PHY 芯片外围电源参考平面完整；

11.等长要求：RGMII 的接收和发送可分组等长，等长要求 $\leq 12.5\text{mil}$ ；

12. 阻抗要求：单端 50ohm；

功能	连接器标号	输入/输出	默认功能	管脚号
GMAC0	GMAC0_TXD0	O	RGMII 数据发送 0	J4:16
	GMAC0_TXD1	O	RGMII 数据发送 1	J4:14
	GMAC0_TXD2	O	RGMII 数据发送 2	J4:12
	GMAC0_TXD3	O	RGMII 数据发送 3	J4:10
	GMAC0_TXEN	O	RGMII 发送控制	J4:18
	GMAC0_TXCLK	O	RGMII 发送时钟	J4:20
	GMAC0_RXD0	I	RGMII 接收数据 0	J4:30
	GMAC0_RXD1	I	RGMII 接收数据 1	J4:28
	GMAC0_RXD2	I	RGMII 接收数据 2	J4:26
	GMAC0_RXD3	I	RGMII 接收数据 3	J4:24
	GMAC0_RXDV_CRS	I	RGMII 接收控制	J4:32
	GMAC0_RXCLK	I	RGMII 接收时钟	J4:34
	GMAC0_MDC	O	ENET 串行管理时钟	J4:49
	GMAC0_MDIO	I/O	ENET 串行管理数据	J4:47
	ETH0_REFCLKO_25M	O	PHY 25MHz 参考时钟输出	J4:57
	GMAC0_MCLKINOUT	I	PHY 125MHz 同步时钟输入	J4:61
GMAC1	GMAC1_TXD0	O	RGMII 数据发送 0	J4:44
	GMAC1_TXD1	O	RGMII 数据发送 1	J4:42
	GMAC1_TXD2	O	RGMII 数据发送 2	J4:40
	GMAC1_TXD3	O	RGMII 数据发送 3	J4:38
	GMAC1_TXEN	O	RGMII 发送控制	J4:46
	GMAC1_TXCLK	O	RGMII 发送时钟	J4:48
	GMAC1_RXD0	I	RGMII 接收数据 0	J4:58
	GMAC1_RXD1	I	RGMII 接收数据 1	J4:56
	GMAC1_RXD2	I	RGMII 接收数据 2	J4:54
	GMAC1_RXD3	I	RGMII 接收数据 3	J4:52
	GMAC1_RXDV_CRS	I	RGMII 接收控制	J4:62
	GMAC1_RXCLK	I	RGMII 接收时钟	J4:64
	GMAC1_MDC	O	ENET 串行管理时钟	J4:7
	GMAC1_MDIO	I/O	ENET 串行管理数据	J4:5
	GMAC1_MCLKINOUT	I	PHY 125MHz 同步时钟输入	J4:37
	ETH1_REFCLKO_25M	O	PHY 25MHz 参考时钟输出	J4:55

5.3.12 HDMI 接口控制引脚

功能	连接器标号	输入/输出	默认功能	管脚号
HDMI_TX0	HDMITX0_HPDIN_M0	输入	HDMI0 热插拔检测	J2:71
	HDMI0_TX_ON_H	输出	HDMI0 开启信号高电平	J1:46
	HDMITX0_CEC_M0	输入/输出	HDMI0_CEC 识别	J1:52
	HDMITX0_SDA_M0	输入/输出	HDMI0_DDC 数据	J1:58
	HDMITX0_SCL_M0	输出	HDMI0_DDC 时钟	J1:68
	HDMI_TX0_SBDN	输出	HDMI0_SBD 差分数据-	J1:17

	HDMI_TX0_SBDP	输出	HDMI0_SBD 差分数据+	J1:19
	HDMI_TX0_D0N	输出	HDMI0 差分数据 0-	J1:29
	HDMI_TX0_D0P	输出	HDMI0 差分数据 0+	J1:31
	HDMI_TX0_D1N	输出	HDMI0 差分数据 1-	J1:35
	HDMI_TX0_D1P	输出	HDMI0 差分数据 1+	J1:37
	HDMI_TX0_D2N	输出	HDMI0 差分数据 2-	J1:41
	HDMI_TX0_D2P	输出	HDMI0 差分数据 2+	J1:43
	HDMI_TX0_D3N	输出	HDMI0 差分数据 3-	J1:23
	HDMI_TX0_D3P	输出	HDMI0 差分数据 3+	J1:25
HDMI_TX1	HDMI_TX1_SBDN	输出	HDMI0_SBD 差分数据-	J1:47
	HDMI_TX1_SBDP	输出	HDMI0_SBD 差分数据+	J1:49
	HDMI_TX1_D0N	输出	HDMI0 差分数据 0-	J1:59
	HDMI_TX1_D0P	输出	HDMI0 差分数据 0+	J1:61
	HDMI_TX1_D1N	输出	HDMI0 差分数据 1-	J1:65
	HDMI_TX1_D1P	输出	HDMI0 差分数据 1+	J1:67
	HDMI_TX1_D2N	输出	HDMI0 差分数据 2-	J1:71
	HDMI_TX1_D2P	输出	HDMI0 差分数据 2+	J1:73
	HDMI_TX1_D3N	输出	HDMI0 差分数据 3-	J1:53
HDMI_RX	HDMI_TX1_D3P	输出	HDMI0 差分数据 3+	J1:55
	LHDMIIRX_DET_L	输入	HDMI_RX 检测信号低电平	J2:57
	HDMI_RX_HPDOUT_M2	输出	HDMI_RX 音频输出	J2:45
	HDMI_RX_CLK_N	输出	HDMI_RX 差分时钟-	J1:4
	HDMI_RX_CLK_P	输出	HDMI_RX 差分时钟+	J1:6
	HDMIRX_CEC_M2	输入/输出	HDMI_RX_CEC 识别	J2:41
	HDMIRX_SDA_M2	输入/输出	HDMI_RX_DDC 数据	J2:17
	HDMIRX_SCL_M2	输出	HDM_RX_DDC 时钟	J2:37
	HDMI_RX_D0N	输入	HDMI_RX 差分数据 0-	J1:10
	HDMI_RX_D0P	输入	HDMI_RX 差分数据 0+	J1:12
	HDMI_RX_D1N	输入	HDMI_RX 差分数据 1-	J1:16
	HDMI_RX_D1P	输入	HDMI_RX 差分数据 1+	J1:18
	HDMI_RX_D2N	输入	HDMI_RX 差分数据 2-	J1:24
	HDMI_RX_D2P	输入	HDMI_RX 差分数据 2+	J1:22

5.3.13 MIPI_DSI 接口控制引脚

MIPI 显示，注意**差分布线**与**引脚复用**；

功能	连接器标号	输入/输出	默认功能	管脚号
MIPI_DSI0	MIPI_DPHY0_TXD0_N	输出	DSI0 数据 0-	J3:57\60
	MIPI_DPHY0_TXD0_P	输出	DSI0 数据 0+	J3:59\58
	MIPI_DPHY0_TXD1_N	输出	DSI0 数据 1-	J3:63\66
	MIPI_DPHY0_TXD1_P	输出	DSI0 数据 1+	J3:65\64
	MIPI_DPHY0_TXCLK_N	输出	DSI0 时钟-	J3:69\72
	MIPI_DPHY0_TXCLK_P	输出	DSI0 时钟+	J3:71\70

	MIPI_DPHY0_TXD2_N	输出	DSI0 数据 2-	J3:75\78
	MIPI_DPHY0_TXD2_P	输出	DSI0 数据 2+	J3:77\76
	MIPI_DPHY0_TXD3_N	输出	DSI0 数据 3-	J3:81\84
	MIPI_DPHY0_TXD3_P	输出	DSI0 数据 3+	J3:83\82
	MIPI_DSI1_INT	输出	DSI0 屏幕中断	J4:1
	MIPI_DSI1_RESE	输出	DSI0 屏幕复位	J4:9
	MIPI_DSI1_EN	输出	DSI0 屏幕使能	J4:39
MIPI_DSI1	MIPI_DPHY1_TXD0_N	输出	DSI1 数据 0-	J4:27
	MIPI_DPHY1_TXD0_P	输出	DSI1 数据 0+	J4:29
	MIPI_DPHY1_TXD1_N	输出	DSI1 数据 1-	J4:33
	MIPI_DPHY1_TXD1_P	输出	DSI1 数据 1+	J4:35
	MIPI_DSI_TX1_CLK_N	输出	DSI1 时钟-	J4:39
	MIPI_DSI_TX1_CLK_P	输出	DSI1 时钟+	J4:41
	MIPI_DPHY1_TXD2_N	输出	DSI1 数据 2-	J4:45
	MIPI_DPHY1_TXD2_P	输出	DSI1 数据 2+	J4:47
	MIPI_DPHY1_TXD3_N	输出	DSI1 数据 3-	J4:51
	MIPI_DPHY1_TXD3_P	输出	DSI1 数据 3+	J4:53
	MIPI_DSI2_INT	输出	DSI1 屏幕中断	J4:17
	MIPI_DSI2_RESE	输出	DSI1 屏幕复位	J4:19
	MIPI_DSI1_EN	输出	DSI1 屏幕使能	J4:25

5.3.14 MIPI_CSI/CAM 摄像头接口控制引脚

注意：

1. 摄像头信号可做单/双通道使用注意搭配时钟控制引脚；
2. 注意差分布线；
3. 支持的 MIPI 摄像头组合：

2 MIPI DCPHY + 4 x 2 lanes MIPI CSI DPHY

2 MIPI DCPHY + 1 x 4 lanes MIPI CSI DPHY

2 MIPI DCPHY + 2 x 4 lanes MIPI CSI DPHY

功能	连接器标号	输入/输出	默认功能	管脚号
CSI0	MIPI_CSI0_RXD0_N	输入	DSI0 数据 0-	J4:68
	MIPI_CSI0_RXD0_P	输入	DSI0 数据 0+	J4:66
	MIPI_CSI0_RXD1_N	输入	DSI0 数据 1-	J4:74
	MIPI_CSI0_RXD1_P	输入	DSI0 数据 1+	J4:72
	MIPI_CSI0_RXCLK0_N	输出	DSI0 时钟 0-	J4:80
	MIPI_CSI0_RXCLK0_P	输出	DSI0 时钟 0+	J4:78
	MIPI_CSI0_RXD2_N	输入	DSI0 数据 2-	J4:86
	MIPI_CSI0_RXD2_P	输入	DSI0 数据 2+	J4:84

	MIPI_CSI0_RXD3_N	输入	DSI0 数据 3-	J4:92
	MIPI_CSI0_RXD3_P	输入	DSI0 数据 3+	J4:90
	MIPI_CSI0_RXCLK1_N	输出	DSI0 时钟 1-	J4:96
	MIPI_CSI0_RXCLK1_P	输出	DSI0 时钟 1+	J4:98
CSI1	MIPI_CSI1_RXD0_N	输入	DSI1 数据 0-	J4:65
	MIPI_CSI1_RXD0_P	输入	DSI1 数据 0+	J4:67
	MIPI_CSI1_RXD1_N	输入	DSI1 数据 1-	J4:71
	MIPI_CSI1_RXD1_P	输入	DSI1 数据 1+	J4:73
	MIPI_CSI1_RXCLK0_N	输出	DSI1 时钟 0-	J4:77
	MIPI_CSI1_RXCLK0_P	输出	DSI1 时钟 0+	J4:79
	MIPI_CSI1_RXD2_N	输入	DSI1 数据 2-	J4:83
	MIPI_CSI1_RXD2_P	输入	DSI1 数据 2+	J4:85
	MIPI_CSI1_RXD3_N	输入	DSI1 数据 3-	J4:89
	MIPI_CSI1_RXD3_P	输入	DSI1 数据 3+	J4:91
	MIPI_CSI1_RXCLK1_N	输出	DSI1 时钟 1-	J4:95
	MIPI_CSI1_RXCLK1_P	输出	DSI1 时钟 1+	J4:97

5.3.15 PCIE 接口控制引脚

功能	连接器标号	输入/输出	默认功能	管脚号
PCIE3.0_0	PCIE30X4_PERSTn_M1_L	输出	PCIE3.0 复位信号	J1:50
	PCIE30X4_WAKEn_M1_L	输出	PCIE3.0 唤醒信号	J1:56
	PCIE30X4_CLKREQn_M1_L	输出	PCIE3.0 通道使能	J1:60
	PCIE30x4_PRsNT_L	输入	PCIE3.0 热插拔检测	J4:59
	PCIE30_PORT0_TX0_P	输出	PCIE3.0_PORT0 数据发送 0+	J2:42
	PCIE30_PORT0_TX0_N	输出	PCIE3.0_PORT0 数据发送 0-	J2:40
	PCIE30_PORT0_TX1_P	输出	PCIE3.0_PORT0 数据发送 1+	J2:36
	PCIE30_PORT0_TX1_N	输出	PCIE3.0_PORT0 数据发送 1-	J2:34
	PCIE30_PORT0_REFCLK_IN_P	输入	PCIE3.0_PORT0 时钟输入 +	J2:46
	PCIE30_PORT0_REFCLK_IN_N	输入	PCIE3.0_PORT0 时钟输入 -	J2:48
	PCIE30_PORT0_RX0_P	输入	PCIE3.0_PORT0 数据接收	J2:54

			0+	
	PCIE30_PORT0_RX0_N	输入	PCIE3.0_PORT0 数据接收 0-	J2:52
	PCIE30_PORT0_RX1_P	输入	PCIE3.0_PORT0 数据接收 1+	J2:60
	PCIE30_PORT0_RX1_N	输入	PCIE3.0_PORT0 数据接收 1+	J2:58
PCIE3.0_1	PCIE30_PORT1_TX2_P	输出	PCIE3.0_PORT1 数据发送 2+	J2:18
	PCIE30_PORT1_TX2_N	输出	PCIE3.0_PORT1 数据发送 2-	J2:16
	PCIE30_PORT1_TX3_P	输出	PCIE3.0_PORT1 数据发送 3+	J2:12
	PCIE30_PORT1_TX3_N	输出	PCIE3.0_PORT1 数据发送 3-	J2:10
	PCIE30_PORT1_REFCLK_IN_P	输出	PCIE3.0_PORT1 时钟输入 +	J2:4
	PCIE30_PORT1_REFCLK_IN_N	输出	PCIE3.0_PORT1 时钟输入 -	J2:6
	PCIE30_PORT1_RX2_P	输入	PCIE3.0_PORT1 数据接收 2+	J2:30
	PCIE30_PORT1_RX2_N	输入	PCIE3.0_PORT1 数据接收 2-	J2:28
	PCIE30_PORT1_RX3_P	输入	PCIE3.0_PORT1 数据接收 3+	J2:24
	PCIE30_PORT1_RX3_N	输入	PCIE3.0_PORT1 数据接收 3+	J2:22
PCIE2.0_0	LPCIE20X1_2_WAKEN_M0	输出	PCIE2.0 唤醒信号	J4:11
	LPCIE20X1_2_PERSTN_M0	输出	PCIE2.0 复位信号	J4:15
	PCIE20X1_2_CLKREQN_M0	输出	PCIE2.0 通道使能	J4:33
	PCIE20X1_PRSENT_L_1V8	输入	PCIE2.0 热插拔检测	J4:55
	PCIE20_0_REFCLK_N	输出	PCIE2.0_0 差分时钟-	J2:64
	PCIE20_0_REFCLK_P	输出	PCIE2.0_0 差分时钟+	J2:66
	PCIE20_0_TX_N	输出	PCIE2.0_0 数据发送 0-	J2:88
	PCIE20_0_TX_P	输出	PCIE2.0_0 数据发送 0+	J2:90
	PCIE20_0_RX_N	输入	PCIE2.0_0 数据接收 0-	J2:94
	PCIE20_0_RX_P	输入	PCIE2.0_0 数据接收 0+	J2:96
PCIE2.0_1	PCIE20_1_REFCLK_N	输出	PCIE2.0_1 时钟-	J2:64
	PCIE20_1_REFCLK_P	输出	PCIE2.0_1 时钟输+	J2:66
	PCIE20_1_TX_N	输出	PCIE2.0_0 数据发送 1-	J2:76
	PCIE20_1_TX_P	输出	PCIE2.0_0 数据发送 1+	J2:78
	PCIE20_1_RX_N	输入	PCIE2.0_0 数据接收 1-	J2:70
	PCIE20_1_RX_P	输入	PCIE2.0_0 数据接收 1+	J2:72

PCIE2.0_2	PCIE20_2_REFCLKN	输出	PCIE2.0_2 时钟-	J2:85
	PCIE20_2_REFCLKP	输出	PCIE2.0_2 时钟+	J2:83
	PCIE20_2_TXN	输出	PCIE20_2 数据发送-	J2:91
	PCIE20_2_TXP	输出	PCIE20_2 数据发送+	J2:89
	PCIE20_2_RXN	输入	PCIE20_2 数据接收-	J2:97
	PCIE20_2_RXP	输入	PCIE20_2 数据接收+	J2:95

5.3.16 SD 接口控制引脚

注意：

1. TF 卡供电电源需要受控，添加复位引脚，参考底板电路；
2. 阻抗要求： 单端 50ohm；
- 3:SDIO 与 GMAC 复用。

功能	连接器标号	输入/输出	默认功能	管脚号
SDMMC0	SDMMC_D1	输入/输出	SDMMC 数据 1	J1:3
	SDMMC0_D0	输入/输出	SDMMC 数据 0	J1:5
	SDMMC_CLK	输出	SDMMC 时钟	J1:7
	SDMMC_CMD	输入/输出	SDMMC 命令信号	J1:9
	SDMMC_D3	输入/输出	SDMMC 数据 3	J1:11
	SDMMC_D2	输入/输出	SDMMC 数据 2	J1:13
	SDMMC_DET_L	输出	SDMMC 卡检测信号	J3:90
SDIO0	SDIO_D1_M0	输入/输出	SDIO0 数据 1	J4:24
	SDIO_D0_M0	输入/输出	SDIO0 数据 0	J4:26
	SDIO_CMD_M0	输入/输出	SDIO0 命令信号	J4:10
	SDIO_CLK_M0	输出	SDIO0 时钟	J4:20
	SDIO_D3_M0	输入/输出	SDIO0 数据 3	J4:12
	SDIO_D2_M0	输入/输出	SDIO0 数据 2	J4:34
SDIO1	SDIO_D1_M1	输入/输出	SDIO1 数据 1	J4:38
	SDIO_D0_M1	输入/输出	SDIO1 数据 0	J4:40
	SDIO_CMD_M1	输入/输出	SDIO1 命令信号	J4:48
	SDIO_CLK_M1	输出	SDIO1 时钟	J4:62
	SDIO_D3_M1	输入/输出	SDIO1 数据 3	J4:52
	SDIO_D2_M1	输入/输出	SDIO1 数据 2	J4:54

5.3.17 eDP 接口控制引脚

注意：

1. eDP 与 HDMI 复用；
2. 注意差分信号布线；

功能	连接器标号	输入/输出	默认功能	管脚号
----	-------	-------	------	-----

eDP0	EDP_LED_EN	输出	EDP_LED 使能	J4:3
	EDP_HPD	输入	EDP 检测	J4:53
	EDP0_TX_AUX_N	输出	eDP0 辅助信号-	J1:17
	EDP0_TX_AUX_P	输出	eDP0 辅助信号+	J1:19
	EDP0_TX_D0_P	输出	eDP0 数据发送 0+	J1:31
	EDP0_TX_D0_N	输出	eDP0 数据发送 0-	J1:29
	EDP0_TX_D1_P	输出	eDP0 数据发送 1+	J1:37
	EDP0_TX_D1_N	输出	eDP0 数据发送 1-	J1:35
	EDP0_TX_D2_P	输出	eDP0 数据发送 2+	J1:43
	EDP0_TX_D2_N	输出	eDP0 数据发送 2-	J1:41
	EDP0_TX_D3_P	输出	eDP0 数据发送 3+	J1:25
	EDP0_TX_D3_N	输出	eDP0 数据发送 3-	J1:23
eDP1	EDP1_TX_AUX_N	输出	eDP1 辅助信号-	J1:47
	EDP1_TX_AUX_P	输出	eDP1 辅助信号+	J1:49
	EDP1_TX_D0_P	输出	eDP1 数据发送 0+	J1:61
	EDP1_TX_D0_N	输出	eDP1 数据发送 0-	J1:59
	EDP1_TX_D1_P	输出	eDP1 数据发送 1+	J1:67
	EDP1_TX_D1_N	输出	eDP1 数据发送 1-	J1:65
	EDP1_TX_D2_P	输出	eDP1 数据发送 2+	J1:73
	EDP1_TX_D2_N	输出	eDP1 数据发送 2-	J1:71
	EDP1_TX_D3_P	输出	eDP1 数据发送 3+	J1:55
	EDP1_TX_D3_N	输出	eDP1 数据发送 3-	J1:53

5.3.18 ADC 接口控制引脚

注意：

1. SARADC_VINx 在使用时，靠近管脚必须增加 1nF 电容消抖；
2. 输入电压为 0~1.8V；
3. SARADC_IN0 默认为上电 BOOT 配置引脚；
4. SARADC_VIN1、SARADC_VIN3 有其他输入；

BOOT_SARADC_IN0	28	0~1.8V BOOT_SARADC_IN0
SARADC_VIN1	30	0~1.8V SARADC_VIN1_KEY/RECOVERY
SARADC_VIN2	32	0~1.8V SARADC_VIN2
SARADC_VIN3	34	0~1.8V SARADC_VIN3_HP_HOOK
SARADC_VIN4	36	0~1.8V SARADC_VIN4
SARADC_VIN5	38	0~1.8V SARADC_VIN5
SARADC_VIN6	40	0~1.8V SARADC_VIN6
SARADC_VIN7	42	0~1.8V SARADC_VIN7
	44	

功能	连接器标号	输入/输出	默认功能	管脚号
ADC	BOOT_SARADC_IN0	输入	BOOT_SARADC_IN0	J1:28
	SARADC_VIN1	输入	SARADC_VIN1_KEY/RECOVERY	J1:30
	SARADC_VIN2	输入	SARADC_VIN2	J1:32
	SARADC_VIN3	输入	SARADC_VIN3_HP_HOOK	J1:34
	SARADC_VIN4	输入	SARADC_VIN4	J1:36
	SARADC_VIN5	输入	SARADC_VIN5	J1:38

	SARADC_VIN6	输入	SARADC_VIN6	J1:40
	SARADC_VIN7	输入	SARADC_VIN7	J1:42

5.3.19 CAN 通信接口控制引脚(注意引脚复用)

功能	连接器标号	输入/输出	默认功能	管脚号
CAN0	CAN0_TX_M1	输出	CAN0 数据发送	J1:9
	CAN0_RX_M1	输入	CAN0 数据接收	J1:7
CAN1	CAN1_TX_M1	输出	CAN1 数据发送	J1:66
	CAN1_RX_M1	输入	CAN1 数据接收	J1:54
	CAN1_RX_M0	输入	CAN1 数据接收	J4:46
CAN2	CAN2_TX_M0	输出	CAN2 数据发送	J4:29
	CAN2_RX_M0	输入	CAN2 数据接收	J4:31

5.3.20 SATA 接口控制引脚

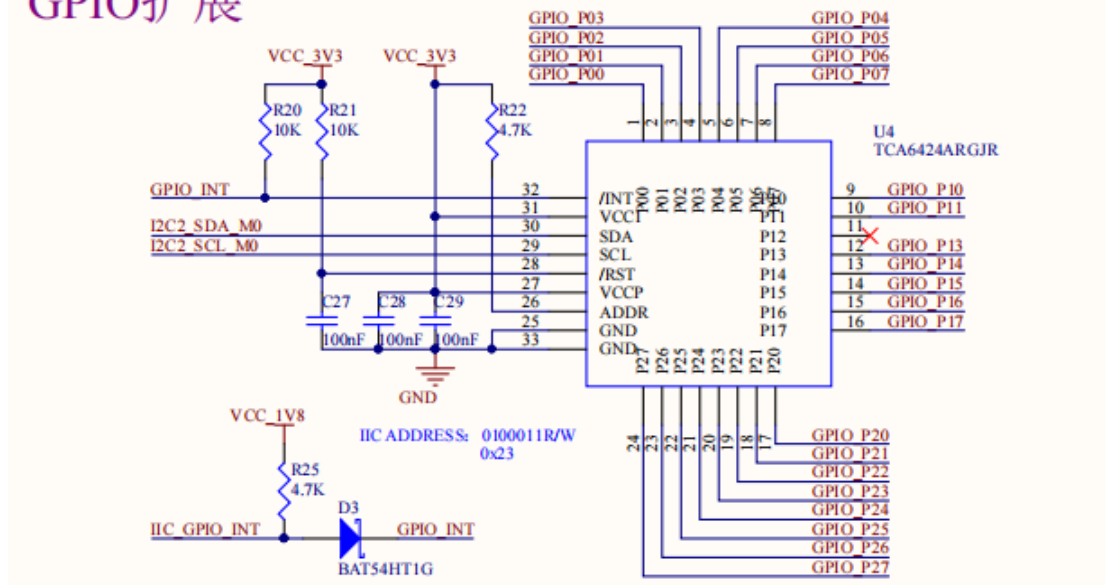
注意：

1. SATA3.0 与 PCIE2.0、USB3.0 功能复用；
2. 注意做好高速信号的差分布线避免数据失帧；

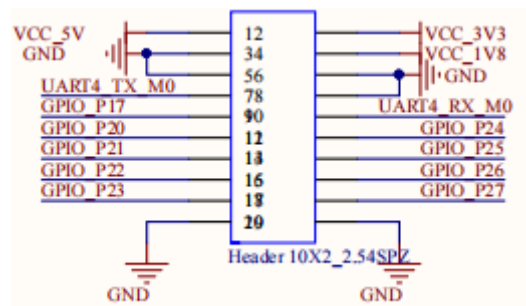
功能	连接器标号	输入/输出	默认功能	管脚号
SATA3.0_0	SATA_0_TXP	输出	SATA0 数据接收+	J2:90
	SATA_0_TXN	输出	SATA0 数据接收 -	J2:88
	SATA_0_RXP	输入	SATA0 数据发送+	J2:96
	SATA_0_RXN	输入	SATA0 数据发送-	J2:94
SATA3.0_1	SATA_1_TXP	输出	SATA0 数据接收+	J2:78
	SATA_1_TXN	输出	SATA1 数据接收 -	J2:76
	SATA_1_RXP	输入	SATA1 数据发送+	J2:72
	SATA_1_RXN	输入	SATA1 数据发送-	J2:70
SATA3.0_2	SATA_2_TXP	输出	SATA2 数据接收+	J2:89
	SATA_2_TXN	输出	SATA2 数据接收 -	J2:91
	SATA_2_RXP	输入	SATA2 数据发送+	J2:95
	SATA_2_RXN	输入	SATA2 数据发送-	J2:97

5.3.21 GPIO 接口控制引脚及 IIC 扩展 IO

GPIO扩展



为了引出更为丰富的接口，底板部分使能和复位信号由 IIC 转 IO 芯片 U4 完成。同时 U4 空余的部分 IO 通过 P11 引出，方便用户扩展，原理如下图：



注意：除了上述专用引脚外，剩余部分评估板可以作为 GPIO 引脚功能，其它控制引脚大部分也能作为 GPIO 复用功能，需参考《Core-RK3588 引脚复用表》进行设计。

6. 机械尺寸

6.1 核心板机械尺寸

Core-RK3588 核心板的尺寸图如图 6.1 所示，单位（mm）。

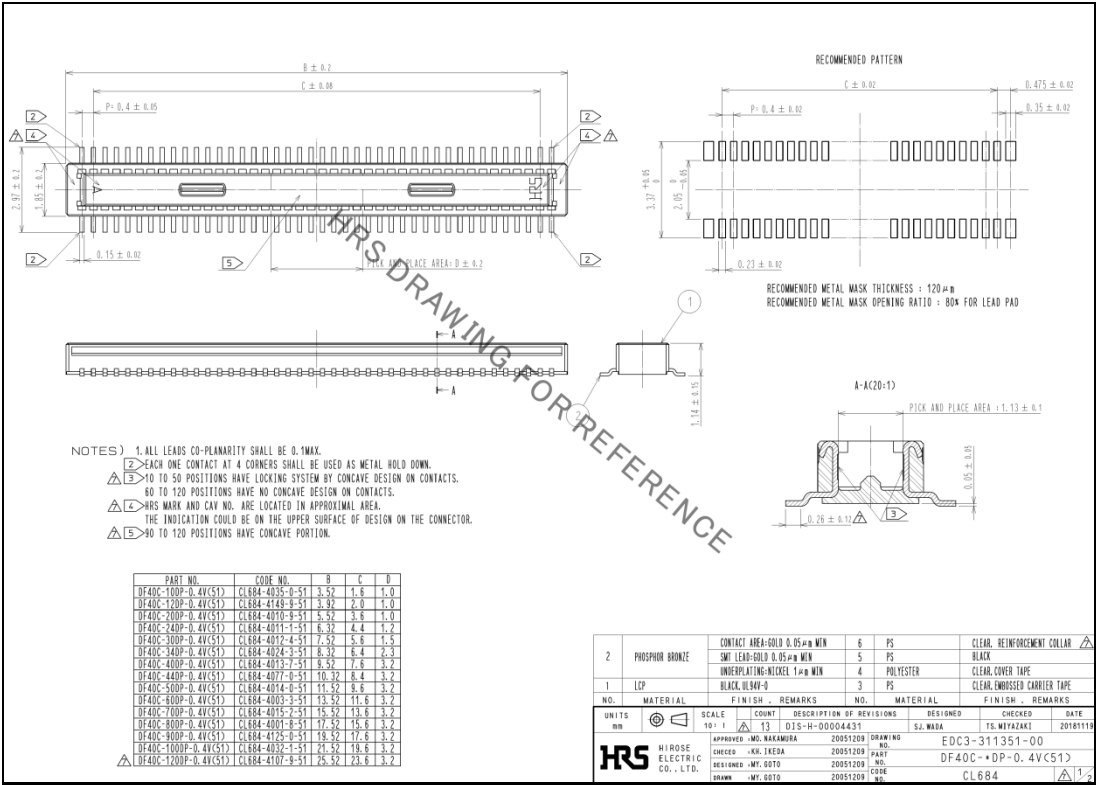
核心板尺寸	68mm x 50mm
安装孔数量	4
接口类型	BTB,4 x 100（板对板连接器）

图 6.1 机械尺寸

6.2 核心板接口封装

核心板连接器：四个 0.4mm 间距，100pin 板对板连接器。核心板连接器使用 HRS(广濑)，型号为 DF40C-100DP-0.4V(51)，对应底板连接器型号为 DF40C-100DS-0.4V(51)，连接器尺寸图见附录。

核心板的四角预留了四个直径 2.2mm 的安装孔，产品使用在震动环境的客户可以安装固定螺丝，提高产品连接的可靠性。用户可以参考开发板设计，在底板使用 M2，L=1.5mm 的贴片螺母。



7. 技术支持

7.1 基础技术支持

1. 获取本公司产品的软、硬件开发资料
2. 使用本公司产品过程中遇到的问题
3. 协助搭建编译环境与编译执行提供的源代码
4. 本公司产品的故障判断及售后维修服务
5. ODM项目方案实现及其售后技术支持

7.2 增值技术支持

1. BSP包及相关驱动代码的分析说明
2. 用户应用程序开发的软硬件问题
3. 用户自行裁减、编译运行嵌入式操作系统遇到的问题
4. 用户对操作系统或驱动进行移植遇到的问题

7.3 技术支持联系方式

1. 技术热线：020-32167606
2. 技术邮箱：support@talowe.com
3. 工作时间：8：30-12：00、13：30-18：00
4. 周一至周五（节假日除外）
5. 邮件时间：在技术支持范围的问题收到后，24小时内给予回复

7.4 定制服务

提供嵌入式操作系统底层驱动、ARM 核心板、底板等硬件板卡的有偿定制开发服务，以尽快的缩短您的产品开发周期。

8. 售后服务

8.1 保修条例

本公司自产品出售之日起，提供终身的产品维护服务，对于在保修期内的故障产品和超过保修期限的产品，我们提供有偿维修服务，在客户确认接受产品的维修费用后，安排进行产品的维护。

8.2 维修周期

1. 常规故障维修周期为7个工作日（不含运输时间）；
2. 特殊故障另行确认维修周期。

8.3 维修费用

1. 在保修期内的产品，产品自身问题，我司无偿进行维修；
2. 由于客户使用不当造成产品损坏，不符合保修条件的维修产品，在可以修复的情况下，只收取原件材料费，不收取维修服务费用；
3. 超过保修期限的维修产品，根据实际的损坏程度确定收取原件材料费和维修服务费用。

8.4 运输费用

1. 属于保修期内产品的正常问题，返修产品运输费用由客户承担，返还的运输费用由我司承担；
2. 属于人为损坏的产品，来回运费均由客户承担。

8.5 送修地址

地 址：广州市增城区新塘中美国际大厦 9 楼 S04 生产部

联系人：生产部

电 话：020-3216 7606

邮 编：511300

须 知：请注意快递运输暴力；要妥善包装，建议使用顺丰或京东；如无特殊情况，不接收任何到付件。

9. 免责声明

本文档提供有关广州眺望电子科技有限公司产品的信息。本文档并未授予任何知识产权的许可，并未以明示或暗示，或以禁止发言或其它方式授予任何知识产权许可。

除眺望电子在其产品的销售条款和条件中声明的责任之外，眺望电子不承担任何其它责任。并且，眺望电子对产品的销售和 / 或使用不作任何明示或暗示的担保，包括对产品的特定用途适用性、适销性或对任何专利权、版权或其它知识产权的侵权责任等，均不作担保。

眺望电子产品并非设计用于救生或维生等用途。眺望电子可能随时对产品规格及产品描述做出修改，恕不另行通知。

在订购产品之前，请您与当地的广州眺望电子科技有限公司销售处或分销商联系，以获取最新的规格说明。

本文档中提及的文档以及其它文献可通过访问 <http://www.talowe.com/> 获得。

广州眺望电子科技有限公司保留所有权利。